SCHÜSSLER



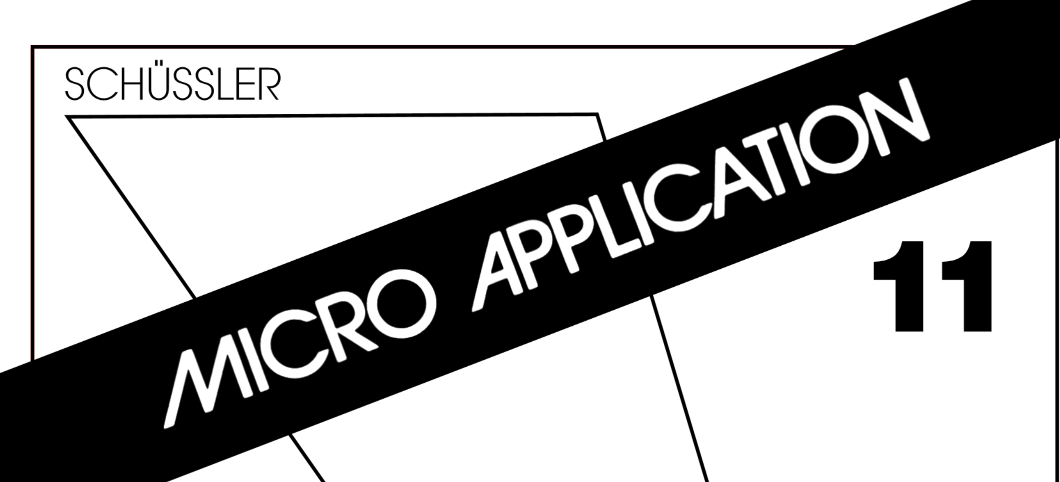
AMSTRAD

MONTAGES, EXTENSIONS ET PÉRIPHÉRIQUES DU CPC



UN LIVRE DATA BECKER

SCHÜSSLER



AMSTRAD

MONTAGES, EXTENSIONS ET PÉRIPHÉRIQUES DU CPC



UN LIVRE DATA BECKER

Distribué par : MICRO APPLICATION
13, Rue Sainte Cécile
75009 PARIS

et

EDITION RADIO
3, Rue de l'Eperon
75006 PARIS

ISBN : 2-86899-024-X

Traduction Française assurée par ALEXANDRE UNGERER

édité par Frédérique BEAUDONNET
Angéla AMORUSO

REMARQUE IMPORTANTE !

Les branchements, procédés et programmes reproduits dans ce livre sont communiqués en dépit de l'existence éventuelle de brevets d'invention. Ils sont destinés à l'usage amateur et éducatif et ne peuvent en aucun cas être employés à des fins professionnelles.

L'auteur a apporté le plus grand soin à l'élaboration de l'ensemble de ce livre. Bien que leur reproduction ait été réalisée en faisant appel à des moyens de contrôle efficaces, des erreurs éventuelles ne sont pas exclues tout à fait. C'est pourquoi la société MICRO APPLICATION tient à signaler que toutes les indications sont données sans garantie et qu'elle décline toute responsabilité quant aux conséquences que peuvent entraîner des indications erronées. Nous remercions les aimables lecteurs de nous signaler les erreurs éventuelles.

SOMMAIRE

ANNEXE

1. INTRODUCTION

Rares sont les micro-ordinateurs qui ont su s'imposer aussi rapidement sur le marché que l'AMSTRAD CPC 464; une des raisons en est certainement l'aspect financier: Pour à peine 4500,- francs on acquiert la machine avec un moniteur couleur, un clavier mécanique et un lecteur de cassettes intégré.

Seulement un bon ordinateur n'est pas uniquement constitué d'une unité centrale et de logiciels, nombreux sont ceux qui désirent étendre les possibilités de leur CPC 464 avec des extensions "hardware" (matérielles). Celles-ci peuvent consister en une interface entrée/sortie, un programmateur d'EPROM ou un convertisseur analogique-digital, pour ne citer que quelques exemples.

Les extensions que l'on trouve dans le commerce ont l'inconvénient de ne pouvoir s'adapter, sans grandes modifications, au CPC; de plus leurs prix dissuadent bien souvent les intéressés.

C'est pourquoi l'auteur aimerait compenser cet état de fait grâce à ce livre. Tous les montages sont construits de telle manière qu'ils puissent être reproduits même par des personnes n'ayant pas une grande expérience en la matière. Les tracés de circuits imprimés, les schémas d'implantation ainsi que les indications détaillées faciliteront la tâche à ceux qui désirent entreprendre la réalisation. Lorsque des programmes de commande spécifiques sont nécessaires, leur listing vous est présenté dans le format du CPC 464.

Un avantage particulier de ce livre est constitué par le fait que les circuits les plus utilisés, tels le décodeur d'adresses, les PIOs et

d'autres interfaces, vous sont proposés dans différentes variantes et degrés d'élaboration, vous permettant de choisir la version optimale pour vos applications.

Il faut également souligner que TOUTES les extensions peuvent être mises au point SANS l'aide d'appareils de mesure coûteux. Un testeur périphérique statique (TPS), qui vous est présenté au chapitre 24, autorisera une recherche systématique des erreurs, SANS l'aide de l'ordinateur.

Vous trouverez à la fin de ce livre le schéma complet du CPC 464 avec les explications nécessaires.

L'auteur s'est efforcé de maintenir les frais de réalisation à un minimum, et de se passer, là où cela était possible, de coûteux circuits spéciaux.
Je voudrais ici remercier tout spécialement MM. Koester et Scharpf de la maison SCHNEIDER (distributeur allemand du CPC 464) pour leur soutient précieux.

Tous les branchements, procédés et programmes sont publiés en dépit de l'existence d'éventuels brevets d'invention et ne sont destinés qu'à l'usage personnel du lecteur. Pour une utilisation commerciale il faut dans tous les cas en obtenir l'autorisation du détenteur du brevet.
Tous les schémas ont été soigneusement vérifiés par l'auteur et l'éditeur. Toutefois, l'erreur étant humaine, celle-ci ne peut être complètement exclue. Nous serions reconnaissants pour toute rectification venant de votre part.

Le manuscrit de ce livre a été réalisé avec TEXTOMAT, un logiciel DATA BECKER, et la traduction française avec VIRGULE, un logiciel MICRO

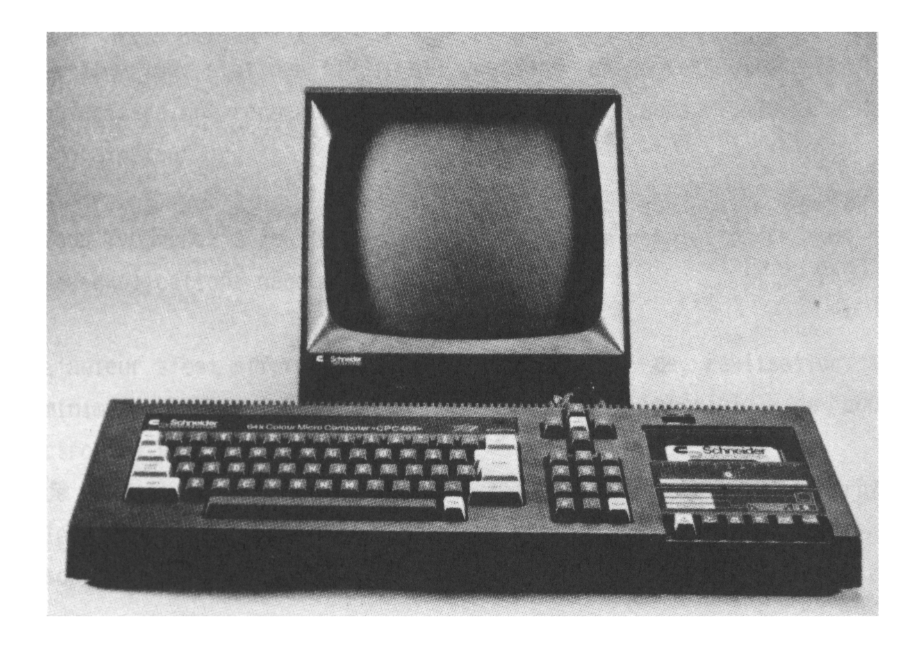
APPLICATION (qui propose également TEXTOMAT). Nous vous souhaitons beaucoup de succès et de plaisir avec ce livre.

Voelklingen / Saar / RFA
Mars 1985

Lothar Schüssler

Figure 1

L'AMSTRAD CPC 464



2. LE CPC 464

En 1984 la société AMSTRAD créa la surprise en venant attaquer le créneau chaudement défendu des 64Ko avec un ordinateur au rapport qualité/prix hors du commun. Développé en Angleterre par AMSTRAD, le CPC 464 est construit essentiellement en Asie.
Equipé d'un excellent BASIC, d'une résolution graphique superbe et d'un microprocesseur Z-80A travaillant à 4 MHz, le CPC 464 a de nombreux atouts pour s'octroyer une place de choix parmi les ordinateurs à 64Ko.

Le BASIC et le système d'exploitation sont intégrés dans une ROM de 32Ko, des 64K de RAM, 42K sont disponibles pour l'utilisateur (soit environ 10% de plus que sur le CBM 64).
Un interface Centronics pour l'imprimante est intégrée au CPC, malheureusement les concepteurs ont fait ici des économies qu'il aurait mieux valu réaliser à un autre endroit. En effet seuls les 7 premiers bits sont utilisés pour la transmission des données, D7 étant réservé à l'impulsion strobe; dommage.

Des problèmes de dissipation de la chaleur, comme pour le ZX 81, ne risquent pas de se poser. L'alimentation du CPC 464 a été logée de façon élégante dans le vaste boîtier du moniteur, reliée à l'ordinateur par un câble. Si vous désirez utiliser un autre moniteur, vous devrez réaliser une alimentation 5 Volt, ce qui ne pose aucun problème. On ne peut malheureusement pas, comme sur certains autres micro-ordinateurs, accéder à la tension d'alimentation non régulée.

Sur la face arrière du CPC on trouve une rangée de connecteurs, donnant accès à la quasi totalité des signaux véhiculés au sein de

l'ordinateur.
Comme cela est de mise dans cette classe d'ordinateur, les BUS d'adresses et de données ne sont pas équipés de buffers de sortie, il faudra y penser lorsque vous voudrez raccorder des extensions, et cela devient encore plus crucial lorsque l'on veut commander simultanément plusieurs périphériques, le micro ne pouvant plus fournir suffisamment de courant. Pour cette raison une carte d'adaptation entièrement bufferisée vous est proposée au chapitre 7. Pour rester dans le sujet je voudrais dire deux mot à propos de la connection bien fragile du port d'expansion. D'une part il est mal situé pour pouvoir y enficher nos cartes d'extension, et d'autre part les branchements et débranchements répétés du connecteur ne contribueront certainement pas à la longévité du système.

Toutes les extensions décrites dans ce livre sont équipées de connecteurs à enficher ayant une bonne tenue mécanique et qui de plus possèdent un détrompeur. Suivant les variantes, vous disposerez de jusqu'à 7 "slots" bufferisés sur la carte d'extensions.
Cette carte est reliée à l'ordinateur par un câble plat. Il est également envisageable d'intégrer toutes les extensions dans un Rack 19 pouces.
Un avantage non négligeable consiste en la possibilité de connecter le CPC 464 à des BUS d'autres systèmes, comme les BUS ECB ou Sinclair, il est alors possible d'utiliser des extensions destinées à ces appareils.

Un regard sur l'intérieur du CPC 464 laisse admiratif ! Le circuit imprimé est propre, les composants sont disposés de manière rationnelle. Pas de nappes de fils dans tous les sens, pas de straps inutiles, l'ensemble laisse une impression de sérieux, et si la littérature et les logiciels se développent, nous ne pouvons que conseiller l'achat de cette machine.

3. INDICATIONS POUR LA REALISATION DES CIRCUITS IMPRIMES

Tous les circuits d'extension décrits dans ce livre sont accompagnés d'un tracé de circuit imprimé. Il est à noter que certains CI sont à double face.

Comment passer du dessin au produit fini ? Ne vous donnez pas le mal de dessiner à la main le tracé sur une feuille de papier transparent, ce procédé peut tout au plus s'appliquer au dessins très simples, une erreur est vite arrivée et il est ensuite extrêmement difficile de la détecter. On trouve maintenant dans toutes les villes des photocopieuses permettant de réaliser des copies de qualité.

Commencez par vous procurer dans une papeterie quelques feuilles transparentes (feuilles de Rhodoïd ou autre matériau résistant à la chaleur). Puis rassemblez quelques tracés de circuits imprimés que vous désirez reproduire en les photocopiant. Disposez les ensuite de telle manière qu'ils tiennent sur une feuille de format A4.

A la place du papier normal, introduisez dans la photocopieuse environ trois feuilles transparentes par dessin. Réglez ensuite la copieuse pour qu'elle fasse des copies un peu plus sombres que la normale, puis faites vos trois copies du dessin. Ceci est nécessaire car une seule copie ne serait pas assez opaque à la lumière, et il pourrait se produire des micro-coupures dans les pistes du circuit imprimé.

Vous pouvez maintenant redécouper les feuilles transparentes au format des différents tracés, et superposer les trois copies identiques. Celles-ci seront maintenues ensembles par du ruban adhésif. Le résultat est un excellent transfert pouvant servir de base à une reproduction sur cuivre par un procédé photographique.

Contrairement à ce que pensent certains, il est bien plus simple

d'établir des liaisons entre les pistes des deux cotés d'un circuit imprimé double face que d'installer des ponts de fil (ou "straps"), à condition de procéder comme suit:

1. Posez le circuit imprimé sur un support, de telle manière à ce qu'il se trouve à environ 2 cm au-dessus du plan de travail.

2. Introduisez, dans le trou à contacter, du fil facilement soudable, jusqu'à ce qu'il touche la table. Soudez sur le coté qui vous fait face.
   Veillez à ce que le fil soit sensiblement de même diamètre que le trou, sinon il s'échapperait trop facilement lors d'une prochaine soudure.

3. Lorsque tous les fils ont été soudés, coupez ce qui dépasse de votre coté au ras du C.I.

4. Retournez le circuit imprimé et posez-le à même le plan de travail.
   Ce coté doit avoir l'apparence d'un hérisson. Avant de couper ses "épines", soudez les au C.I., en veillant à ne pas chauffer trop longtemps pour que le fil ne ressorte pas de l'autre coté.

Tout ceci à l'air plus compliqué que cela ne l'est en réalité, et vous vous rendrez vite compte que cette technique est bien plus souple que les straps, en outre l'aspect en est plus agréable.

Presque toutes les extensions nécessitent des résistances de polarisation, pour fixer un état logique. Suivant les variantes, vous aurez besoin de réseaux de 4 ou 8 résistances de 4,7 Kohm.
Ceux qui auraient des problèmes d'approvisionnement, ou qui veulent

économiser le prix du réseau, peuvent bien entendu réaliser eux-mêmes un tel réseau. Il suffit d'enficher les 4 ou 8 résistances à la verticale (un seul coté de la résistance) dans les trous et de relier ensemble toutes les pattes "en l'air"; de là un fil ira vers l'emplacement marqué d'un "+".

En feuilletant le livre vous avez certainement remarqué que les extensions sont toutes équipées d'un connecteur à enficher VG 2 x 32 broches modèle a+c (DIN 41612) qui n'est pas compatible avec la sortie en face arrière du CPC 464.
Il y a plusieurs raisons à ce choix:

Pas de contraintes mécaniques pour le connecteur du CPC.

Le connecteur VG est bien plus robuste et comporte un détrompeur: on ne peut se tromper de sens d'insertion.

Il est possible d'étendre indéfiniment le système par l'intermédiaire de cartes d'extensions.

Possibilité d'équiper la carte de tampons (buffers) pour les BUS d'adresses et de données.

Nous verrons tout cela plus en détail au chapitre 7. Vous pouvez bien sûr relier chaque extension séparément au CPC 464 par l'intermédiaire d'un câble plat.

Figure 2

LIAISONS ENTRE LES DEUX FACES DU CIRCUIT IMPRIME.

Après avoir soudé les morceaux de fil au recto, il faut d'abord les souder au verso avant de les couper au ras du circuit.

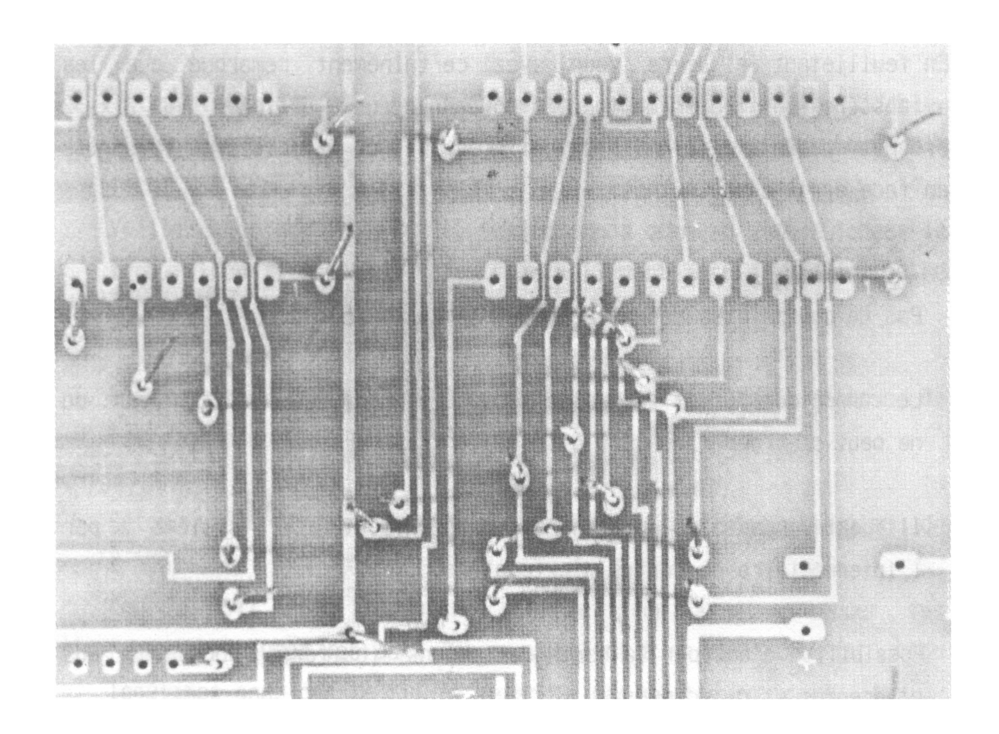
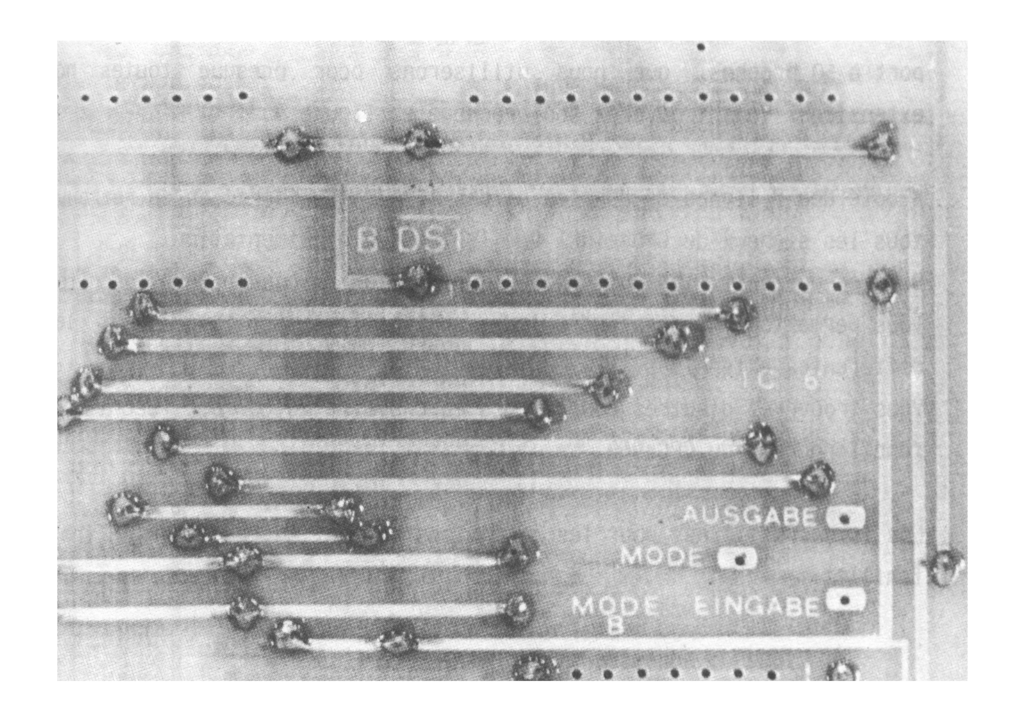


Figure 3

Voici comment les deux faces doivent se présenter après l'opération précédente.



4. PORT D'EXPANSION

Tous les signaux importants utilisés dans l'ordinateur se retrouvent sur l'un des connecteurs en face arrière.
Nous nous intéresserons plus particulièrement au port d'expansion, un port à 50 broches, que nous utiliserons pour presque toutes nos extensions. Vous trouverez son brochage en figure 4.

A coté des 8 lignes de données et des 16 lignes d'adresses on retrouve tous les signaux du CPU ainsi que la tension d'alimentation.
Dans ce qui suit, la fonction des principaux signaux sera décrite, vous permettant de comprendre leurs applications possibles dans les différentes extensions.
Vous trouverez d'autres compléments au chapitre 28 où est décrit le fonctionnement du CPC 464.

Les lignes utilisées pour les extensions peuvent se regrouper en trois familles:

Lignes d'adresses et de données
Lignes véhiculant les signaux du CPU
Lignes spéciales

FIGURE 4

Port d'extension du CPC 464

49	47	45	43	41	39	37	35	33	31	29	27	25	23	21	19	17	15	13	11	9	7	5	3	1
50	48	46	44	42	40	38	36	34	32	30	28	26	24	22	20	18	16	14	12	10	8	6	4	2

1 = SOUN
2 = MASSE
3 = A 15
4 = A 14
5 = A 13
6 = A 12
7 = A 11
8 = A 10
9 = A 9
10 = A 8
11 = A 7
12 = A 6
13 = A 5
14 = A 4
15 = A 3

16 = A 2
17 = A 1
18 = A 0
19 = D 7
20 = D 6
21 = D 5
22 = D 4
23 = D 3
24 = D 2
25 = D 1
26 = D 0
27 = + 5 VOLT
28 = $\overline{\text{MREQ}}$
29 = $\overline{\text{MI}}$
30 = $\overline{\text{RFSH}}$

31 = $\overline{\text{IORQ}}$
32 = $\overline{\text{RD}}$
33 = $\overline{\text{WR}}$
34 = $\overline{\text{HALT}}$
35 = $\overline{\text{INT}}$
36 = $\overline{\text{NMI}}$
37 = $\overline{\text{BUSRD}}$
38 = $\overline{\text{BUSAK}}$
39 = READY
40 = $\overline{\text{BUS RESET}}$
41 = $\overline{\text{RESET}}$
42 = $\overline{\text{ROMEN}}$
43 = ROMDIS
44 = $\overline{\text{RAMRD}}$
45 = RAMDIS

46 = CURSOR
47 = L. PEN
48 = $\overline{\text{EXP}}$
49 = MASSE
50 = **HORLOGE**

LIGNES DE DONNEES D0 - D7

ligne	broche
D0	26
D1	25
D2	24
D3	23
D4	22
D5	21
D6	20
D7	19

Ces lignes forment le BUS de données et véhiculent les données en provenance de-, et vers le Z-80 CPU. Tous les signaux sont compatibles TTL, il est donc possible d'y connecter une charge TTL-LS.
Toutes les lignes de données sont des entrées/sorties trois états (tri-state).

LIGNES D'ADRESSES A0 - A15

ligne	broche
A0	18
A1	17
A2	16
A3	15
A4	14
A5	13
A6	12
A7	11
A8	10
A9	9
A10	8
A11	7
A12	6
A13	5
A14	4
A15	3

Les 16 bits d'adresses (A0 - A15) permettent d'adresser la mémoire de l'ordinateur. Il est ainsi possible d'adresser au maximum:

2 puissance 16 = 65536 octets = 64K

Toutes les broches du BUS d'adresses sont des sorties à trois états. Les 8 bits de poids faible (A0 - A7) servent également à l'adressage des entrées/sorties; il est possible d'adresser directement 2 puis. 8

= 256 entrées/sorties.

Pendant le cycle de rafraîchissement des RAMs, ces mêmes bits A0 - A8 contiennent les adresses à rafraîchir.

Toutes les adresses sont compatibles TTL.

ALIMENTATION

potentiel	broche
+ 5 V	27
0 V	2 & 49

Malheureusement, et contrairement à d'autres ordinateurs comme par exemple le ZX-Spectrum, se sont les seules tensions présentes sur le port d'expansion. Celui qui veut connecter des extensions doit avant tout se fabriquer une alimentation.

La tension de 5 Volt présente sur la broche 27 peut au maximum délivrer un courant de 300 mA, sinon le régulateur interne au CPC serait surchargé.

4.1. Lignes de signaux CPU

On peut diviser ces signaux en trois sous-ensembles:

1. Contrôle du système
2. Contrôle du CPU
3. Contrôle de BUS

1. CONTROLE DU SYSTEME

1.1. RD, (Read: lire), broche 32

En mode lecture cette broche a le niveau 0 lorsque l'ordinateur doit lire des données dans la mémoire ou sur une entrée.
Dans ce cas les données sont écrites sur le BUS de données par le circuit adressé. Dans l'état non actif, cette ligne est au niveau 1 (5 Volt).

1.2. WR, (Write: écrire), broche 33

Le mode écriture est similaire au précédent. La sortie se trouve au niveau 0 lorsque le CPU envoie des données vers l'extérieur.
Dans ce cas la mémoire ou le port adressé se tient prêt à recevoir les données.

1.3. MREQ, (Memory Request: demande d'accès mémoire), broche 28

Avant chaque accès à la mémoire il faut s'assurer que le système est prêt, c.à.d. s'il se trouve bien une adresse sur le BUS d'adresses; si c'est le cas les opérations read ou write peuvent débuter.
Un niveau 0 sur la broche 28 indique que tout est en ordre.

1.4. IORQ, (In Out Request: demande d'entrée/sortie), broche 31

La fonction est ici la même que pour MREQ avec la différence qu'il s'agit ici d'opérations d'entrée/sortie.
Un niveau 0 sur la broche indique que le CPU désire envoyer ou lire une donnée sur un port. Dans ce cas les bits A0 - A7 contiennent l'adresse du port souhaité.
Le signal M1 (cycle machine 1) déclenche lui-même un signal IORQ lorsqu'une interruption a été validée. Les opérations de validation d'interruption s'effectuent pendant le temps M1; pour cette durée aucune opération d'entrée/sortie n'est possible.

1.5. RFSH, (Refresh: rafraîchissement), broche 30

Cette sortie concerne le rafraîchissement des RAMs dynamiques.

Un niveau 0 indique que le cycle de rafraîchissement peut commencer; les 7 premiers bits de l'adresse à rafraîchir sont contenue sur le BUS de données.
Cette broche travaille en liaison avec MREQ, de telle sorte qu'un

rafraîchissement peut immédiatement être suivi par une lecture mémoire.

1.6. M1, (cycle machine), broche 29

Ce signal ne présente que peu d'intérêt pour les applications externes. Un niveau 0 signifie que le cycle machine en cours est en train de lire un code opératoire dans la mémoire. Cette broche devient également active (niveau 0) en liaison avec IORQ, lorsque le CPU confirme une demande d'interruption.

1.7. ROMEN , (ROM-ENable) , broche 42
ROMDIS, (ROM-DISable), broche 43

Il s'agit ici de signaux Chip-Select pour des ROMs externes (pour plus de détails voir chapitre 28).

1.8. RAMDIS, (RAM-DISable), broche 45
RAMRD , (RAM-Read) , broche 44

Ici c'est un signal Chip-Select pour des RAMs externes, ainsi que le signal de lecture correspondant.

2. Contrôle du CPU

2.1. HALT, (pause), broche 34

Cette sortie devient active lorsque le CPU exécute un HALT programmé. Il reste en attente jusqu'à la prochaine demande d'interruption.
Le rafraîchissement continue néanmoins d'avoir lieu pendant cette pause.

2.2. INT, (demande d'interruption), broche 35

Ici encore ce signal n'interviendra pas dans nos extensions. L'entrée du CPU est commandée par les circuits d'entrée/sortie. Lorsque le niveau passe à 0, le programme est interrompu après l'exécution de l'instruction en cours, à la condition qu'un EI l'y ait autorisé auparavant.
Lorsque le CPU prend en compte la demande d'interruption, il retourne un signal de confirmation.

2.3. NMI, (Non Maskable Interrupt: interruption non masca-ble), broche 36

Cette entrée d'interruption a priorité sur INT et ne peut être inhibé par un DI. Après avoir terminé l'exécution de l'instruction en cours, le CPU se branche à l'adresse 0066 (hexa.).
Ce signal n'intéresse pas les applications externes.

2.4. RESET, (initialise), broche 41

Avec se signal l'ordinateur peut à tout instant être mis dans un état prédéfini. Un niveau 0 met le CPC dans le même état qu'il se trouve à l'allumage (se branche à l'adresse 0).

5. CIRCUITS LOGIQUES DE BASE

La technique digitale moderne emploie différentes combinaisons logiques pour obtenir les états logiques souhaités. A partir des trois fonctions logiques de base: conjonction (ET), disjonction (OU) et négation (NON), il est possible de créer n'importe quelle autre fonction logique. Le but de ce chapitre est de vous familiariser avec les lois qui régissent ces fonctions de base, de manière à vous permettre de comprendre le fonctionnement des circuits décrits dans ce livre.

Vous trouverez ici à la fois les termes français et les termes anglais, bien que ce soient surtout ces derniers que l'on retrouve dans la littérature et la bouche des techniciens. La même remarque reste valable en ce qui concerne les symboles représentant les portes logiques. On distingue ici une ancienne norme européenne, encore très en vogue, une nouvelle norme européenne simplifiée qui à du mal à s'imposer, et enfin la norme américaine que l'on trouve dans tous les documents en langue anglaise. Pour contenter tout le monde, les trois symboles possibles vous seront proposés lors de la description des fonctions logiques.

En ce qui concerne la désignation des niveaux logiques, on retrouve deux alternatives. A partir de maintenant nous utiliserons la désignation "H" (comme HIGH) pour le niveau 1 (+5V) et "L" (comme LOW) pour le niveau 0 (0V).

La négation, ou encore inversion, est en général représentée par une barre horizontale au dessus de la variable. Pour des raisons techniques, la négation sera représentée ici par deux "-" (signe

moins) entourant la variable.

5.1. INVERSEUR

Certainement la combinaison logique la plus simple.
La loi qui régit la négation est la suivante:

*** Un niveau L à l'entrée produit
*** un niveau H en sortie. Un H en
*** entrée produit un L en sortie.

La figure 5 résume les caractéristiques d'un inverseur. Comme vous le voyez, une telle fonction peut très facilement être réalisée avec des composants discrets: Un niveau L (0V) à l'entrée du transistor maintient celui-ci bloqué, on retrouve donc en sortie la tension d'alimentation à travers la résistance R2, donc un niveau H. Un niveau H à l'entrée fait conduire le transistor mettant la sortie à 0, donc L.

La loi de l'inverseur s'énonce comme suit:

S = -E- (lire: S égal non E)

Au bas de la figure 5 vous trouverez les trois symboles possibles ainsi qu'une liste non exhaustive des inverseurs TTL et CMOS que l'on trouve dans le commerce.

INVERTER

INVERSION
NEGATION

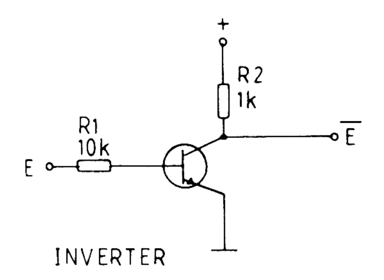


TABLE DE VERITE

ENTREE	SORTIE
L	H
H	L

LOI $S = \overline{E}$

SYMBOLE

NORME EUROPEENNE ANCIENNE NOUVELLE	NORME US

INVERTER

7404, 7405, 741004, 741005	TTL
4009, 4069,	C-MOS

FIGURE 5

5.2. FONCTION AND (ET)

La deuxième fonction logique à laquelle nous allons nous intéresser est le AND, que l'on rencontre aussi sous le nom de ET ou CONJONCTION, ou encore MULTIPLICATION. La figure 6a vous montre la réalisation de cette fonction à l'aide de deux interrupteurs. Pour que la lampe s'allume il faut nécessairement que les deux interrupteurs E1 et E2 soient fermés. On en déduit facilement la loi de la fonction AND:

*** Lorsque l'une des deux entrées, ou les deux,
*** se trouve à l'état L, la sortie est au niveau
*** L. Seulement quand les deux entrées E1 et E2
*** sont au niveau H la sortie l'est aussi.

Ces conditions sont schématisées dans la table de vérité, figure 6b. La loi s'écrit:

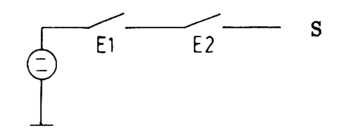
S = E1 et E2

Le "et" est représenté soit sous la forme d'un "v" renversé, soit avec le "&" ou encore un ".".

Au bas de la figure 6 on retrouve les principaux circuits intégrés TTL et CMOS contenant des portes AND. La figure 6e représente une porte AND à trois entrées réalisée avec des composants discrets. Il suffit qu'une seule des entrées soit au niveau 0 pour que la sortie soit mise à la masse à travers la diode (en fait pas tout à fait si l'on tient compte de la tension de seuil de la diode, environ 0.6 V).



ET
CONJONCTION



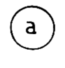
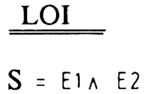


TABLE DE VERITE

E1	E2	S.
L	L	L
H	L	L
L	H	L
H	H	H

(b)



$S = E1 \wedge E2$

(c)

SYMBOLE

NORME EUROPEENNE — ANCIENNE	NORME EUROPEENNE — NOUVELLE	NORME US
E1, E2, A	&	

(d)

PORTE ET

7408, 7409, 7411, 7415, 7421, 74808	TTL
4073, 4081, 4082	C-MOS

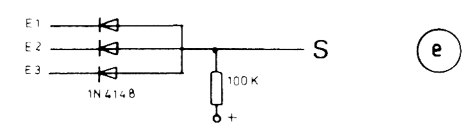


FIGURE 6

5.3. FONCTION OR (OU)

On l'appelle aussi DISJONCTION ou ADDITION. Le schéma figure 7a, deux interrupteurs E1 et E2 mis en parallèle, montre bien sont fonctionnement. La lampe s'allumera lorsque l'un au moins des interrupteurs sera fermé. D'où la loi de la fonction OR:

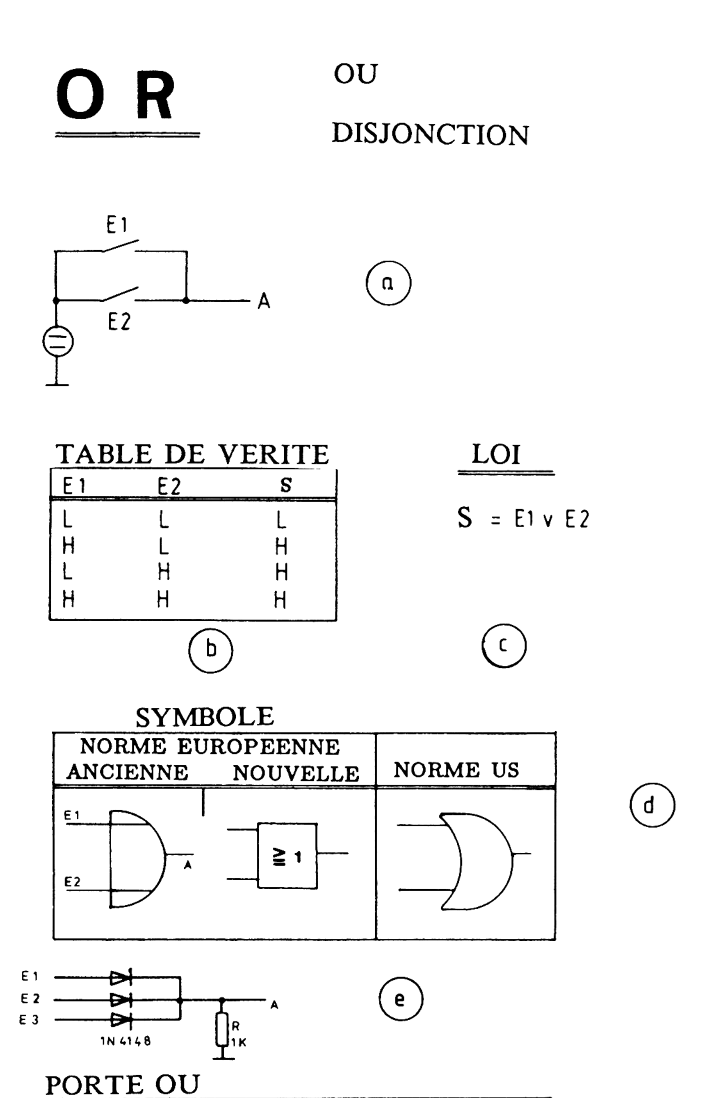
*** Lorsque l'une des deux entrées se trouve
*** à l'état H, la sortie se trouve également
*** à l'état H. Si les deux entrées sont au
*** niveau L, la sortie est au niveau L.

Voyez aussi la table de vérité. On formule la loi de la manière suivante:

S = E1 ou E2

Le "ou" est souvent représenté par un "v" ou par un "+".
En pratique on ne rencontre ni le AND ni le OR très souvent, c'est leur négation qui est la plus utilisée. En 7e on voit une manière simple de réaliser une fonction OR avec des composants discrets. L'explication en est simple, il suffit qu'une des entrées soit à l'état H pour que la sortie le soit aussi, les diodes bloquant toute entrée à L.

Ces trois fonctions constituent les COMBINAISONS LOGIQUES DE BASE à partir desquelles il est possible, en les combinant, de réaliser toutes celles qui suivent. Si l'on fait suivre par exemple un AND par un inverseur, on obtient le NAND.



E1	E2	S
L	L	L
H	L	H
L	H	H
H	H	H

7432, 74802, 74832, 741032	TTL
4071, 4072, 4075	C-MOS

FIGURE 7

5.4. FONCTION NAND (NON ET)

La porte NAND est certainement le circuit intégré le plus utilisé, avec son célèbre représentant 7400. Regardez à nouveau la table de vérité de AND. Celle de NAND s'obtient en inversant le résultat. La condition de la fonction NAND s'énonce comme suit:

*** Si l'une des deux entrées E1 et E2,
*** ou les deux, se trouve à l'état L,
*** alors la sortie est à l'état H. Si
*** les deux entrées sont au niveau H
*** alors la sortie vaut L.

On formule ceci de la manière suivante:

S = -(E1 et E2)-

Toutes les caractéristiques de la porte NAND sont représentées figure 8. Il est bien sûr possible de réaliser un NAND avec une porte AND suivie d'un inverseur. De même il est possible de réaliser un inverseur avec une porte NAND en reliant ensemble les deux entrées. D'éventuelles entrées non utilisées doivent être mises au niveau H pour ne pas influencer la sortie.



NON - ET

TABLE DE VERITE

E1	E2	AUS.
L	L	H
H	L	L
L	H	L
H	H	L

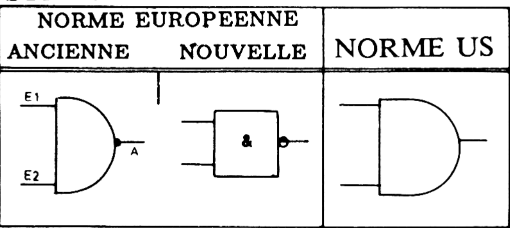
(a)

LOI

(b)

SYMBOLE

NORME EUROPEENNE		NORME US
ANCIENNE	NOUVELLE	



(c)

PORTE NAND

7400, 7401, 7403, 7410, 7412, 7420, 7422,
7424, 7426, 7430, 7437, 7438, 7439, 7440,
74133, 74134, 74140, 74801, 74804, 74820

4011, 4012, 4023, 4068, 4093, 4412

FIGURE 8

5.5. FONCTION NOR (NON OU)

On rencontre le NOR quasiment aussi souvent que le NAND vu précédemment. On l'obtient par négation de la fonction OR:

*** Si l'une des deux entrées E1 ou E2,
*** ou les deux, se trouve à l'état H,
*** alors la sortie vaut L. Par contre
*** si les deux entrées sont à L alors
*** la sortie est à H.

De même la formule s'obtient par négation de la formule de OR:

S = -(E1 v E2)-

Voir aussi figures 9a et 9b.
Il est encore une fois possible de réaliser le fonction NOR avec des composants discrets. La figure 9d montre une porte OR avec trois diodes suivi d'un inverseur à transistor comme nous l'avons vu au tout au début. On peut bien sûr également utiliser un inverseur intégré.



NOR

NON - OU

TABLE DE VERITE

E1	E2	S
L	L	H
H	L	L
L	H	L
H	H	L

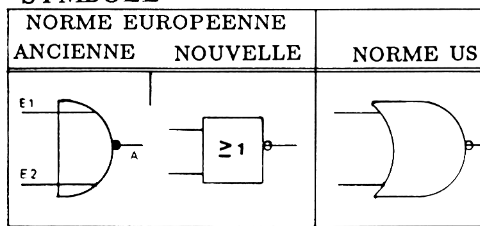
(a)

LOI

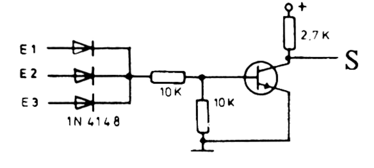
$S = \overline{E1} \lor \overline{E2}$

(b)

SYMBOLE



(c)



(d)

PORTE NOR

7402, 7423, 7425, 7427, 7428, 7433,
74128, 74260, 74805, 741002 TTL

4000, 4001, 4002, 4025, 4078 C-MOS

FIGURE 9

5.6. FONCTION EX-OR (OU EXCLUSIF)

Cette porte se rencontre bien moins souvent que les précédentes. C'est une combinaison de NAND et de NOR. Son fonctionnement peut se schématiser à l'aide du va et viens figure 10d. La lampe ne s'allumera que si un des commutateurs se trouve sur H et l'autre sur L. Nous en déduisons la condition de fonctionnement:

*** Lorsque les deux entrées sont dans le
*** même état, la sortie vaut L. Si elles
*** se trouvent dans des états différents
*** alors la sortie vaut H.

Ce qui se formule ainsi:

S = (E1 et -E2-) ou (-E1- et E2)

Le ou exclusif peut aussi se représenter par un "+" entouré d'un "O".

Au bas de la figure 10 on retrouve un échantillon des circuits intégrés EXOR existants.

EX-OR

OU EXCLUSIF

TABLE DE VERITE

E1	E2	AUS
L	L	L
H	L	H
L	H	H
H	H	L

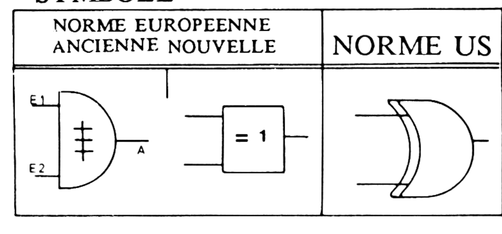
(a)

LOI

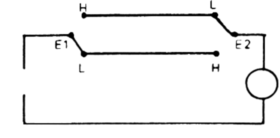
$$S = E1 + E2$$

(b)

SYMBOLE



(c)



(d)

PORTE EX-OR

7486, 74135, 74136, 74386, 74886 TTL

4030, 4070, 4507

FIGURE 10

5.7. FONCTION EX-NOR (NON-OU EXCLUSIF)

Si l'on inverse la sortie de la porte EX-OR, on obtient la fonction EX-NOR, une porte également assez rare. Vous voyez à la figure 11a sa table de vérité, qui peut s'expliquer comme suit:

*** Lorsque les deux entrées sont dans le
*** même état, la sortie vaut H. Si elles
*** se trouvent dans des états différents
*** alors la sortie est au niveau L.

La formule correspondante est la suivante:

S = (E1 et E2) ou (-E1- et -E2-)

Comme vous le voyez au bas de la figure 11, le choix en matière de circuits intégrés, aussi bien en TTL qu'en CMOS, est assez restreint.

La technologie des semiconducteurs est en perpétuelle progression. Alors que la majorité des circuits intégrés a des fonctions bien spécifiques, comme par exemple les portes NAND ou NOR, on trouve aujourd'hui des logiques programmables où l'utilisateur peut lui-même définir la fonction logique que devra réaliser le boîtier. Le circuit intégré CMOS 4048 en est un exemple, c'est une porte logique programmable à 8 entrées, permettant de réaliser, à l'aide de 3 lignes de commande, 8 fonctions différentes.

EX-NOR

EQUIVALENCE
NOR EXCLUSIF

TABLE DE VERITE

E1	E2	S
L	L	H
H	L	L
L	H	L
H	H	H

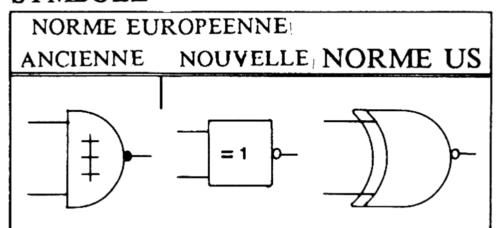
(a)

LOI

$S = (E1 \wedge E2) \vee (\overline{E1} \wedge \overline{E2})$

(b)

SYMBOLE



(c)

PORTE EX-NOR

74266, 74836	TTL
4077	C-MOS

FIGURE 11

Ceci peut constituer d'une part un gain de place et d'autre part aussi un gain d'argent, puisque bien souvent on n'utilise pas toutes les porte des circuits logiques.

Une autre espèce de portes logiques est représentée par le 4530. Les portes de cette famille possèdent un nombre impair d'entrées, et la sortie n'a un niveau H que si une majorité des entrées, mais peu importe lesquelles, vérifie la condition. Ces circuits sont beaucoup utilisés en robotique.

6. DECODAGE D'ADRESSES

Le décodage d'adresses constitue un des plus gros problèmes à résoudre lorsque l'on veut brancher des extensions sur un système existant. Tout ordinateur possède un certain nombre d'adresses réservées à la sélection des circuits internes, mais aussi des éventuelles extensions extérieures. Ces adresses sont définies lors de la conception du système, et ne peuvent plus être modifiées par la suite.
Il est bien évident que les circuits périphériques ne doivent pas occuper les mêmes adresses que les mémoires internes comme par exemple le système d'exploitation.

Le CPC possède au total 16 lignes d'adresses, numérotées de A0 à A15. Ces 16 lignes permettent d'adresser 65536 octets, c'est dans ce domaine que doit se passer toute l'activité de l'ordinateur. Certaines de ces adresses sont réservées aux circuits externes. Sur le CPC 464, elles se trouvent à la fin de l'espace mémoire, au-dessus de F8xx. Le décodeur d'adresse doit être en mesure de ne tenir compte et de n'accaparer que ce domaine bien précis d'adresses, pour ne pas en bloquer d'autres inutilement.
De plus, tous les circuits périphériques sont équipés d'une, parfois de deux entrées de validation. En général on appelle ces broches CHIP-SELECT (sélection du circuit). On trouve aussi les dénominations OUTPUT-ENABLE (OE) ou CHIP-ENABLE (CE). En général ces entrées sont actives à L.
L'adressage d'un circuit n'est possible que lorsque le Chip-Select est activé, et ceci ne doit avoir lieu qu'une fois que les données se trouvent sur le BUS de données.

Le tableau ci-dessous vous indique l'adresse maximale que l'on peut atteindre en fonction des bits d'adresses utilisés:

ADRESSES

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	déc.	hexa.
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0001
0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	3	0003
0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	7	0007
0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	15	000F
0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	31	001F
0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	63	003F
0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	127	007F
0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	255	00FF
0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	511	01FF
0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1023	03FF
0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	2047	07FF
0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	4095	0FFF
0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	8191	1FFF
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	16383	3FFF
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	32767	7FFF
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	65535	FFFF

A l'aide de ce tableau vous pouvez par exemple voir qu'avec les bits A7-A0 il est possible d'accéder à 2 puissance 8=256 adresses allant de 0 à 255 (rappelez-vous qu'en informatique on compte toujours à partir de 0, et non à partir de 1 comme nous y sommes habitués).

La partie inférieure de l'espace mémoire doit rester exempte de toute intervention de notre part, en effet c'est ici (à partir de l'adresse 0000) que le Z-80 CPU va chercher ces instructions après un RESET ou

après la mise en marche de l'ordinateur.

A l'aide du signal Chip-Select il est possible d'adresser plusieurs circuits différents se trouvant dans le même espace mémoire, il suffit de l'activer au bon moment.

Lorsque l'on commence la réalisation d'un système, il n'est souvent pas encore possible de déterminer avec précision avec combien de composants on va travailler. Si l'on met alors en oeuvre des décodeurs spécifiques à une certaine adresse, on risquera de rencontrer des problèmes lorsque l'on voudra rajouter des circuits.
Il est bien sûr beaucoup plus simple de réaliser un décodeur à adresse fixe, mais pensez que cette adresse sera définitivement perdue pour d'autres extensions.
Le principe d'un tel décodeur vous est donné à la figure 12.
On utilise ici les bits d'adresse A10-A4 pour le décodage. De plus il faut comme condition préalable au décodage que le signal IRQ soit actif. Etant donné que celui-ci est actif à L, on à intercalé un inverseur (7400). L'IRQ inversé et les bits d'adresse sont reliés à une porte NAND, ici un 7430. La sortie du NAND ne vaudra L que si toutes les entrées sont à H. Une seconde inversion permet de disposer à la fois d'un chip-select positif et négatif.

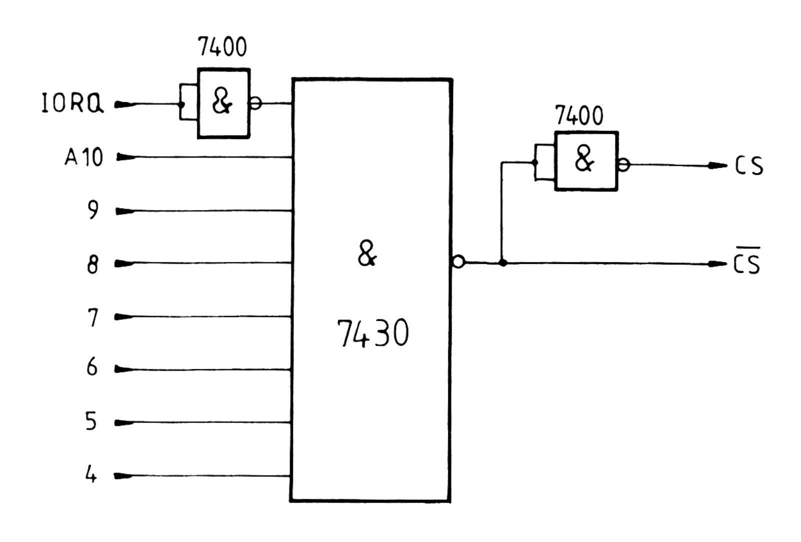


FIGURE 12

EXEMPLE D'UN DECODEUR A ADRESSE FIXE

L'adressage d'un tel décodeur est très simple. Des 16 lignes d'adresses il faut que celles appliquées au décodeur soient à H, ce qui se résume dans le tableau suivant (un x désigne un état indifférent):

BITS D'ADRESSES																= adresses
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	de / à
x	x	x	x	x	1	1	1	1	1	1	1	x	x	x	x	09F0/FFFF

Sans le signal chip-select, un circuit externe équipé d'un tel décodeur serait adressé pour 62991 (=FFFF-09F0) adresses différentes.

Vous le voyez, un tel décodage d'adresse n'est pas utilisable. Nous nous y sommes seulement attardé pour faire apparaître à l'aide d'un exemple simple les problèmes qui se poseront à nous avec les décodeurs universels que nous allons voir par la suite.

Dans le guide de l'utilisateur du CPC 464, dans l'appendice IV, on trouve les adresses réservées aux entrées/sorties. Les adresses suivantes doivent être utilisées pour le matériel extérieur:

F8xx, F9xx, FAxx, FBxx

Les bits d'adresse A7 à A0, désignés par "xx", sont divisés comme suit:

00 - 7B ne pas utiliser
7C - 7F réservés à l'interface disquette
80 - 8B ne pas utiliser

BC - BF réservés à des usages ultérieurs

CO - DB ne pas utiliser

DC - DF réservés pour les interfaces de communication

EO - FF disponibles pour l'utilisateur pour des extensions

On en déduit que les domaines suivants sont disponibles sans restriction pour nos extensions:

F8EO - F8FF, F9EO - F9FF,
FAEO - FAFF, FBEO - FBFF

Chaque domaine englobe 32 adresses, donc au total on dispose de 32 x 4 = 128 adresses pour nos applications périphériques. De plus il est également possible d'utiliser les adresses suivantes:

F8BC - F8BF, F9BC - F9BF,
FABC - FABF, FBBC - FBBF

soient 4 x 4 = 16 adresses supplémentaires.

Vous constaterez que les bits d'adresse A15-A12 sont toujours à 1 (c.à.d. H).

Dans ce qui suit vous seront présentés différents décodeurs d'adresses avec lesquels il sera possible de "programmer" certaines adresses que l'on désire utiliser pour les extensions.
Le choix du décodeur dépend essentiellement du nombre d'extensions que vous désirez utiliser. Plus vous voulez connecter d'appareils périphériques et plus performant devra être le décodeur.

6.1. DECODEUR SIMPLE

Dans un décodeur simple, la majorité des bits d'adresse sont câblés une fois pour toutes, alors que quelques-uns seulement peuvent être modifiés, en général à l'aide d'interrupteurs DIL.
Ce genre de décodeur suffit déjà pour pas mal d'extensions.

La figure 13 montre le schéma d'un tel décodeur. Seuls les bits A15-A4 sont utilisés, les bits A3-A0 n'interviennent pas dans l'adressage et peuvent servir à transmettre des signaux de commande au périphérique.

Les bits A15-A12 arrivent sur une porte NAND, IC 1. IC 3, des portes AND, transmet à IC 1 les bits restants. La présence de ce circuit est justifiée par le fait que IC 1, un 7430, ne possède que 8 entrées alors que nous en avons besoin de 10.
La sortie (broche 8) de la porte NAND ne vaudra L qu'à la seule condition que TOUTES les entrées soient à H. Il suffit qu'une seule soit à L pour que la sortie reste à L. Ceci tient compte du signal IORQ qui, étant actif à L, doit au préalable être inversé avec IC 4.

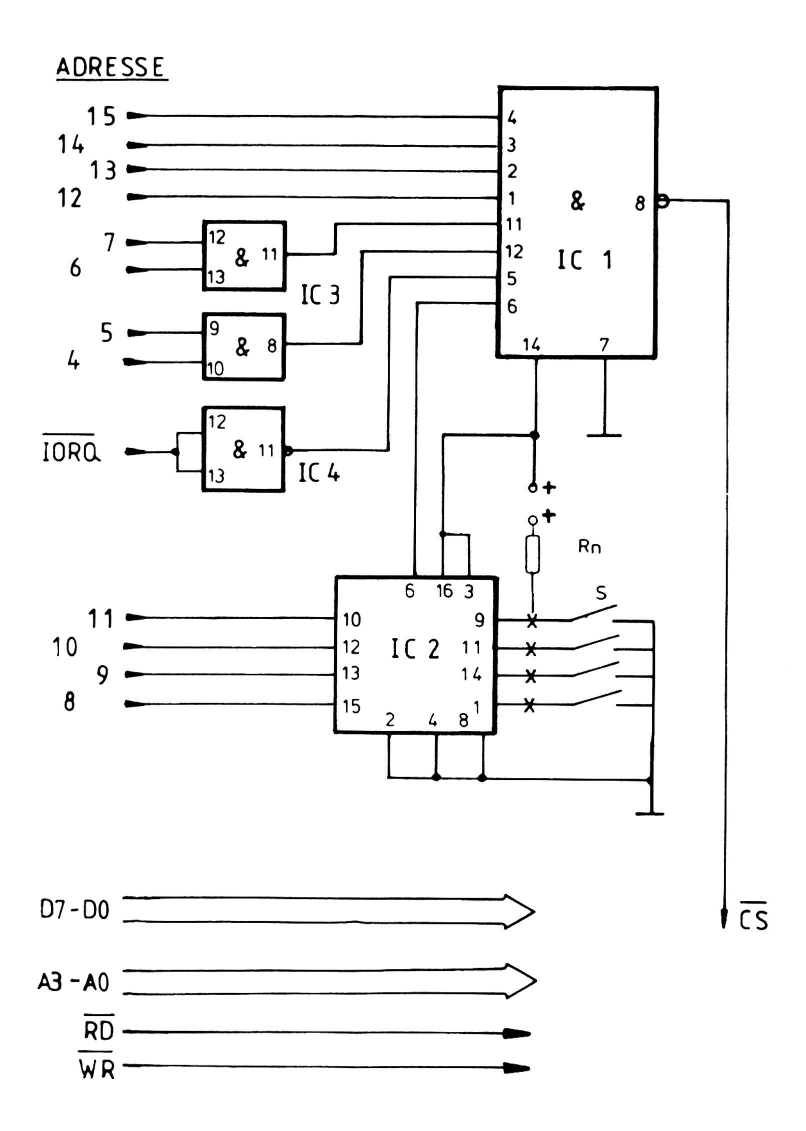
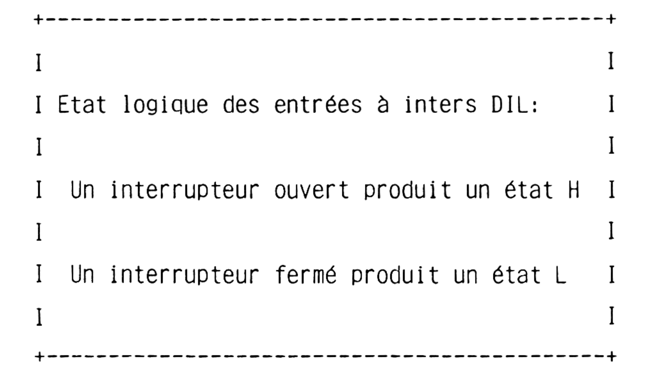

ADRESSE
15
14
13
12
7
6
5
4
IORQ
11
10
9
8
IC 1
IC 2
IC 3
IC 4
&
Rn
S
D7-D0
A3-A0
RD
WR
CS

figure 13

Les bits d'adresses A11-A8 attaquent l'entrée du comparateur IC 2. Ce circuit est en mesure de comparer un mot de 4 bits présent sur ces entrées avec les 4 bits préréglés à l'aide des inters DIL. Si les deux nombres binaires sont égaux alors il présente un état H sur sa sortie, qui vient s'ajouter aux autres entrées de IC 1.

Le réseau de résistances Rn sert à maintenir un état H lorsque les interrupteurs sont ouverts. Quand on ferme l'inter, la broche est forcée à L.

D'une manière générale, il faut retenir ceci à propos des interrupteurs à résistance de polarisation:



```
+-------------------------------------------+
I                                           I
I Etat logique des entrées à inters DIL:    I
I                                           I
I  Un interrupteur ouvert produit un état H I
I                                           I
I  Un interrupteur fermé produit un état L  I
I                                           I
+-------------------------------------------+
```

Si toutes les conditions de l'adressage sont remplies, la sortie de IC 1 fournit le signal chip-select qui autorisera le circuit périphérique à entrer en action.

ADRESSAGE

Voici maintenant comment fonctionne la programmation de notre décodeur d'adresses:

```
  bits       bits       bits       bits
d'adresse d'adresse d'adresse d'adresse
========= ========= ========= =========
 A15-A12   A11-A8     A7-A4     A3-A0
--------- --------- --------- ---------
    F         x         F         x
    :         :         :         :
    :         :         :         :
    :         :         :         :----Les états de ces bits
    :         :         :              n'interviennent pas
    :         :         :
    :         :         :--------------décodage fixé à "F",
    :         :                        c.à.d que les bits
    :         :                        A7-A4 doivent tous
    :         :                        être au niveau H
    :         :
    :         :------------------------programmable avec les
    :                                  inters DIL:
    :
    :                                  A: 11 10 9  8   hexa
    :                                      1  0  0  0 =  8
    :                                      1  0  0  1 =  9
    :                                      1  0  1  0 =  A
    :                                      1  0  1  1 =  B
    :
    :----------------------------------décodage fixé à "F"
```

Le tableau ci-dessous vous donne les adresses décodées en fonction de la position des inters DIL, ainsi que l'état logique de tous les autres bits d'adresses. Rappelons qu'un "x" signifie que l'état de ce bit n'intervient pas dans cette application, il peut donc prendre indifféremment l'état H ou L.

	INTERS --- DIL							Adresses
A15-A12	A11	A10	A9	A8	=hexa	A7-A4	A3-A0	de - à
F	OFF	ON	ON	ON	8	F	x	F8F0-F9FF
F	OFF	ON	ON	OFF	9	F	x	F9F0-F9FF
F	OFF	ON	OFF	ON	A	F	x	FAF0-FAFF
F	OFF	ON	OFF	OFF	B	F	x	FBF0-FBFF

Ces adresses sont utilisables sans complications par un appareil périphérique, par contre d'autres positions des inters DIL peuvent entraver le fonctionnement de l'ordinateur.
Veillez toujours à ce que le périphérique obtienne bien sa propre adresse, il faut absolument éviter qu'une adresse soit occupée plusieurs fois.

INDICATIONS POUR LA REALISATION

Le tracé du circuit imprimé pour ce décodeur d'adresses simple vous est donné à la figure 14. Il a été conçu de telle manière à ce que vous disposiez de tous les signaux importants, RD, WD, D7-D0, la tension d'alimentation et la masse, pour une utilisation ultérieure.
Le schéma d'implantation des composants se trouve en figure 15.

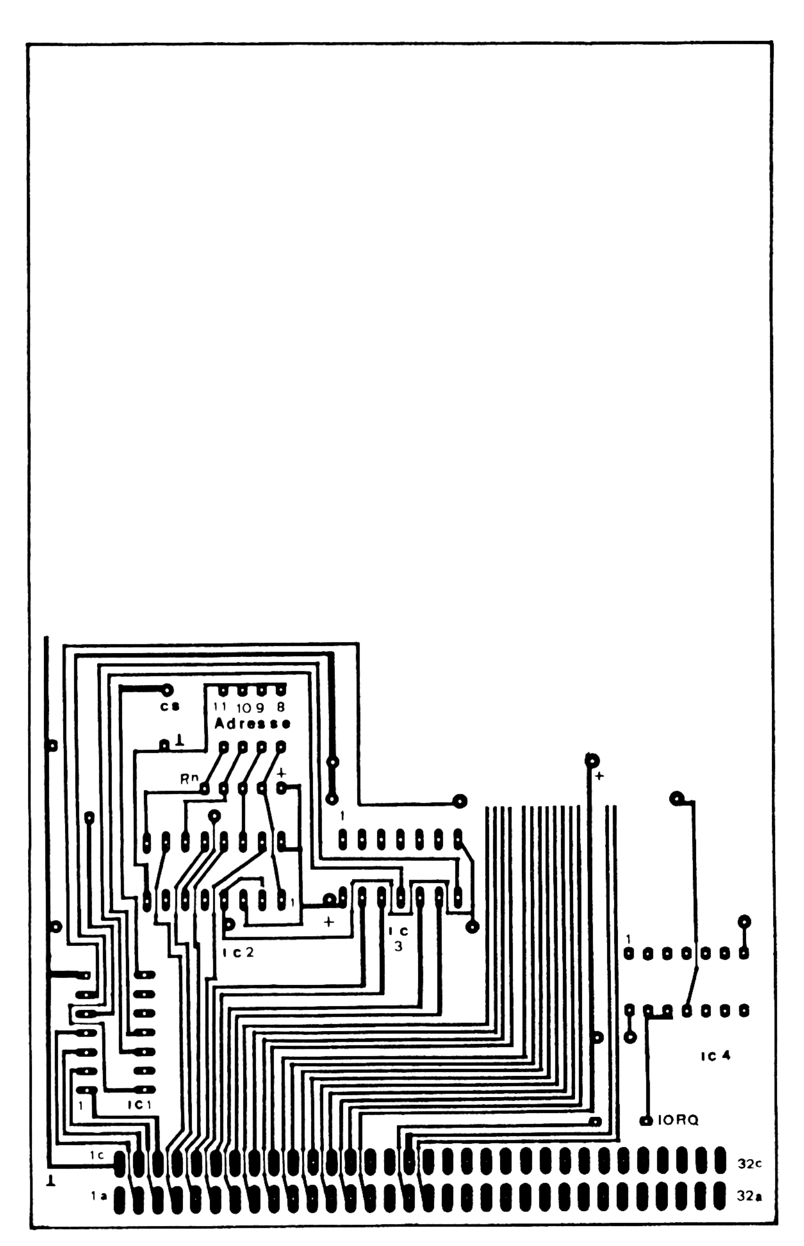


FIGURE 14

TRACE DU CIRCUIT IMPRIME POUR LE DECODEUR D'ADRESSES SIMPLE. CE CIRCUIT PEUT SERVIR A LA MISE AU POINT DES EXTENSIONS.

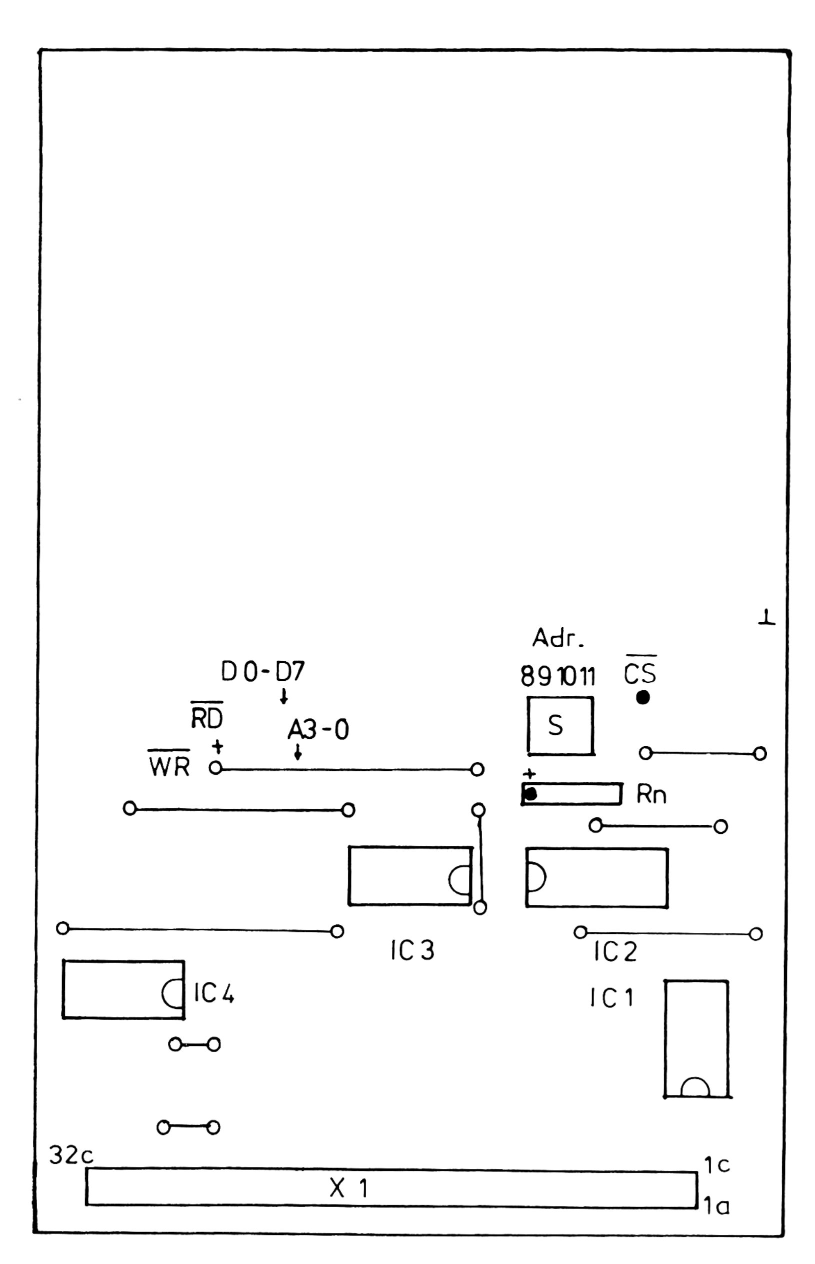
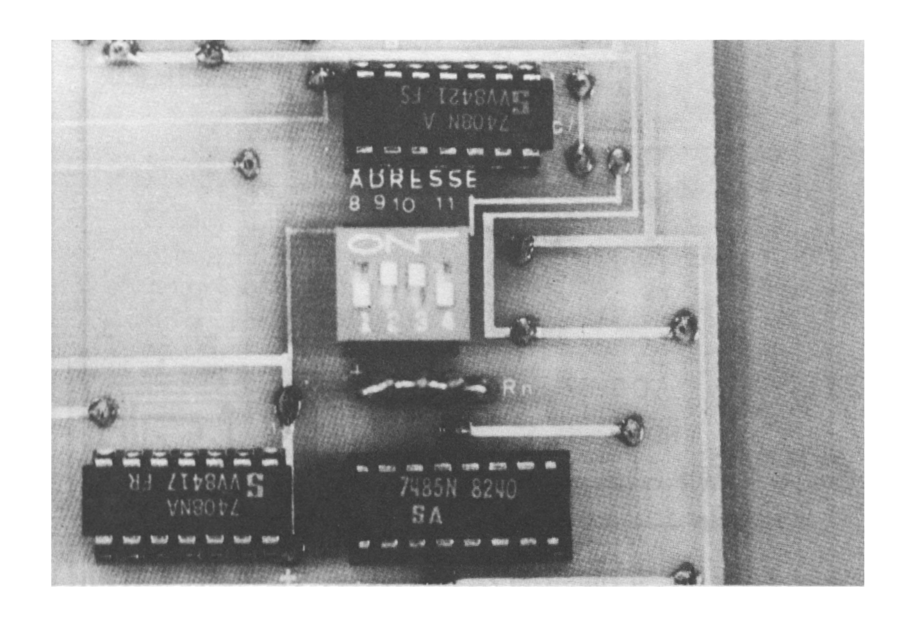


FIGURE 15

SCHEMA D'IMPLANTATION POUR LE DECODEUR D'ADRESSES SIMPLE

FIGURE 16

LE REALISATION EST TERMINEE. ON RECONNAIT LE RESEAU DE RESISTANCES Rn AINSI QUE LES INTERS DIL. ICI ON A SELECTIONNE L'ADRESSE "9" (HEXA).



Vous pouvez utiliser ce circuit décodeur pour vos propres applications. Il vous suffit de faire une photocopie de la figure 14, et de la compléter avec le tracé de votre propre circuit.

LISTE DES COMPOSANTS:

IC 1 = 74LS30	IC 2 = 74LS85
IC 3 = 74LS08	IC 4 = 74LS00

Rn = Réseau de résistances 4 x 4,7 K
S = Quadruple inter DIL
X1 = Connecteur 64 broche, coudé, type a+c

Ce décodeur est équipé du connecteur VG autorisant son utilisation avec la carte d'adaptation ou avec la carte d'extension. Si vous désirez le relier directement à l'ordinateur, il faut souder le câble adéquat au dos du circuit imprimé, côté cuivre.
La disposition des broches du connecteur VG correspond au système de BUS périphérique du chapitre 7.
Vous trouverez également sur le schéma d'implantation les emplacements des divers signaux.On y retrouve les 4 bits inférieurs du BUS d'adresses, la tension d'alimentation ainsi que les signaux RD et WR. Comparez aussi le brochage à celui système de BUS périphérique.

6.2. DECODEUR UNIVERSEL

Le décodeur simple du chapitre 6.1. suffira certainement dans la majorité des cas, quand il s'agira de ne connecter que quelques extensions en permanence au CPC 464. Si néanmoins cela ne vous suffit pas, nous allons maintenant décrire un décodeur aux possibilités accrues.

Avec le décodeur d'adresses universel l'utilisateur est en mesure de programmer 8 bits d'adresses, A11-A4; il peut en outre générer 4 signaux Chip-Select différents.
Les bits A0 et A1 ne sont pas utilisés pour le décodage d'adresse et peuvent servir à transmettre des signaux de commande aux circuits périphériques.

Les possibilités d'adressages de ce décodeur vous sont présentées dans le tableau ci-dessous:

```
  bits      bits      bits       bits
d'adresse d'adresse d'adresse  d'adresse
========= ========= ========= ===========
 A15-A12   A11-A8    A7-A4   A3 A2 A1 A0
--------- --------- --------- ----- -----
    F         x         x       x     x
--------- --------- --------- ----- -----
    :         :         :       :     :
    :         :         :       :     :
    :         :         :       :     :--ne servent pas au
    :         :         :       :        décodage
    :         :         :       :
    :         :         :       :--------génère le Chip-
    :         :         :                Select, voir tab-
    :         :         :                leau suivant
    :         :         :
    :         :         :----------------programmable avec
    :         :                          les DIL: adresses
    :         :                          "E" ou "F"
    :         :
    :         :--------------------------programmable avec
    :                                    les DIL: adresses
    :                                    "8","9","A" ou "B"
    :
    :------------------------------------décodage fixé à F
```

La particularité de ce décodeur d'adresse est sa capacité à générer différents signaux Chip-Select. La raison en est IC 5, un décodeur 3 à 8. Il est en effet capable, en fonction du code 3 bits qui se trouve sur ces entrées, de mettre au niveau L l'une des 8 sorties, alors que les autres restent à H.

Il faut également que la sortie vérifie certaines conditions de validation. Le code est fourni par les bits A3 et A2, le troisième bit est à 0, on aura donc en sortie 4 états différents (au lieu de 8). La sortie de IC 1 est reliée à l'entrée de validation de IC 5 (broche 4), ainsi celui-ci ne pourra générer son signal Chip-Select qu'à la condition que la bonne adresse se trouve sur le BUS d'adresses. Les autres entrées de validations dont on ne se sert pas sont reliées au bon potentiel: 0 Volt pour la broche 5 et +5 Volt pour la broche 6.

Le tableau suivant montre quelles sont les conditions pour obtenir les différents Chip-Select:

++ ENTREES ++			
validation	E1	E0	Chip-Select
broche 4	A3	A2	
0	0	0	CS 1 broche 15
0	0	1	CS 2 broche 14
0	1	0	CS 3 broche 13
0	1	1	CS 4 broche 12

ADRESSAGE:

A15/ A12	-----INTERS-DIL---- A11	A10	A9	A8	=adr	----INTERS-DIL----- A7	A6	A5	A4	=adr	A3/ A0	adresses de à
F	OFF	ON	ON	ON	8	OFF	OFF	OFF	ON	E	xx	F8E0-F8EF
F	OFF	ON	ON	ON	8	OFF	OFF	OFF	OFF	F	xx	F8F0-F8FF
F	OFF	ON	ON	OFF	9	OFF	OFF	OFF	ON	E	xx	F9E0-F9EF
F	OFF	ON	ON	OFF	9	OFF	OFF	OFF	OFF	F	xx	F9F0-F9FF
F	OFF	ON	OFF	ON	A	OFF	OFF	OFF	ON	E	xx	FAE0-FAEF
F	OFF	ON	OFF	ON	A	OFF	OFF	OFF	OFF	F	xx	FAF0-FAFF
F	OFF	ON	OFF	OFF	B	OFF	OFF	OFF	ON	E	xx	FBE0-FBEF
F	OFF	ON	OFF	OFF	B	OFF	OFF	OFF	OFF	F	xx	FBF0-FBFF

Les niveaux des bits A3-A0 marqués "xx" sont à déterminer avec le tableau Chip-Select.

LISTE DES COMPOSANTS

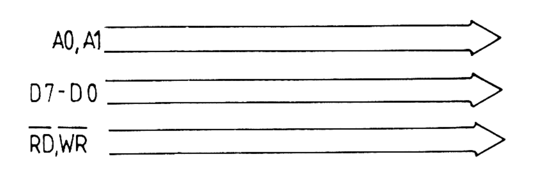
IC 1 = 74LS30 IC 2 = 74LS00
IC 3 = 74LS85 IC 4 = 74LS85
IC 5 = 74LS138
C 1 = 100 nF
C 2 = 100 mF/12 V chimique
Rn = Réseau de résistances 8 x 4,7 K
S = Interrupteur DIL à 8 contacts
X1 = Connecteur VG 64 broches, coudé, type a+c

INDICATIONS POUR LA REALISATION

Le schéma du décodeur se trouve à la figure 17, le dessin du circuit imprimé à la figure 18 et vous trouverez enfin à la figure 19 le plan d'implantation des composants. La réalisation ne devrait pas présenter de difficultés particulières. A la place du réseau de résistances on peut à la limite aussi employer des résistances discrètes comme cela à été vu au chapitre 3. Tout comme pour le décodeur simple, il reste de la place sur le circuit imprimé pour y dessiner votre propre circuit d'extension. On retrouve ici, à côté du BUS de données au grand complet, les signaux RD et WR, ainsi que les bits A1 et A0 qui peuvent éventuellement servir par la suite. Les indications sur la face supérieure du circuit imprimé se rapportent aux contacts correspondants côté cuivre.

On trouve sur le plan d'implantation 4 lignes de tirets marqués Z1 à Z4. Elles représentent des ponts de fils (ou "straps") qui peuvent être installés au besoin et qui amèneront le signal Chip-Select correspondant au système de BUS périphérique (voir chapitre 7). En utilisation normale vous n'aurez besoin d'aucune de ces liaisons. Veillez néanmoins à ce qu'il n'y aie JAMAIS plus d'un strap installé.

figure 17



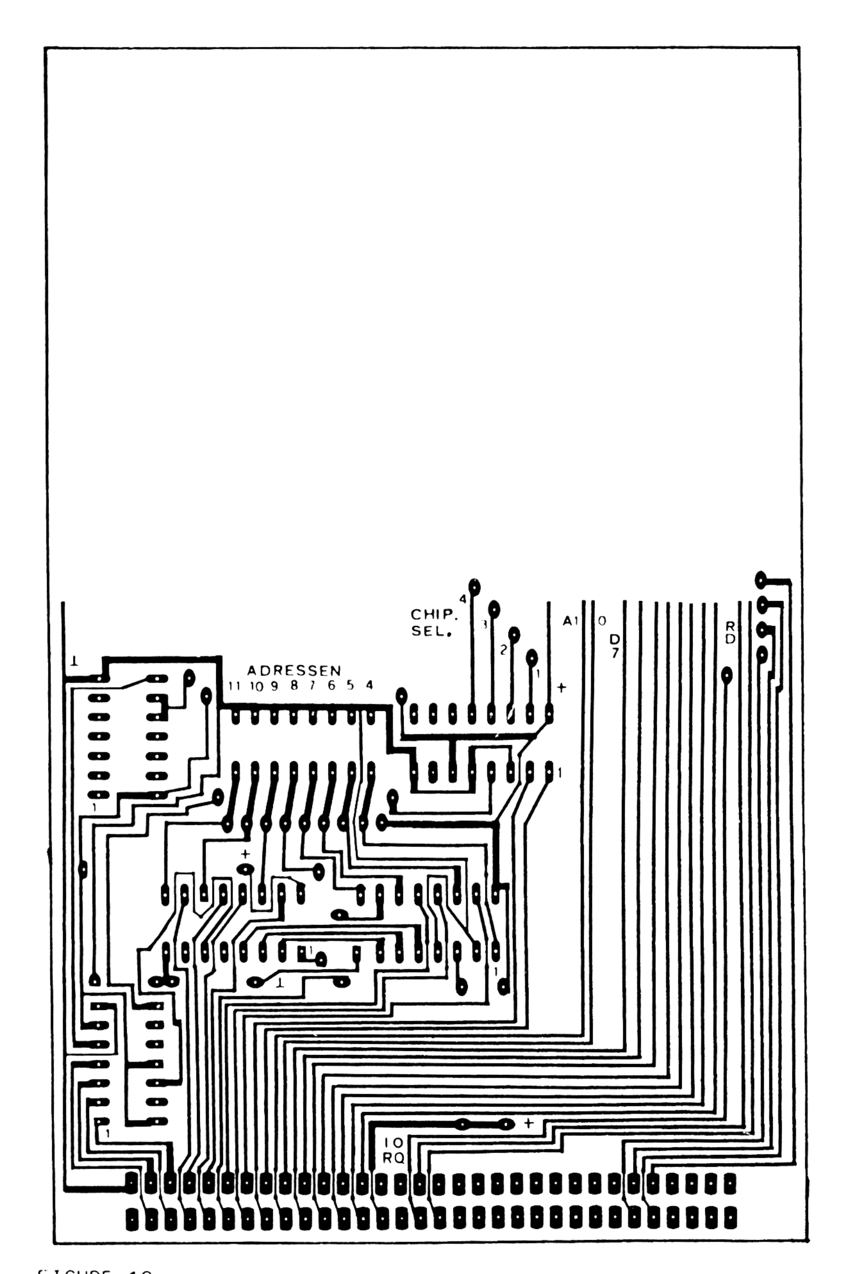


FIGURE 18

CIRCUIT IMPRIME DU DECODEUR D'ADRESSES UNIVERSEL, CONSTRUIT SUR LE MEME PRINCIPE QUE LE DECODEUR SIMPLE.

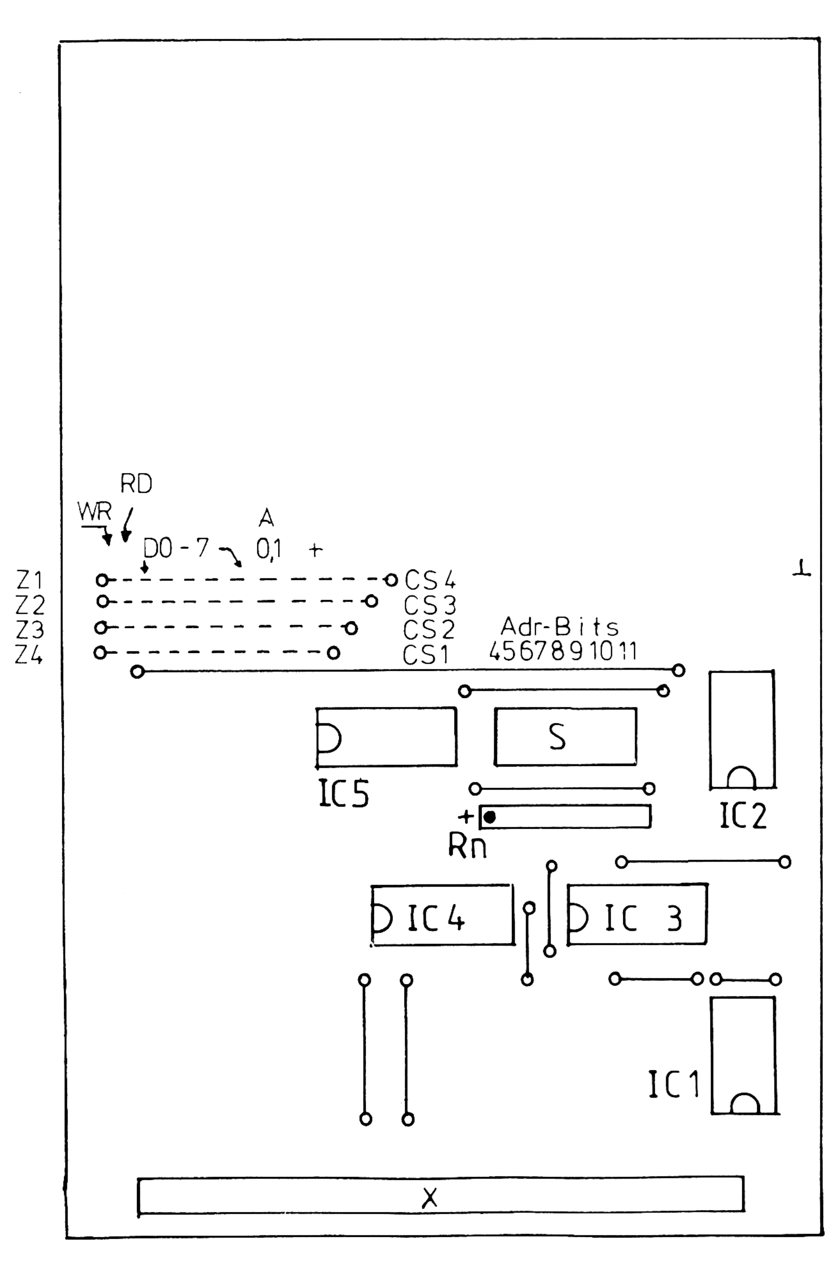
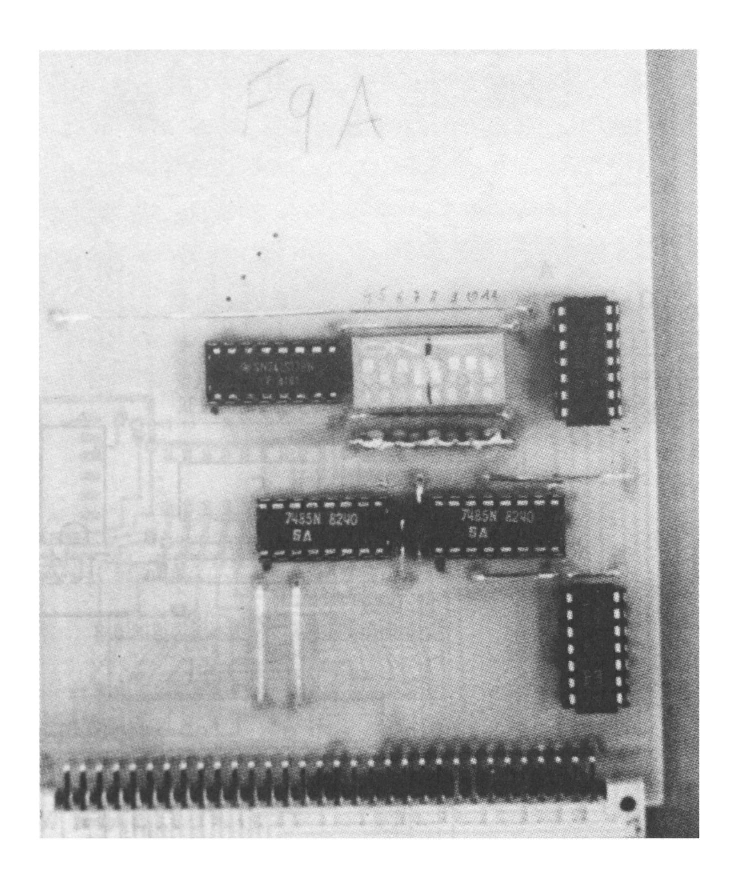


FIGURE 19

SCHEMA D'IMPLANTATION DES COMPOSANTS

FIGURE 20

PROTOTYPE DU DECODEUR D'ADRESSES UNIVERSEL. L'ADRESSE DECODEE EST ICI F9Ax. LE RESEAU DE RESISTANCES EST DE "FABRICATION MAISON".



6.3. DECODEUR COMPLET

Même avec le dernier décodeur que ne venons de voir il restait encore quelques adresses qui ne pouvaient pas être décodées, car les bits A15 à A12 étaient maintenus à l'état H. L'adresse décodée commençait nécessairement par "F".

Le but de ce chapitre est de réaliser un décodeur capable de tenir compte de toutes les adresses, permettant son utilisation sur d'autres systèmes où les adresses d'entrées/sorties se trouvent peut-être ailleurs.

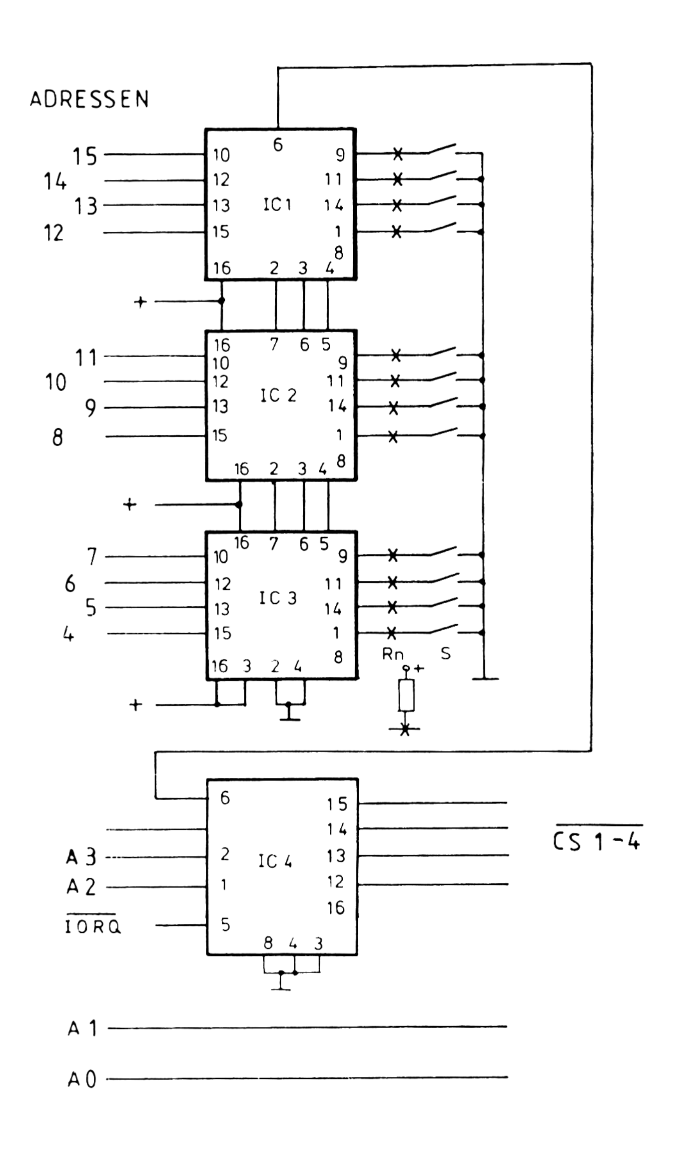
Le plus logique serait bien sûr de prévoir 16 inters DIL, un pour chaque bit d'adresse.

En fait tout n'est pas aussi simple, car nombre de circuits périphériques nécessitent, à côté du signal Chip-Select qui sert à valider l'adressage du composant, d'autres signaux de commande qui sont véhiculés par deux, parfois trois lignes d'adresses. On utilise en général les bits inférieurs (on dit "de poids faible") pour ces tâches.

Cela signifie que les bits A1 et A0 ne doivent pas être utilisés lors du décodage. Lorsque l'on veut par exemple utiliser le circuit d'interface RS232 2681, il faut réserver les trois lignes d'adresses A2-A0 pour la transmission de mots de commande.

La figure 21 montre le schéma d'un circuit assurant le décodage de la quasi-totalité des adresses. Les bits d'adresse A15-A4 sont programmables avec des inters DIL. Lorsque la bonne adresse se trouve sur le BUS d'adresses, la broche 6 de IC 1 passe au niveau H. Ce signal est utilisé avec IORQ pour valider IC 4.

FIGURE 21 DECODEUR D'ADRESSES COMPLET AVEC 4 SIGNAUX CS



IC1 - 4 = 74LS85
S = INTER DIL

IC5 = 74LS138
RN = RESEAU DE RESISTANCES 4,7 K

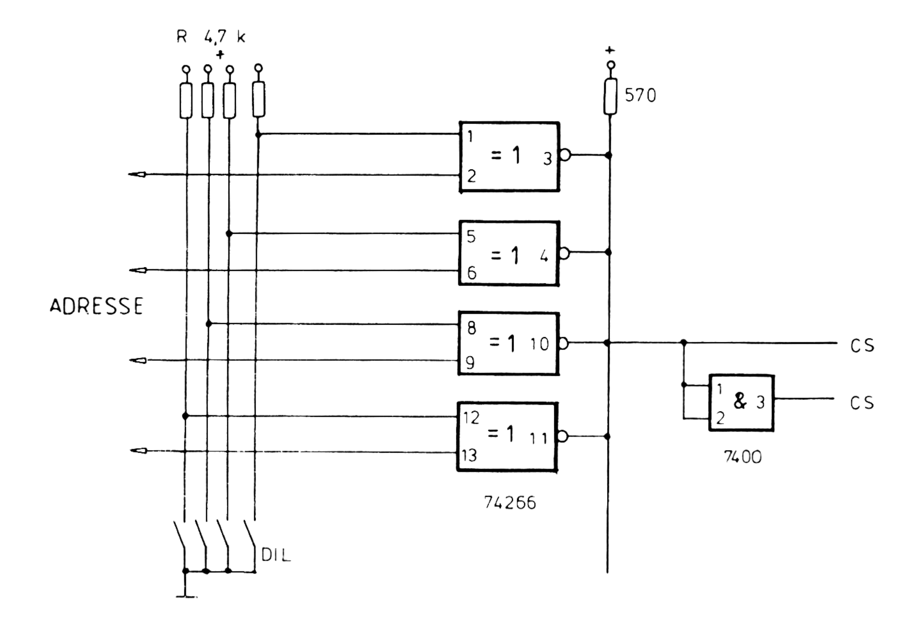


FIGURE 22

DECODEUR UTILISANT DES PORTES EXNOR

Jusqu'à présent la programmation des adresses a été réalisée à l'aide de circuits intégrés du type 7485. Mais il est également possible d'obtenir le même résultat avec des portes EXNOR, par exemple du type 74266 ou 74836, comme cela est montré à la figure 22.
Le seul inconvénient est que les portes EXNOR sont plus difficiles à trouver dans le commerce.
Comme nous l'avons vu au chapitre 5, la sortie d'une porte EXNOR ne vaut H que si les deux entrées sont dans le même état. Il est ainsi possible de comparer chacun des bits avec son interrupteur associé. Un inverseur supplémentaire en sortie permet de disposer d'une sortie active à L.
Le schéma figure 22 ne montre que les 4 premiers bits, il est bien évident que le décodage peut être étendu à autant de portes qu'on le désire.
Il n'est bien sûr pas possible de présenter un décodage d'adresse parfaitement adapté à chaque application. C'est à vous de voir jusqu'à quel point vous voulez équiper votre ordinateur avec des extensions. Les décodeurs à combinaisons logiques figées sont souvent plus simples à réaliser et nécessitent moins de composants, mais occupent en général un domaine d'adresses trop large, à cause du décodage partiel, qui ne peut plus être utilisé pour d'autres applications. Il peut même arriver qu'ils gênent leur propre fonctionnement.

Mieux vaut prévoir à l'avance une petite dépense supplémentaire qui permet d'assouplir le fonctionnement du décodeur. Les montages décrits dans ce livre vous sont présentés d'une part avec le décodeur d'adresses simple, où l'on peut tout de même programmer 4 bits, et d'autre part avec le décodeur universel.

7. CARTE D'ADAPTATION ENTIEREMENT BUFFERISEE

Lorsque l'on utilise plusieurs circuits périphériques, il faut absolument prévoir des tampons (ou buffers) pour les 16 lignes d'adresses et les 8 lignes de données, car cela n'a malheureusement pas été prévu d'origine dans le CPC 464. Mais la carte qui vous a été promise pour ce chapitre offre encore beaucoup d'autres avantages:

++ Les BUS de données et d'adresses sont entièrement bufférisés, les extensions connectées à cette carte n'auront donc pas besoin d'être équipées de tampons.

++ Décodage d'adresses: la carte sélectionne déjà le domaine des adresses d'E/S, entre F8xx et FBxx !

++ Plus besoin de toucher au port d'expansion à l'arrière du CPC; la carte est enfichée une fois pour toutes, les branchements s'effectuent ensuite sur la carte même.

++ L'utilisation des connecteurs VG 32 broches garantit une tenue mécanique bien accrue; le détrompeur empêche toute inversion de sens. De plus ces connecteurs sont bon marché et on les trouve partout.

++ La carte d'adaptation est déjà équipée d'un SLOT où l'on peut enficher une carte d'extension. En outre elle est conçue de telle manière qu'elle peut être branchée sur la carte d'extension, "bufferisant" ainsi la totalité du BUS.

Le rôle de la carte d'adaptation est de transformer le BUS système du CPC 464 en un BUS système périphérique sur un connecteur 2 x 32 broches. La figure 23 vous montre la correspondance entre ces deux BUS. On reconnaît les trois circuits intégrés tampons sur lesquels nous reviendrons. Le brochage des deux connecteurs est identique, les broches 26a à 30c ne sont pas câblées pour l'instant. Certaines des extensions décrites plus loin dans ce livre les utiliserons.

FONCTIONNEMENT DU MONTAGE

Le schéma de la carte d'adaptation se trouve à la figure 24. IC 1 et IC 2 sont les étages tampons pour les lignes d'adresses A15-A0. Le circuit IC 3 est un buffer bidirectionnel pour les lignes de données qui véhiculent des informations dans les deux sens. La direction est fixée par la broche 1. Un niveau H fait travailler le buffer dans le sens A vers B, et dans l'autre sens s'il s'y trouve un niveau L. Sachant cela il suffit de relier cette entrée à la ligne RD et tout fonctionnera parfaitement.

Il nous reste à résoudre un petit problème: la validation du circuit IC 3. Ce circuit est activé lorsque un niveau L se trouve sur sa broche 19. Or nous voulons que les données ne soient transmises à la carte d'extension que si cette carte à été correctement adressée. Si la broche restait en permanence au niveau L, le BUS système périphérique recevrait également des données qui ne lui sont pas destinées.

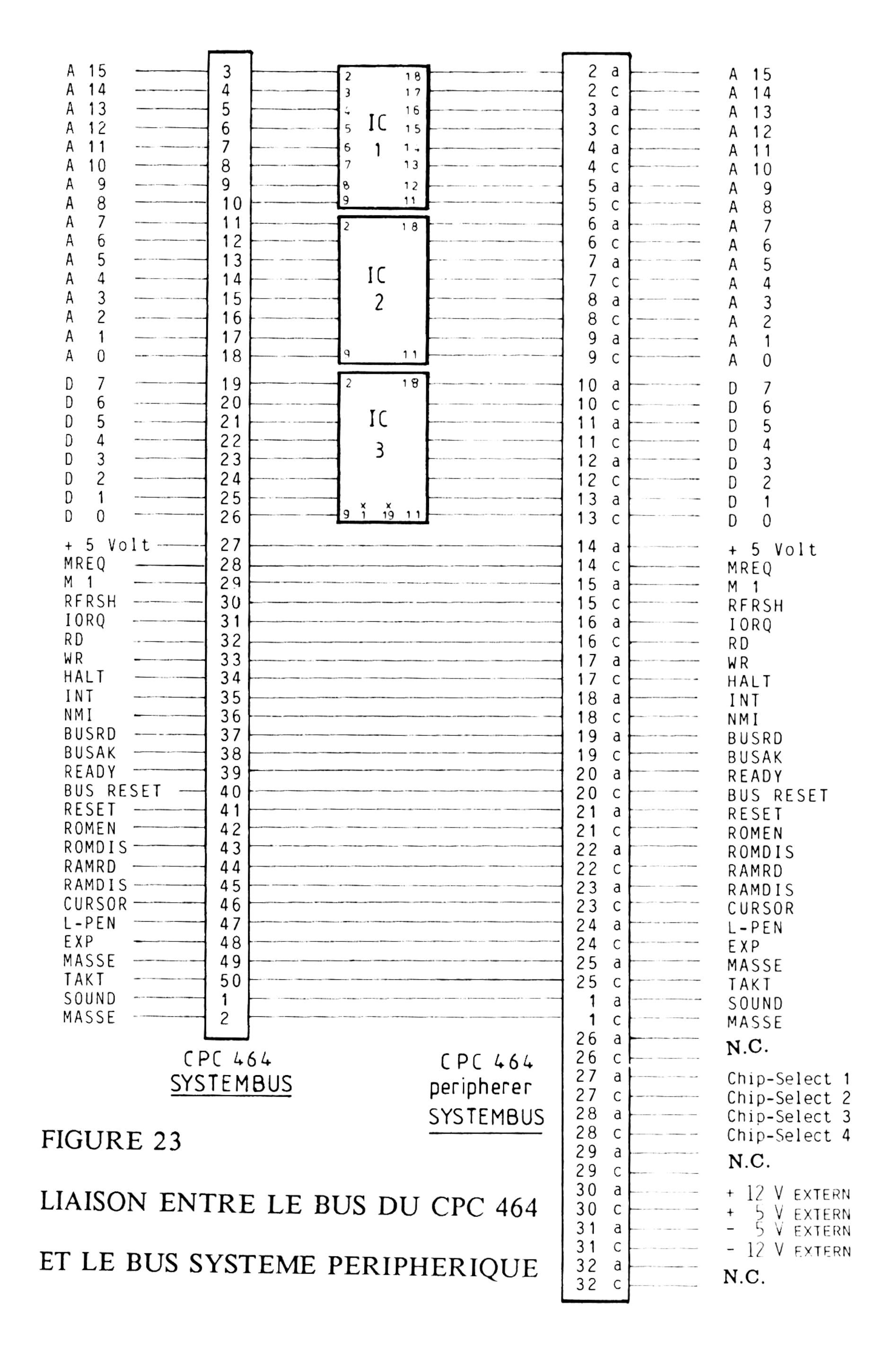


FIGURE 23

LIAISON ENTRE LE BUS DU CPC 464

ET LE BUS SYSTEME PERIPHERIQUE

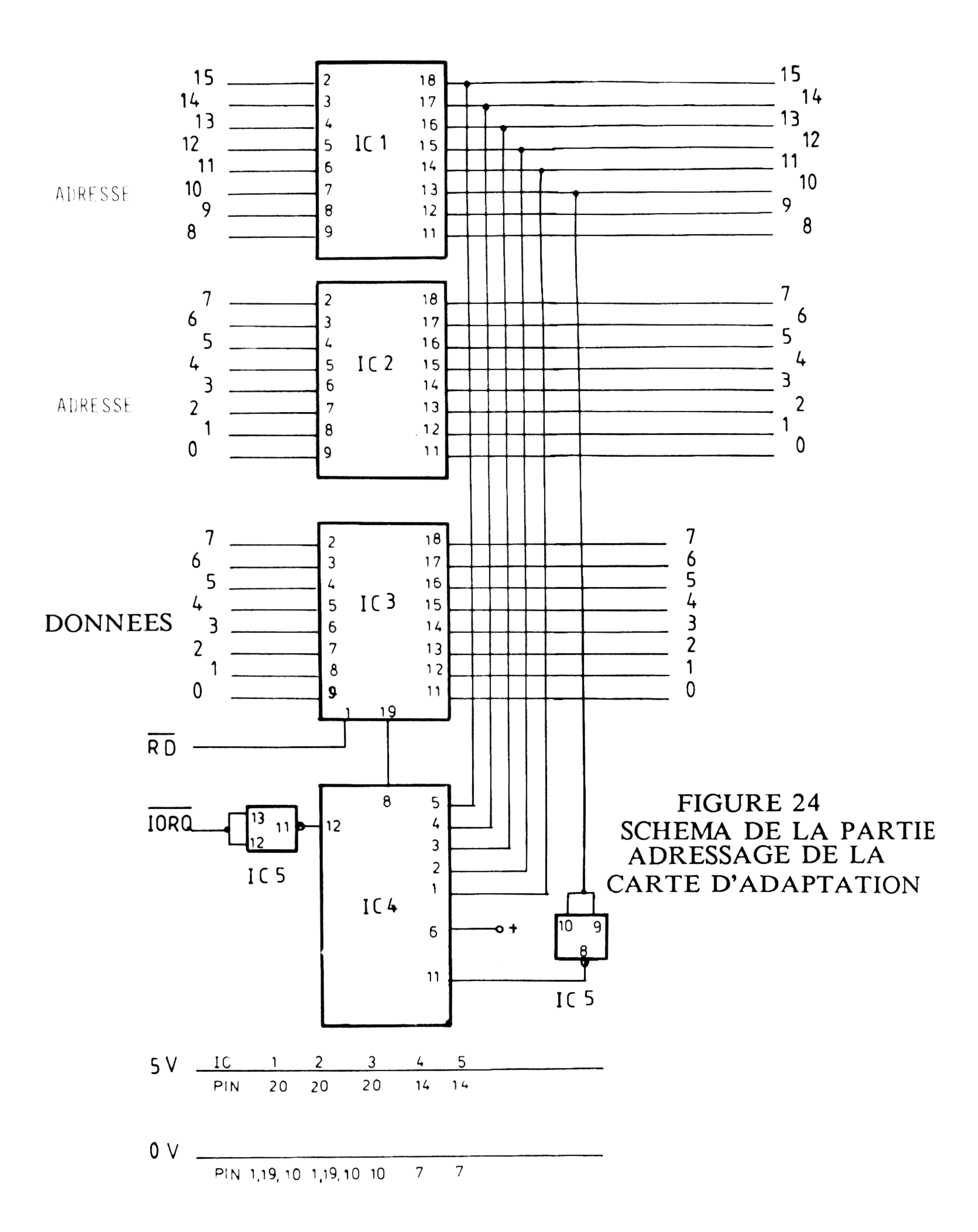


FIGURE 24
SCHEMA DE LA PARTIE ADRESSAGE DE LA CARTE D'ADAPTATION

Nous n'avons donc pas d'autre choix que d'installer sur la carte d'adaptation un décodage pour le domaine d'adresses des E/S.

Comme nous l'avons déjà vu, les adresses possibles pour les E/S sont:

F8xx, F9xx, FAxx, FBxx
==== ==== ==== ====

Le décodage sur la carte est choisi de telle manière que celle-ci ne réagisse qu'aux adresses entre F8xx et FBxx.

Pour sélectionner le "F" supérieur on utilise les bits A15-A12 qui doivent tous se trouver au niveau H. Les "8" à "B" du deuxième demi-octet (ou nibble) seront décodés à l'aide des lignes A11 et A10 avec la condition que A11 soit à H et A10 à L. C'est pour cela que A10 traverse un inverseur avant d'aller sur IC 4 (NAND). Un deuxième inverseur est utilisé pour le signal IORQ, celui ci garantit que ce soit seulement les demandes d'E/S qui soient décodées, à l'exclusion des demandes de mémoire.

Nous allons maintenant illustrer ceci à l'aide d'un tableau récapitulatif:

+ 1er nibble +				+ 2ième nibble +				
A15	A14	A13	A12	A11	-A10-	A9	A8	adresse
1	1	1	1	1	-1-	0	0	F 8
1	1	1	1	1	-1-	0	1	F 9
1	1	1	1	1	-1-	1	0	F A
1	1	1	1	1	-1-	1	1	F B
1	1	1	1	1	-0-	0	0	! F C !

REMARQUE:
Les états logiques du bit d'adresse A10 sont donnés inversés, ce qui est notifié avec le signe "-". Le décodeur n'acceptera pas la dernière adresse "FC", car l'état L de A10 ne réalisera plus la condition de la porte NAND de IC 4.

REALISATION DU MONTAGE

Le tracé du circuit imprimé se trouve aux figures 25 et 26, le schéma d'implantation à la figure 27.
Vérifiez avec le plus grand soin l'état des pistes de cuivre, car pour un tracé aussi serré il peut très facilement arriver que des micro-coupures se produisent, ou encore que deux pistes voisines fassent contact. Pour éviter les micro-coupures il est préférable d'étamer les pistes.

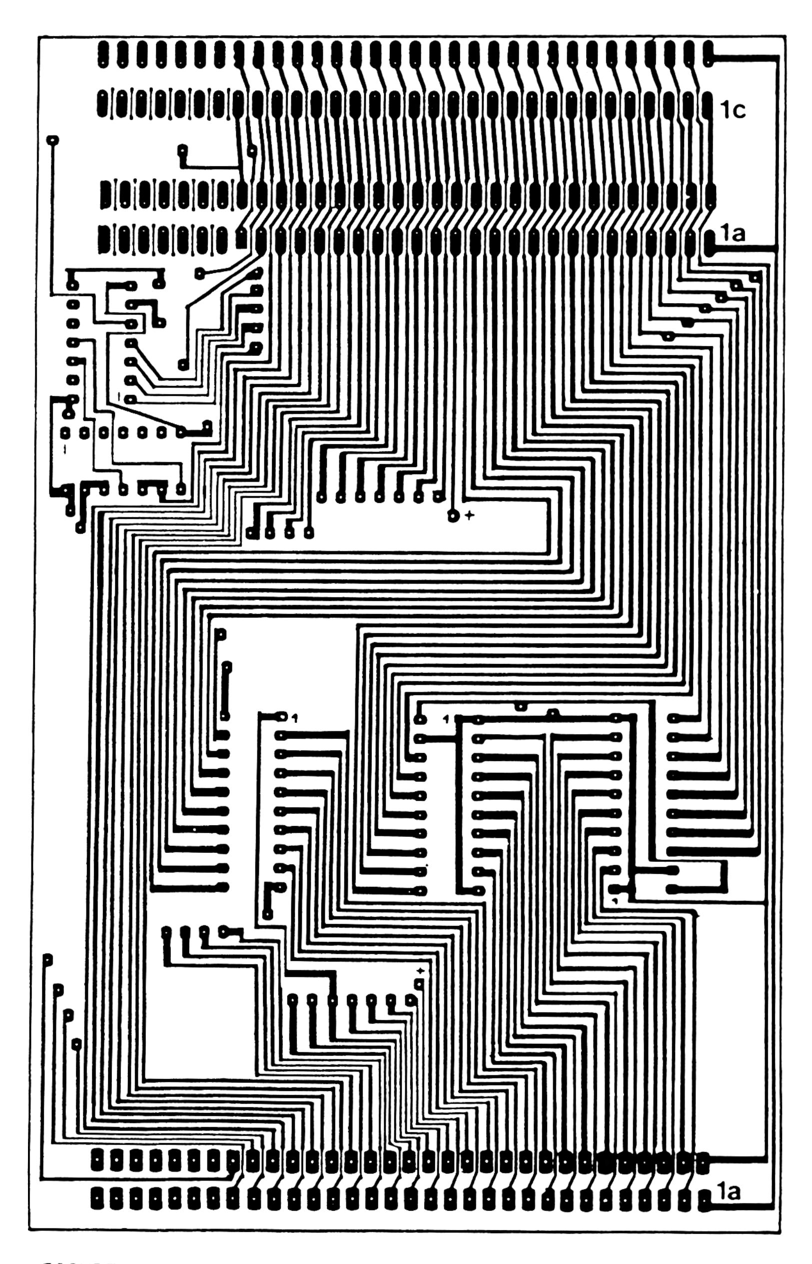


FIGURE 25

VU DU CIRCUIT IMPRIME DE LA CARTE D'ADAPTATION

COTE SOUDURE

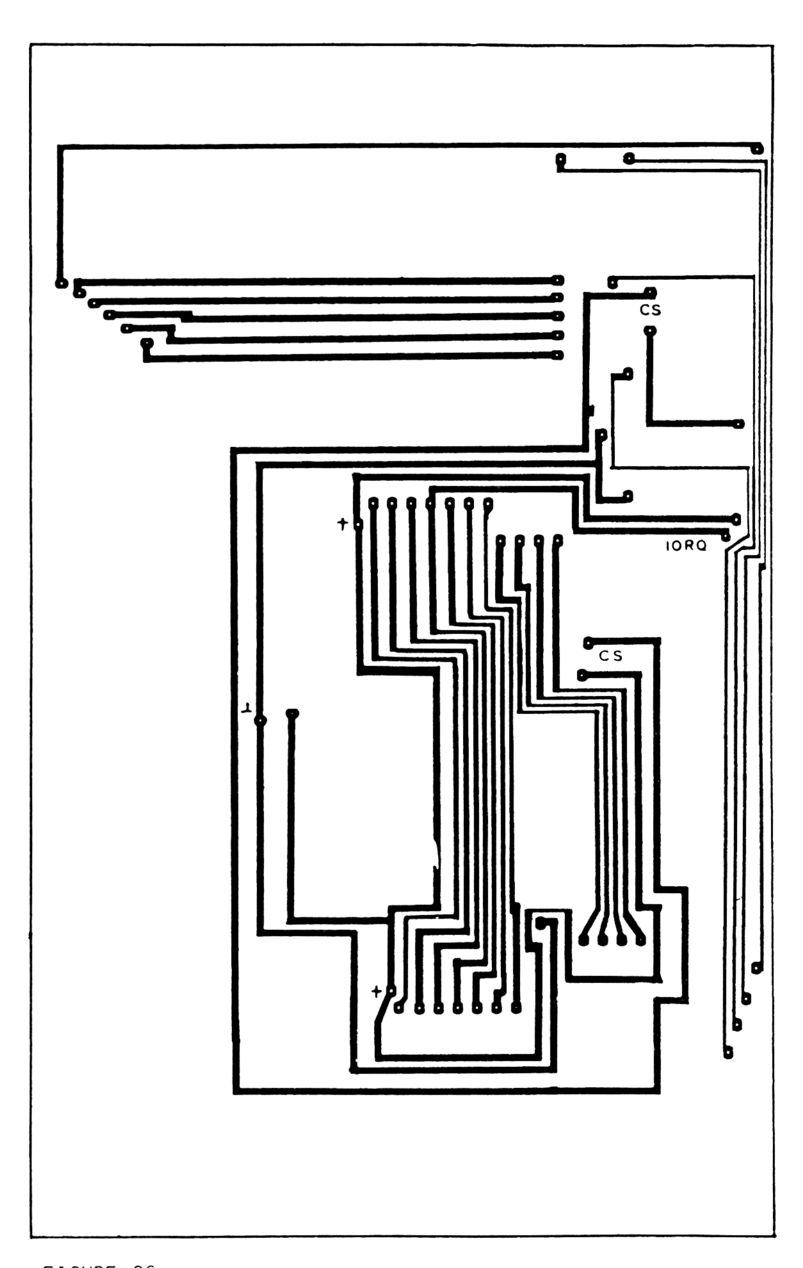


FIGURE 26

CIRCUIT IMPRIME DE LA CARTE D'ADAPTATION

COTE COMPOSANTS

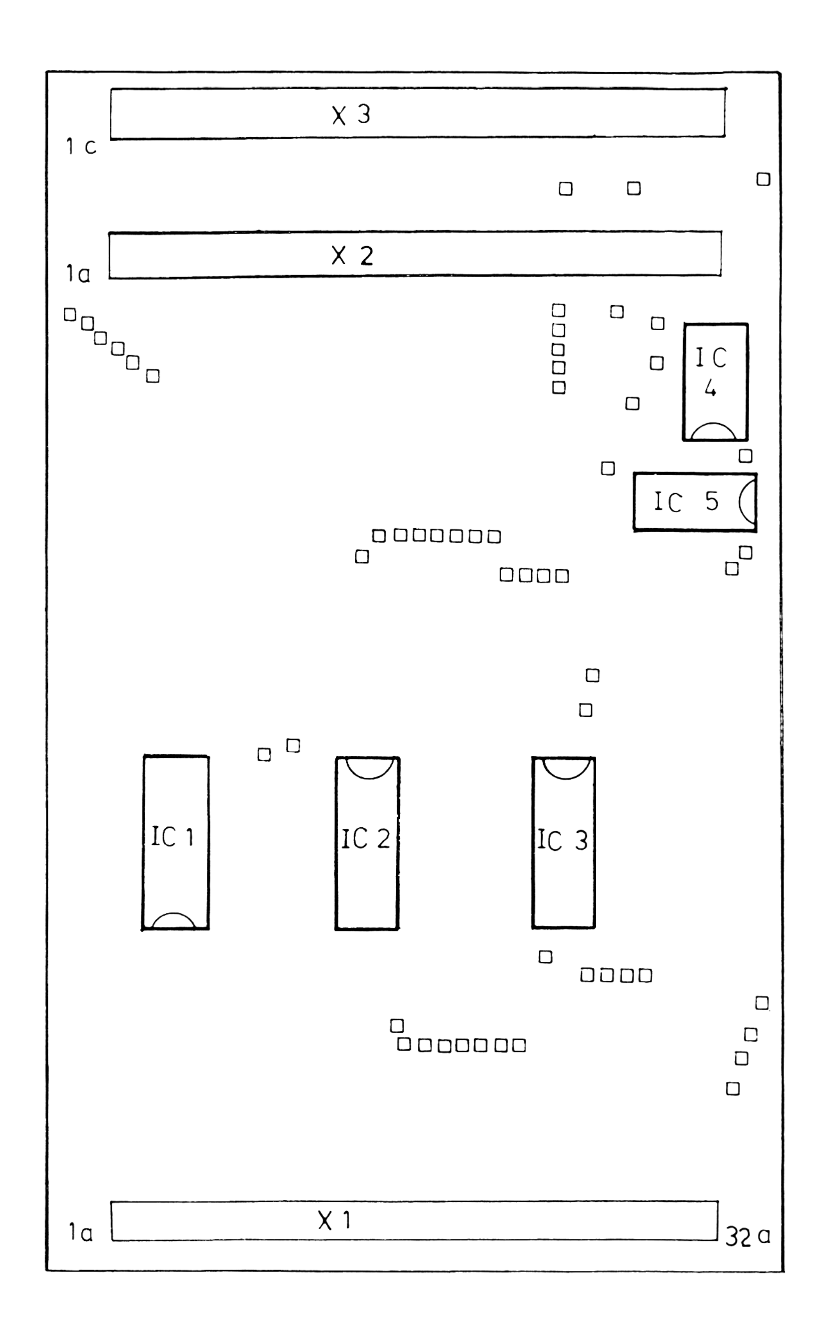
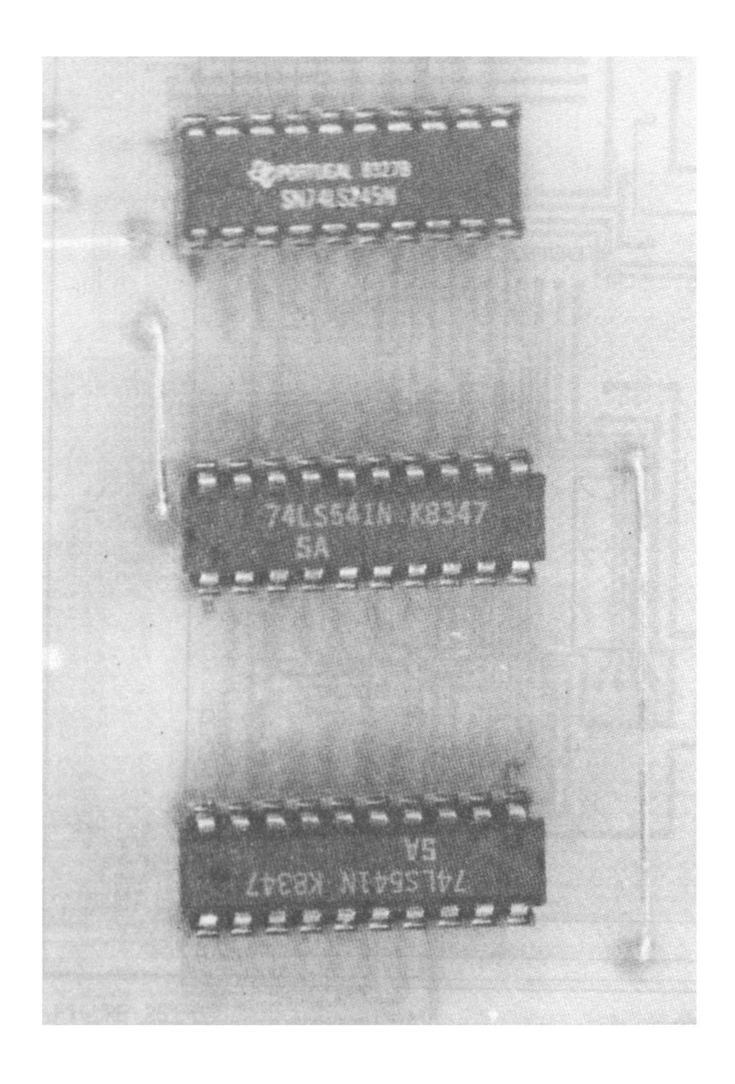


FIGURE 27

SCHEMA D'IMPLANTATION DES COMPOSANTS

FIGURE 28

VUE DES BUFFERS DE LA CARTE D'ADAPTATION. EN HAUT LE 74245 BIDIRECTIONNEL ET EN DESSOUS LES DEUX CIs POUR LES 16 LIGNES D'ADRESSES. LES STRAPS QUE VOUS POUVEZ VOIR ONT ETE INSTALLES POUR LES ESSAIS.



LISTE DES COMPOSANTS:

IC 1 = 74LS541 IC 2 = 74LS541

IC 3 = 74LS245 IC 4 = 74LS30

IC 5 = 74LS00

X1,X2 = Connecteurs VG, 2 x 32 broches, type a+c, femelle

X3 = Connecteur VG, 2 x 32 broches, type a+c, coudé, mâle

Au montage, veillez à ce que les chiffres marqués sur les connecteurs correspondent bien à ceux du schéma d'implantation. Une inversion pourrait détruire différents composants externes. Ces connecteurs remplissent les fonctions suivantes:

X1 = Connecteur femelle. Il sert à relier la carte d'adaptation au CPC 464

X2 = Connecteur femelle, SLOT où l'on pourra enficher une carte d'extension périphérique.

X3 = Connecteur mâle, coudé. Grâce à ce connecteur il est possible d'enficher la carte d'adaptation sur la carte d'extension. X2 est alors sans fonction.

Le tableau suivant vous redonne le détail des broches du BUS système périphérique du CPC 464 et du BUS système périphérique de la carte d'adaptation.

BROCHAGE DE LA CARTE D'ADAPTATION

```
-------------------------------------------------------------
+++++ BUS système +++++   FONCTION   +++++ BUS système +++++
+++++ du CPC 464 ++++++              ++++ périphérique +++++
-------------------------------------------------------------

1................Son................1 a
2...............Masse...............1 c
3.............Adresse A15...........2 a
4.............Adresse A14...........2 c
5.............Adresse A13...........3 a
6.............Adresse A12...........3 c
7.............Adresse A11...........4 a
8.............Adresse A10...........4 c
9.............Adresse A 9...........5 a
10............Adresse A 8...........5 c
11............Adresse A 7...........6 a
12............Adresse A 6...........6 c
13............Adresse A 5...........7 a
14............Adresse A 4...........7 c
15............Adresse A 3...........8 a
16............Adresse A 2...........8 c
17............Adresse A 1...........9 a
18............Adresse A 0...........9 c

19.............Donnée D 7..........10 a
20.............Donnée D 6..........10 c
21.............Donnée D 5..........11 a
22.............Donnée D 4..........11 c
23.............Donnée D 3..........12 a
24.............Donnée D 2..........12 c
```

25.............Donnée D 1..........13 a

26.............Donnée D 0..........13 c

27............+ 5 Volt interne.....14 a

28..............-MREQ-.............14 c

29..............-M1-...............15 a

30..............-RFSH-.............15 c

31..............-IORQ-.............16 a

32..............-RD-...............16 c

33..............-WR-...............17 a

34..............-HALT-.............17 c

35..............-INT-..............18 a

36..............-NMI-..............18 c

37..............-BUSRD-............19 a

38..............-BUSAK-............19 c

39..............READY..............20 a

40..............-BUS RESET-........20 c

41..............-RESET-............21 a

42..............-ROMEN-............21 c

43..............-ROMDIS-...........22 a

44..............-RAMRD-............22 c

45..............RAMDIS.............23 a

46..............CURSOR.............23 c

47..............LIGHT-PEN..........24 a

48..............-EXPANSION-........24 c

49..............MASSE..............25 a

50..............CLOCK (HORL.)......25 c

+++++++++++++++ N.C................26 a

+++++++ +++++++ N.C................26 c

+++++ NE +++++	Chip-Select 1......27 a
++++ SONT ++++	Chip-Select 2......27 c
++++ PAS ++++	Chip-Select 3......28 a
++ PRESENTS ++	Chip-Select 4......28 c
++++ SUR ++++	N.C................29 a
+++++ LE +++++	N.C................29 c
++++ BUS ++++	+ 12 Volt externe....30 a
+++++ DU +++++	+ 5 Volt externe....30 c
++++ CPC ++++	- 5 Volt externe....31 a
++++ 464 +++++	- 12 Volt externe....31 c
+++++ ++++++	N.C................32 a
+++++++++++++++	N.C................32 c

Remarque: Les signaux qui sont actifs à L sont marqués d'un signe "-".
Les signaux des broches 26a à 32c sont générés par les circuits périphériques, ils ne font pas partie du BUS système du CPC 464.

Cette mise en regard du BUS du CPC 464 et du BUS système périphérique constitue certainement le tableau le plus important de ce livre. Toutes les extensions utiliseront ce BUS. Pour cette raison je vous conseille vivement de faire une photocopie de ce tableau, elle vous sera d'une grande utilité lors de la vérification des connections de votre montage.

La liaison de cette carte se fait grâce à un câble en nappe dont la longueur ne doit pas dépasser 25 cm. Le connecteur VG et celui qui se branche dans le CPC 464 sont tous deux courants, on les obtient dans n'importe quelle boutique d'électronique.
Ici cela vaut vraiment la peine de dépenser un peu plus et de se procurer des connecteurs à sertir qui offrent un bon maintient du

câble. Un fois le connecteur installé, vérifiez à l'ohmmètre qu'il n'y a pas de court-circuits.

Disons tout de même que celui qui ne veut brancher qu'une seule extension sur son CPC n'est pas obligé de réaliser cette carte d'adaptation avec ses étages tampons.
Si c'est votre cas, soudez simplement le câble venant de l'ordinateur sur le côté cuivre de votre circuit d'extension.
Si lors de la réalisation vous vous référez exactement aux schémas d'implantion, côté ordinateur comme côté circuit périphérique, tout devrait fonctionner sans problème. Ceux qui s'attaquent pour la première fois à une réalisation électronique ont intérêt à se faire aider par un ami qui s'y connaît.

8. CARTE D'EXTENSIONS (EXPANSIONS BOARD)

Lorsque l'on a réalisé plusieurs extensions, il peut devenir pénible de devoir interchanger les cartes à chaque fois que l'on veut en utiliser une autre.
Etant donné que chaque carte peut être dotée de son adresse propre, on peut la sélectionner individuellement.

Il suffit donc que nous ayons à notre disposition une carte sur laquelle peuvent s'enficher toutes nos réalisations, une carte d'extension, qui n'a d'autre fonction que de brancher en parallèle plusieurs connecteurs VG.
On trouve ces cartes couramment dans le commerce, et je vous conseille vivement de vous procurer celles-ci, la réalisation en étant extrêmement délicate, vu la minceur et la proximité des pistes. Dans tous les cas un étamage s'impose.

La figure 29 vous permet de vous rendre compte de la finesse du tracé, le circuit est prévu pour 6 slots. Si cela ne vous suffit pas, vous trouverez en figure 30 une carte équipée de 9 slots.

Lors de l'implantation des fiches VG à 2 x 32 broches, il faut bien faire attention à ce que toutes soient installées dans le bon sens, voir figure 31.
Le choix vous est laissé sur la manière de disposer vos extensions sur cette carte. Il est bien sûr toujours possible de prolonger cette carte en lui en rajoutant une deuxième. La photo en figure 32 vous montre la carte équipée de ces connecteurs.

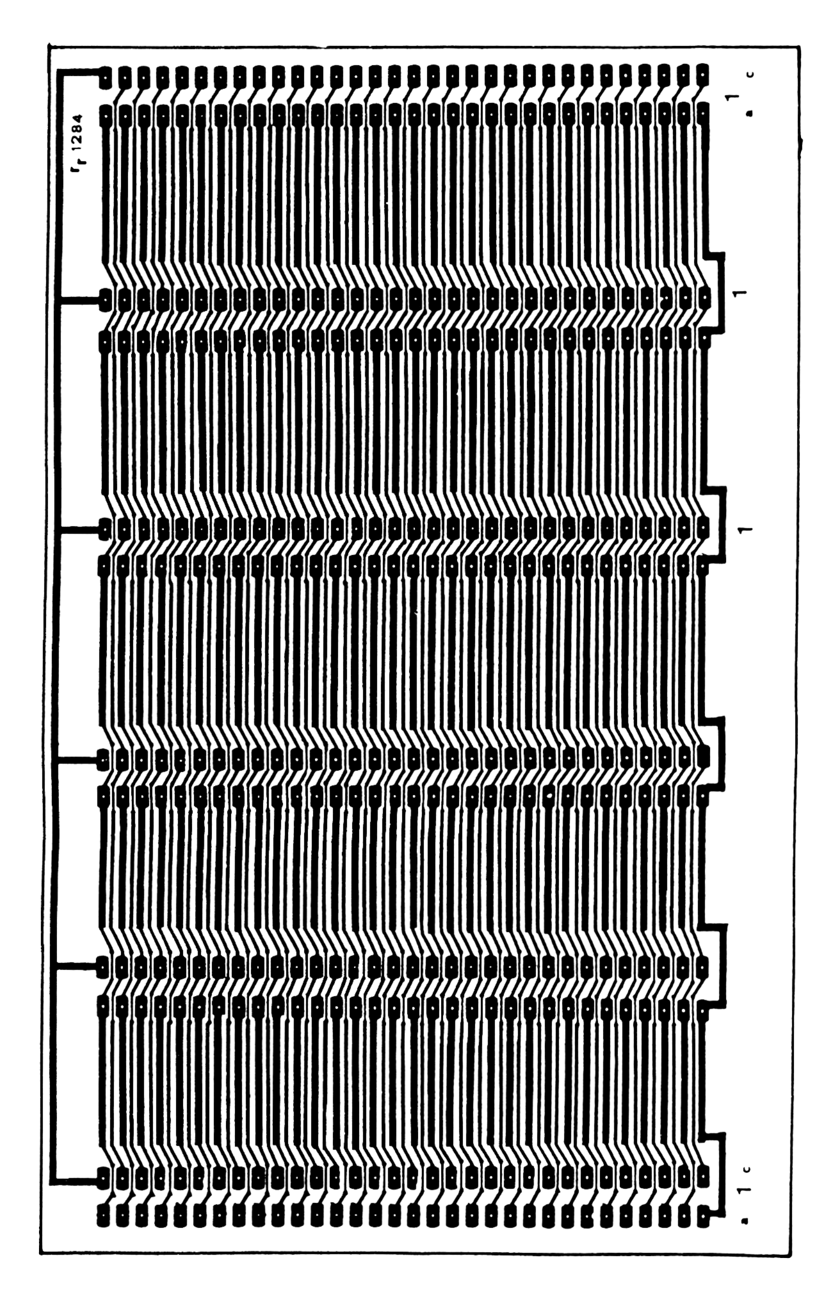


FIGURE 29

CARTE D'EXTENSION AVEC 6 SLOTS

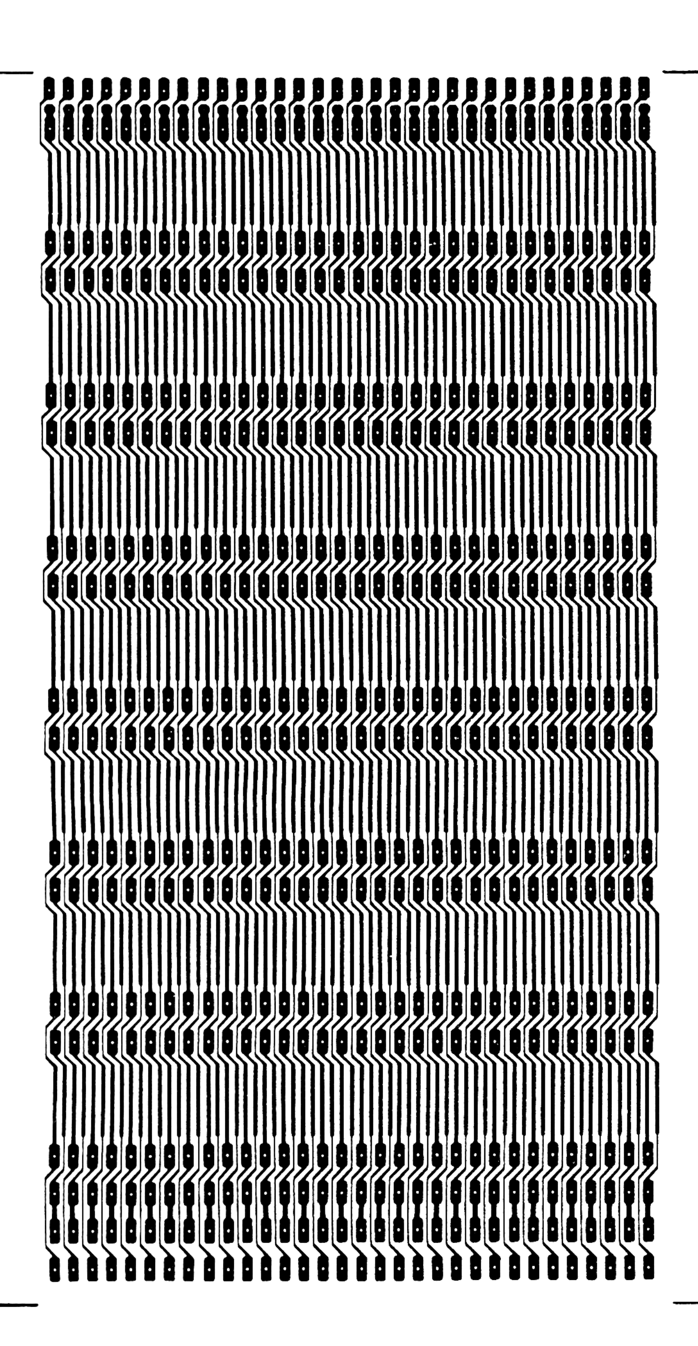
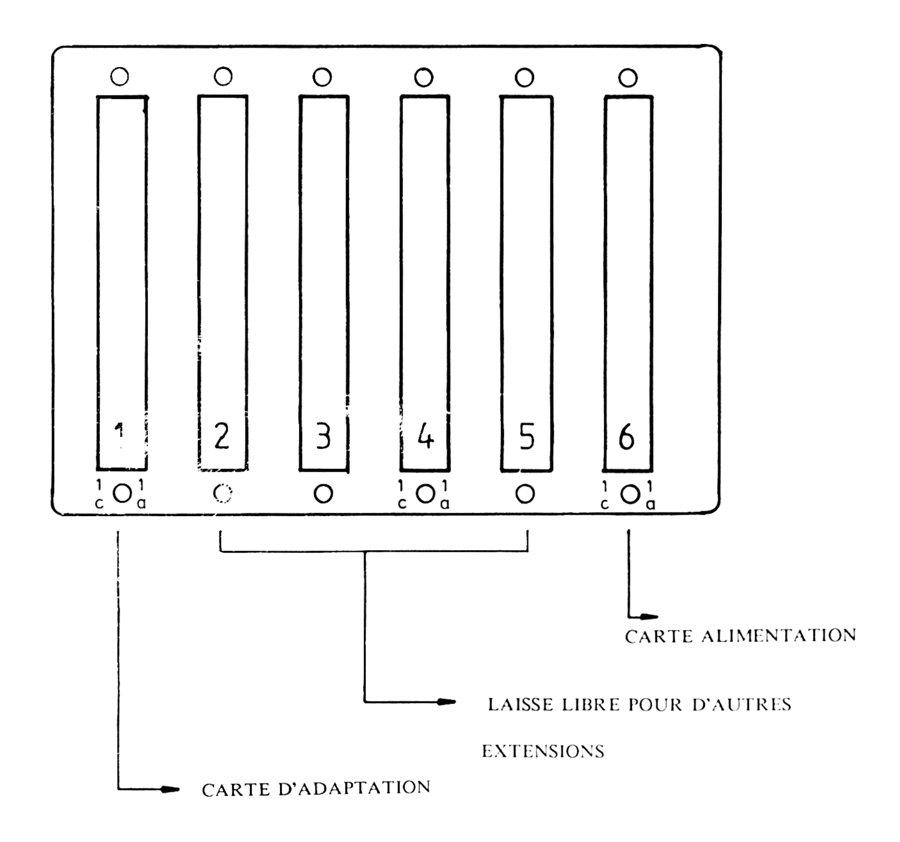


FIGURE 30

CARTE D'EXTENSION AVEC 9 SLOTS

FIGURE 31

SCHEMA D'IMPLANTATION DE LA CARTE D'EXTENSION



Toutes les cartes que nous avons vues sont au format EURO, il est ainsi possible de placer la carte d'extension dans le fond d'un rack 19 pouces, les autres cartes pouvant ensuite venir s'enficher par l'avant.
Nécessairement la dernière sera la carte d'alimentation (voir chapitre 10), pour que vous puissiez installer les transformateurs à proximité.
La première sera la carte d'adaptation, c'est elle qui relie tout le système au CPC 464 par l'intermédiaire d'un câble plat.
Vous voyez èn figure 33 une carte d'extension équipée de plusieurs circuits périphériques.

Avant de mettre sous tension la carte, vérifiez toutes les pistes à l'aide d'un ohmètre, une coupure ou un court-circuit est vite arrivé.
Recommencez le test une fois la carte alimentée, et vérifiez que l'on retrouve la tension d'alimentation aux bons endroits.

FIGURE 32

LA CARTE D'EXTENSION EQUIPEE DE CES 6 SLOTS

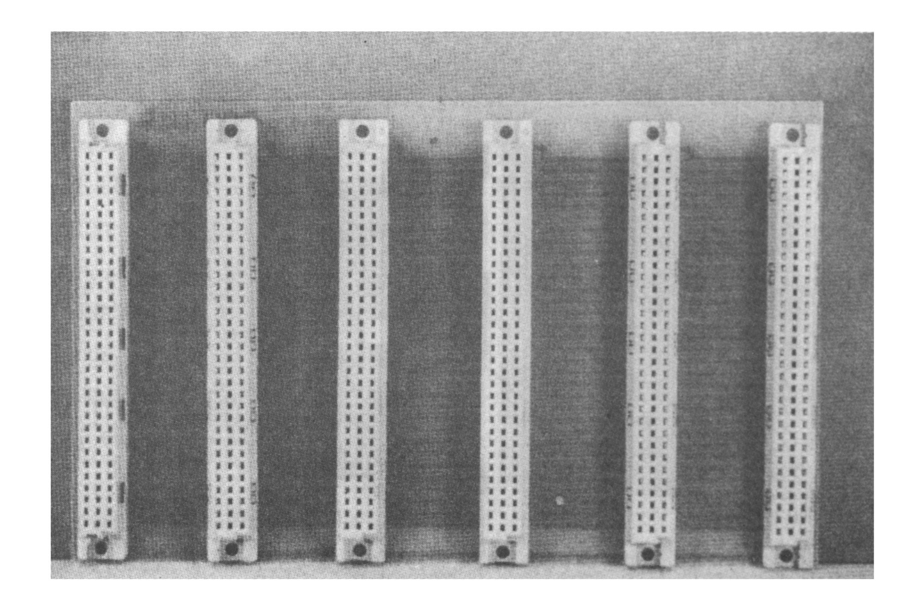
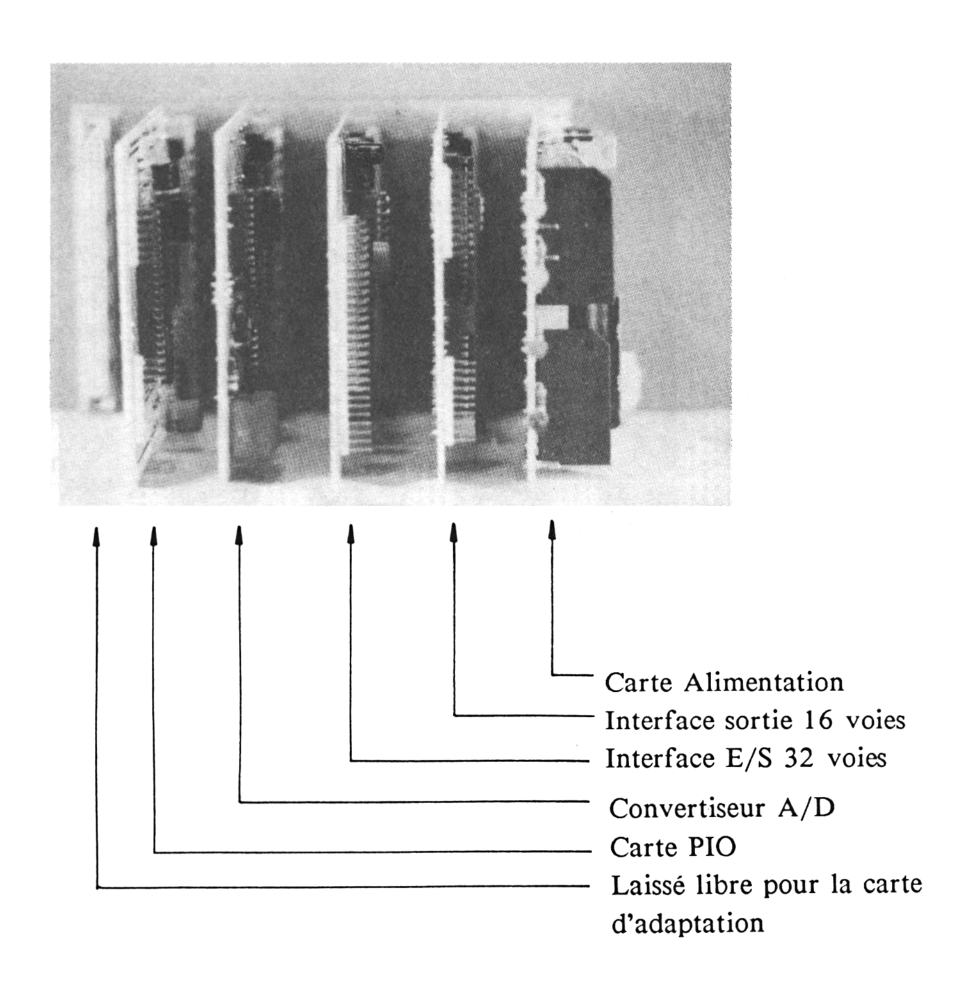


FIGURE 33

VOICI A QUOI RESSEMBLE LA CARTE EQUIPÉE DE DIVERS CIRCUITS D'EXTENSION



9. EXTENSION A D'AUTRES SYSTEMES DE BUS

En général les extensions conçues pour différents systèmes à Z-80 ne peuvent être interchangées, tant à cause de problèmes logiciels que matériels.
Souvent il est bien plus compliqué d'adapter sur le CPC 464 une extension venant d'un autre système que de la réaliser soit-même.

Parmi les causes d'incompatibilité, on peut citer les diagrammes des temps qui divergent d'un système à l'autre. Pour une bonne adaptation on ne peut se passer d'un oscilloscope, mieux vaut laisser ce genre de travail aux professionnels.

Par contre les extensions hardware pour les ZX 81 et ZX-Spectrum sont particulièrement faciles à adapter. Il n'existe tout du moins pas de problèmes en ce qui concerne la synchronisation. Bien entendu il faut convertir les adresses, car les deux machines emploient des adresses d'E/S totalement différentes de celles du CPC 464. Il est également possible d'adapter les extensions du JUPITER ACE, moins répandu.

Pour cette raison vous trouverez à la figure 34 le brochage du connecteur du ZX 81, et à la figure 35 celui du ZX-Spectrum.

FIGURE 34

BUS SYSTEME DU SINCLAIR ZX 81

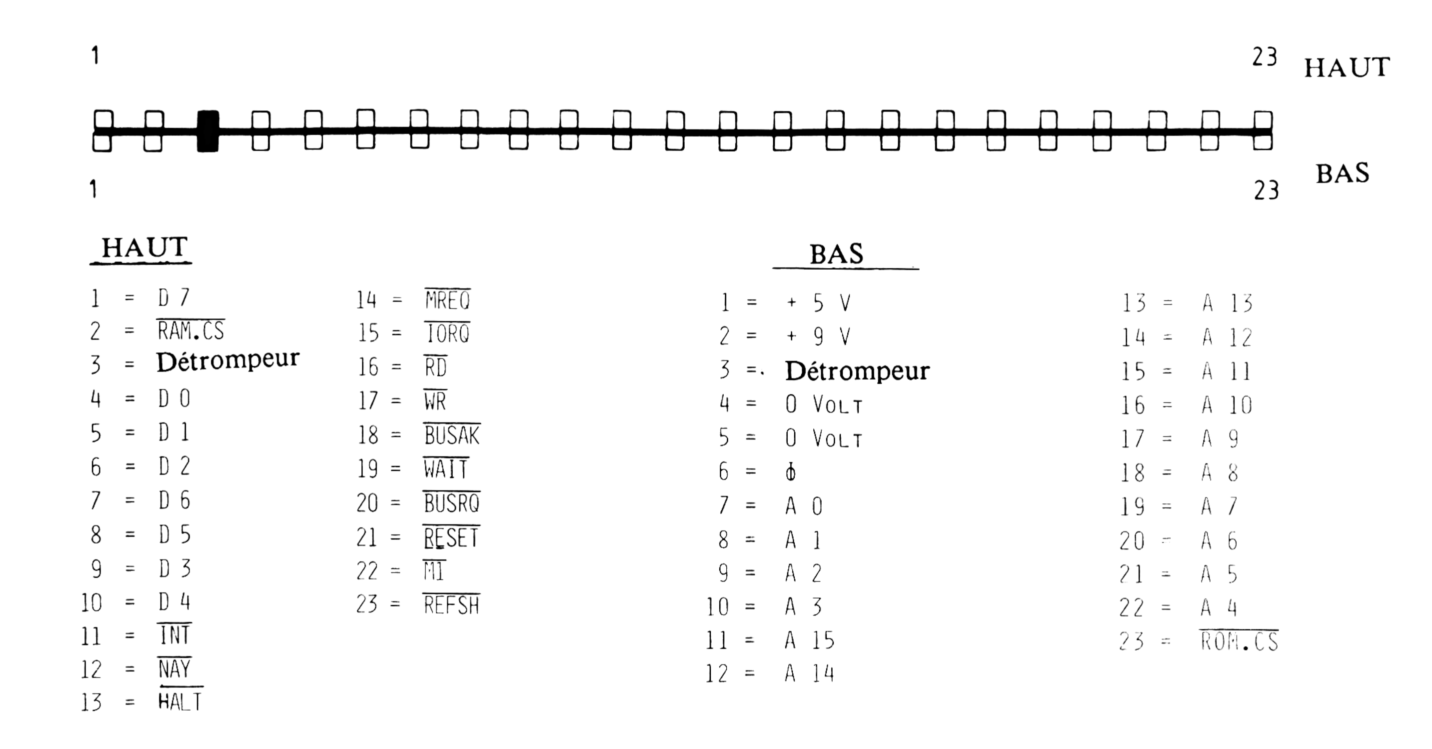


FIGURE 35
ZX SPECTRUM : BROCHAGE DU CONNECTEUR

PARTIE SUPERIEURE

1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 22 23 24 25 26 27 28

1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 22 23 24 25 26 27 28

PARTIE INFERIEURE

1 B = A 15	15 B = $\overline{HALT}$	1 A = A 14	15 A = Video
2 B = A 13	16 B = $\overline{MREQ}$	2 A = A 12	16 A = Y
3 B = D 7	17 B = $\overline{IORQ}$	3 A = + 5 V	17 A = V
4 B = N.C.	18 B = $\overline{RD}$	4 A = + 9 V	18 A = U
5 B = Détrompeur	19 B = $\overline{WR}$	5 A = Détrompeur	19 A = $\overline{BUSRQ}$
6 B = D 0	20 B = - 5 V	6 A = 0 Volt	20 A = $\overline{RESET}$
7 B = D 1	21 B = $\overline{WAIT}$	7 A = 0 Volt	21 A = A 7
8 B = D 2	22 B = 12 V	8 A = Clock	22 A = A 6
9 B = D 6	23 B = 12 V	9 A = A 0	23 A = A 5
10 B = D 5	24 B = $\overline{M1}$	10 A = A 1	24 A = A 4
11 B = D 3	25 B = $\overline{RFSH}$	11 A = A 2	25 A = $\overline{ROMCS}$
12 B = D 4	26 B = A 8	12 A = A 3	26 A = $\overline{BUSAK}$
13 B = $\overline{INT}$	27 B = A 10	13 A = $\overline{IORQGE}$	27 A = A 9
14 B = $\overline{NMI}$	28 B = N.C.	14 A = 0 Volt	28 A = A 11

10. CARTE ALIMENTATION

Lorsque l'on connecte plusieurs extensions au CPC 464, on atteint rapidement les limites de l'alimentation 5 Volt d'origine. De plus si l'on désire employer des amplificateurs opérationnels ou des convertisseurs A/D, on a souvent besoin de tension - 5 Volt et +/- 12 Volt. Il ne reste plus alors qu'à se fabriquer sa propre alimentation. Notre BUS système périphérique comporte déjà les broches (30a à 31c) nécessaires à cette alimentation externe.

La carte alimentation décrite dans ce chapitre peut directement être enfichée sur la carte d'extension, et dispose des tensions suivantes:

+ 5 Volt / 3 Ampère max.
+ 12 Volt / 1 Ampère max.
- 5 Volt / 0,5 Ampère max.
- 12 Volt / 0,5 Ampère max.

Cette alimentation, d'une construction classique, vous est proposée à la figure 36, elle est équipée de régulateurs de tensions. La tension de + 5 Volt est régulée par un circuit uA 723 qui commande un transistor darlington pour pouvoir fournir le courant nécessaire. Veillez à ce que les condensateurs chimiques C5 et C6 ne soient pas de capacité inférieure à celle indiquée. Le potentiomètre P servira au moment de la mise au point à ajuster la tension de sortie sur + 5 Volt. On peut utiliser n'importe quel transformateur capable de fournir 7,5 Volt sous au moins 4 Ampère. Les trois autres tensions sont produites par des régulateurs à tension de sortie fixe. Un seul transformateur alimente les trois circuits, il s'agit d'un modèle 2 x 12 Volt sous 1,5 Ampère. La tension pour IC 4 est prélevée à la sortie de IC 3. R9 sert à réduire la tension mais n'est pas

indispensable, par contre elle doit pouvoir supporter au moins 2 Watt. Chaque sortie est équipée d'une diode LED avec sa résistance de limitation. Ces LED indiquent la présence de la tension. Pour plus de clarté, il est conseillé d'employer des LED vertes pour les tensions positives et des LED jaunes pour les négatives.

Le circuit imprimé, au même format que les cartes précédentes, vous est présenté à la figure 37, le schéma d'implantation se trouvant à la figure 38. Laissez un espace de 0,5 cm entre les résistances de limitation R3 et R9 et le circuit imprimé. Notez qu'il y a une différence de brochage entre le régulateur positif (IC 2) et les régulateurs négatifs (IC 3 et IC 4), veuillez vous reporter à l'annexe. La sortie est marquée d'un "A" sur le schéma d'implantation. Mais avant de commencer l'insertion des composants, il faut installer les straps, car ceux-ci passent en partie sous les composants. Par mesure de sécurité, employez du fil isolé pour éviter tout risque de court-circuit. Pour la résistance variable P vous pouvez utiliser indifféremment un modèle debout ou couché, les trous correspondants ont été prévus.
Faites bien attention au sens des condensateurs chimiques. Le transistor de puissance et les régulateurs IC 2 à IC 4 doivent être équipés de radiateurs, en veillant à ce que ceux-ci ne se touchent pas. On soudera les LED de manière à ce qu'elles dépassent de l'avant une fois qu'on aura enfiché l'alimentation sur la carte d'extension.
La figure 39 montre la carte alimentation terminée.

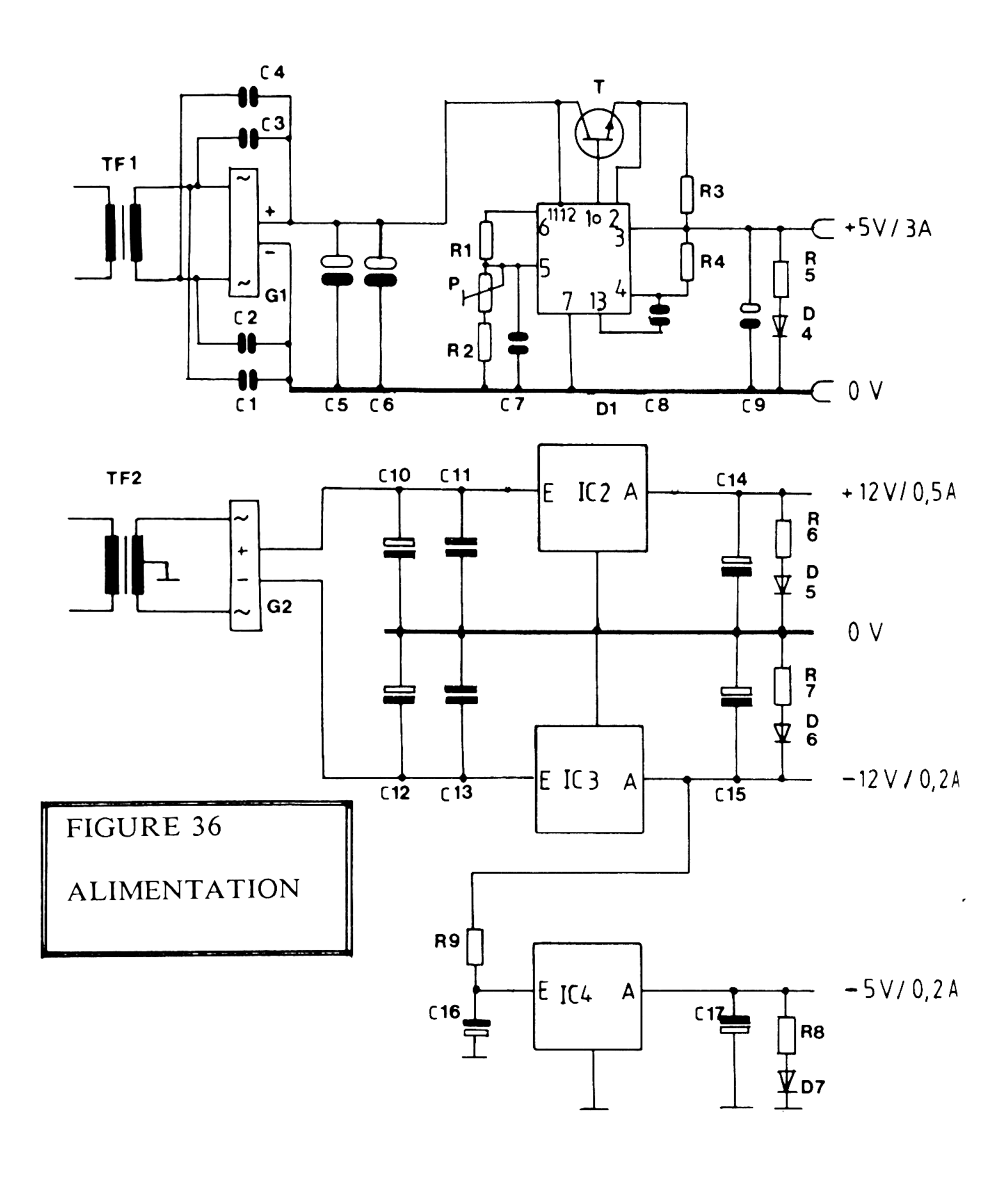


FIGURE 36

ALIMENTATION

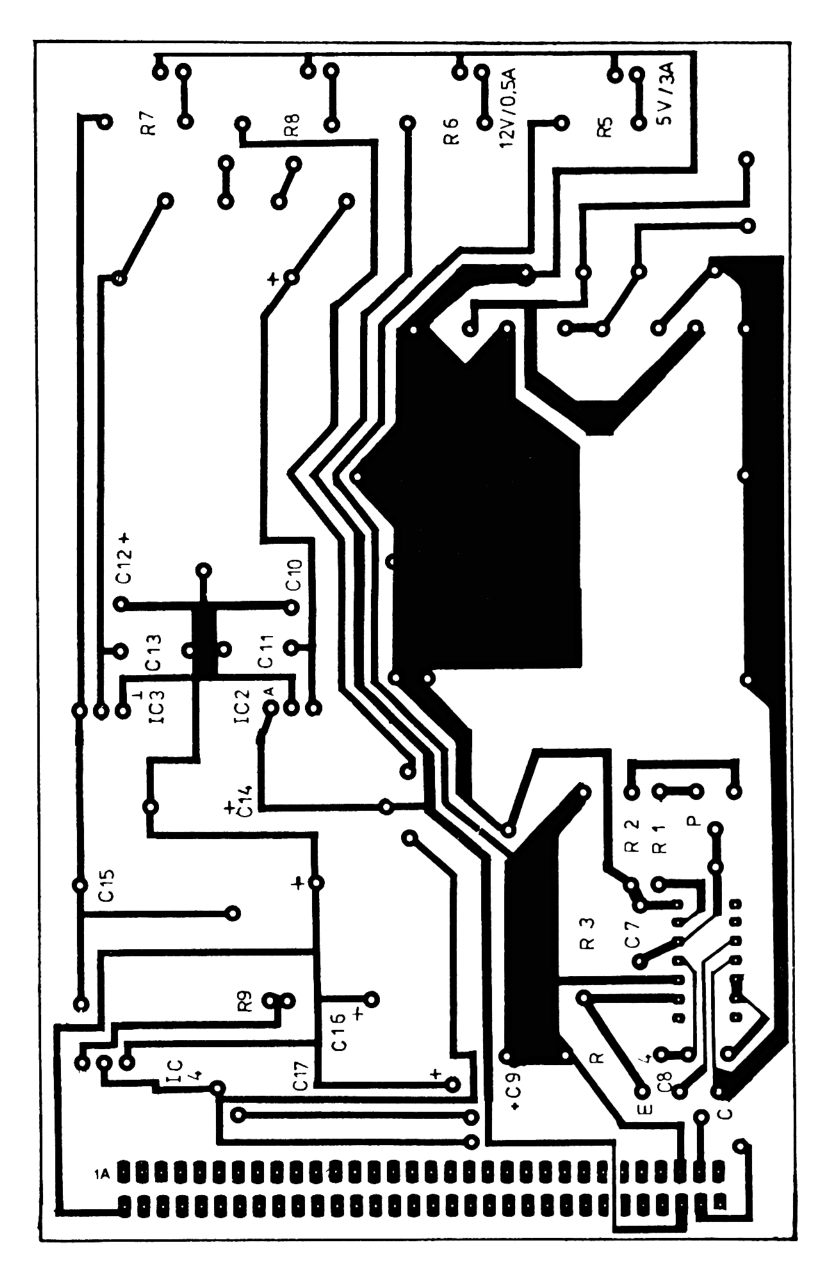


FIGURE 37

CIRCUIT IMPRIME DE LA CARTE ALIMENTATION

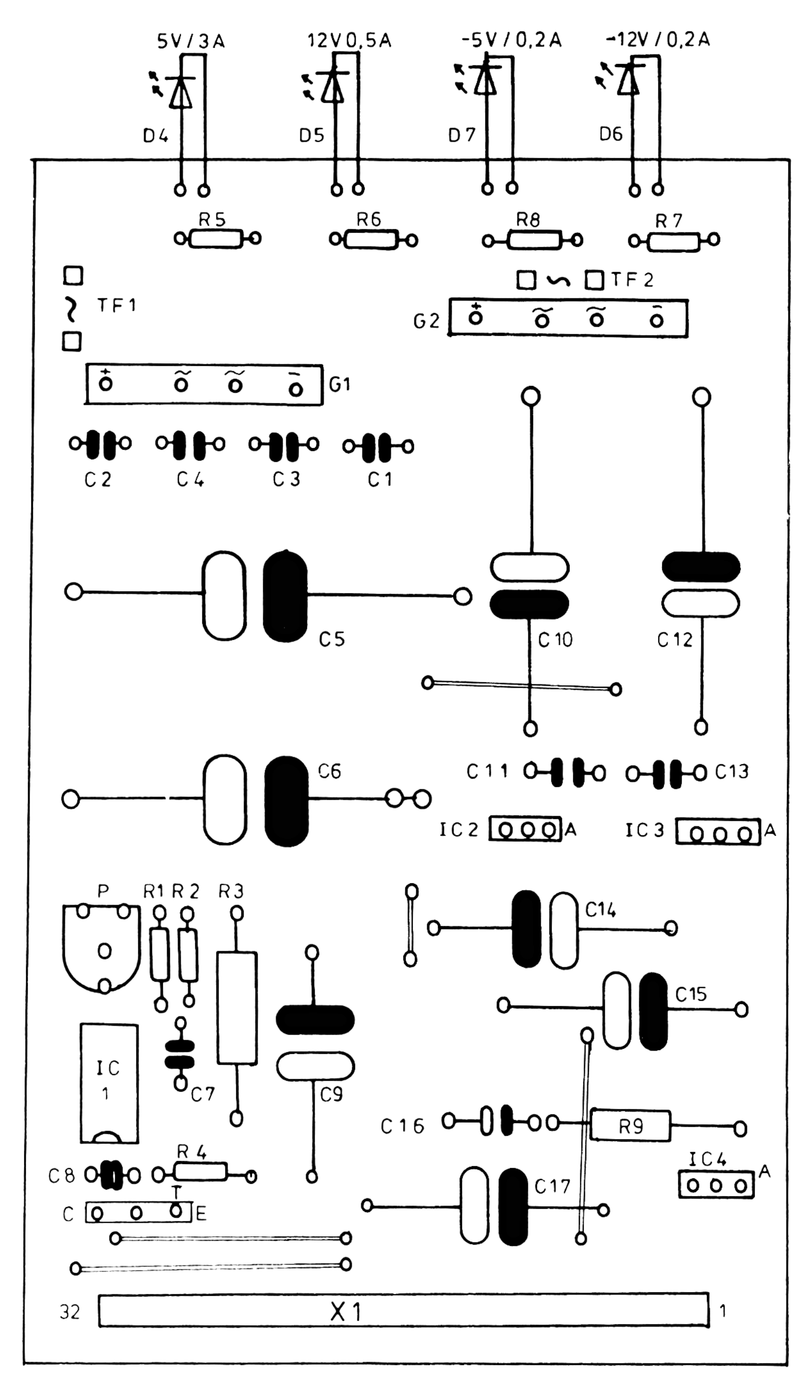
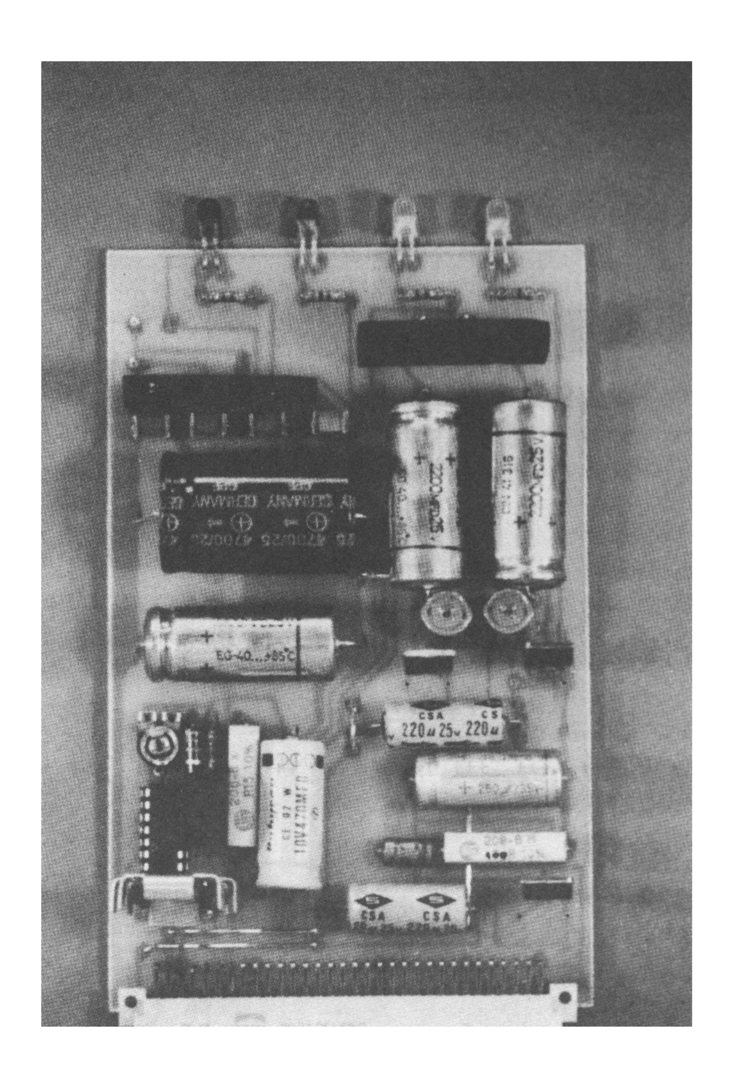

5V/3A
12V 0,5A
-5V/0,2A
-12V/0,2A
D4
D5
D7
D6
R5
R6
R8
R7
TF1
TF2
G2
G1
C2
C4
C3
C1
C5
C10
C12
C6
C11
C13
IC2
A
IC3
A
P
R1
R2
R3
C14
C15
IC
1
C7
C9
C16
R9
IC4
A
C8
R4
T
C
E
C17
32
X1
1

FIGURE : 38

FIGURE 39

LA CARTE ALIMENTATION TERMINEE. LES LED SONT DISPOSEES EN PREVISION D'UNE UTILISATION AVEC LA CARTE D'EXTENSION.



Les deux transformateurs seront montés à part, comme le montre la figure 40.
On amènera la tension alternative aux emplacements marqués TF1 et TF2 sur le schéma d'implantation. Avant d'insérer l'alimentation dans un slot de la carte d'extension il faudra régler la tension de sortie sur exactement 5 Volt à l'aide de la résistance variable P et d'un Voltmètre.

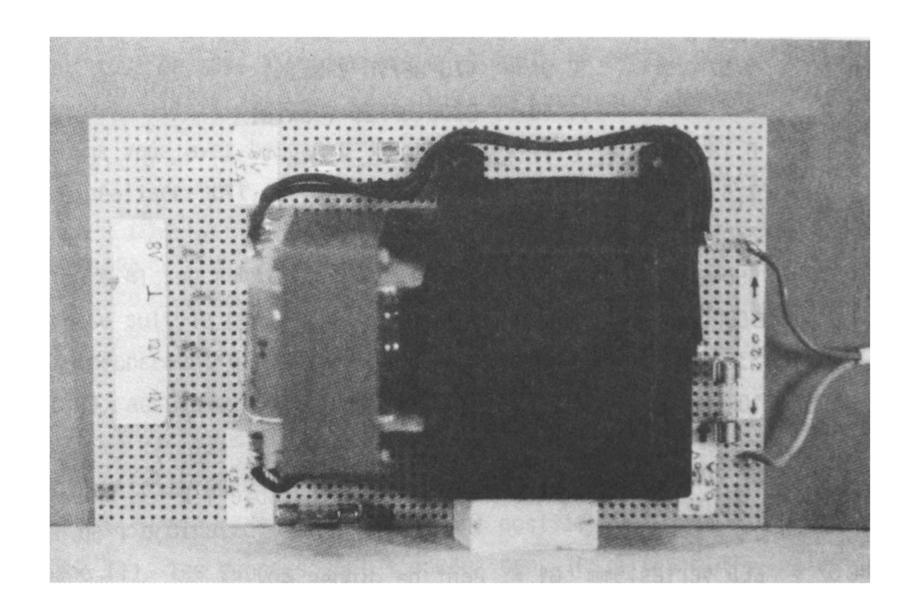
+++ +++ +++ +++ +++ +++ +++ +++ +++ +++ +++ +++

!! A T T E N T I O N !! Si vous utilisez la carte alimentation, il est ABSOLUMENT INDISPENSABLE d'interrompre le + 5 Volt venant du CPC 464. Ceci peut être réalisé soit au niveau du câble, soit sur la carte d'extension. Si vous ne prenez pas cette précaution, il y a de forts risques de destruction de l'alimentation du CPC 464 !!

+++ +++ +++ +++ +++ +++ +++ +++ +++ +++ +++ +++

FIGURE 40

CIRCUIT EQUIPE DES TRANSFORMATEURS. VU LE PEU DE CONNEXIONS, ON A UTILISE ICI UNE PLAQUE A TROUS TYPE "VEROBOARD". LES PRIMAIRES ET LES SECONDAIRES SONT EQUIPES DE LEUR FUSIBLE. ASSUREZ-VOUS QUE CETTE CARTE SOIT SITUEE HORS D'ATTEINTE, SUR LE PRIMAIRE DES TRANSFORMATEURS SE TROUVE EN EFFET DU 220 VOLT!



LISTE DES COMPOSANTS POUR L'ALIMENTATION:

IC 1	=	uA 723	C1-4	=	470 nF
IC 2	=	7812	C 5	=	4700 uF/25 V axial
IC 3	=	7912	C 6	=	2200 uF/25 V axial
IC 4	=	7905	C 7	=	220 nF
			C 8	=	470 pF
R 1	=	1,5 k	C 9	=	470 uF/10 V axial
R 2	=	4,7 k	C 10	=	2200 uF/25 V axial
R 3	=	0,18 Ohm/5 W	C 11	=	100 nF
R 4	=	1,5 k	C 12	=	2200 uF/25 V axial
R 5	=	330 Ohm	C 13	=	100 nF
R 6	=	560 Ohm	C 14	=	220 uF/16 V axial
R 7	=	560 Ohm	C 15	=	220 uF/16 V axial
R 8	=	330 Ohm	C 16	=	10 uF/16 V axial
R 9	=	10 Ohm/2 W	C 17	=	220 uF/10 V axial
			P	=	Résistance ajustable 1 k
D4,D7	=	LED vertes,5mm	G1	=	Pont de diodes 40V/5A
D5,D6	=	LED jaunes,5mm	G2	=	Pont de diodes 40V/2,2A

T = Transistor TIP 142 ou équivalent

TF 1 = Transformateur prim. 220V, sec. au moins 7,5V/4A

TF 2 = Transformateur prim. 220V, sec. 2 x 15 Volt/1,5A

Autres:

X1 = Connecteur coudé, 32 broches, type VG a+c

Radiateurs pour IC 2-4, env. 15 K/W

Radiateur pour T, env. 1,5 K/W

11. INTERFACE SORTIE 16 VOIES AVEC LE 74374

Il arrive qu'on aie besoin de transmettre des données vers l'extérieur, comme par exemple à une unité de commande 220 V. Le montage décrit dans ce chapitre vous permettra de transmettre à des circuits périphériques un mot d'une longueur de 16 bits.
Il faut tout de même signaler que ce circuit ne permet que l'émission de données, il n'est pas possible de recevoir des signaux. Si néanmoins vous avez besoin d'une possibilité de dialogue, il vous faudra réaliser soit le PIO, soit l'interface d'E/S 16 voies.

La figure 41 représente le schéma de notre interface. Le décodage d'adresse suit le même principe qu'au chapitre 6.1. La commande de sortie proprement dite est assurée par deux registres D 8 bits (IC 5 et IC 6), adressables indépendamment l'un de l'autre.

Ces circuits intégrés sont branchés parallèlement au BUS de données D7-D0 de l'ordinateur. Lors d'un flanc positif sur l'entrée d'horloge (broche 11), les données sont stockées dans les Flips-Flops. Elles y resteront jusqu'à l'apparition d'un niveau L sur l'entrée de validation (-OE-) du 74374. Sinon les sorties se mettent en haute impédance (le "troisième" état logique).

Pour permettre un adressage individuel de chacun de ces circuits intégrés, nous avons besoin de deux bits d'adresse, A3 pour IC 5, sortie A, et A2 pour IC 6, sortie B.

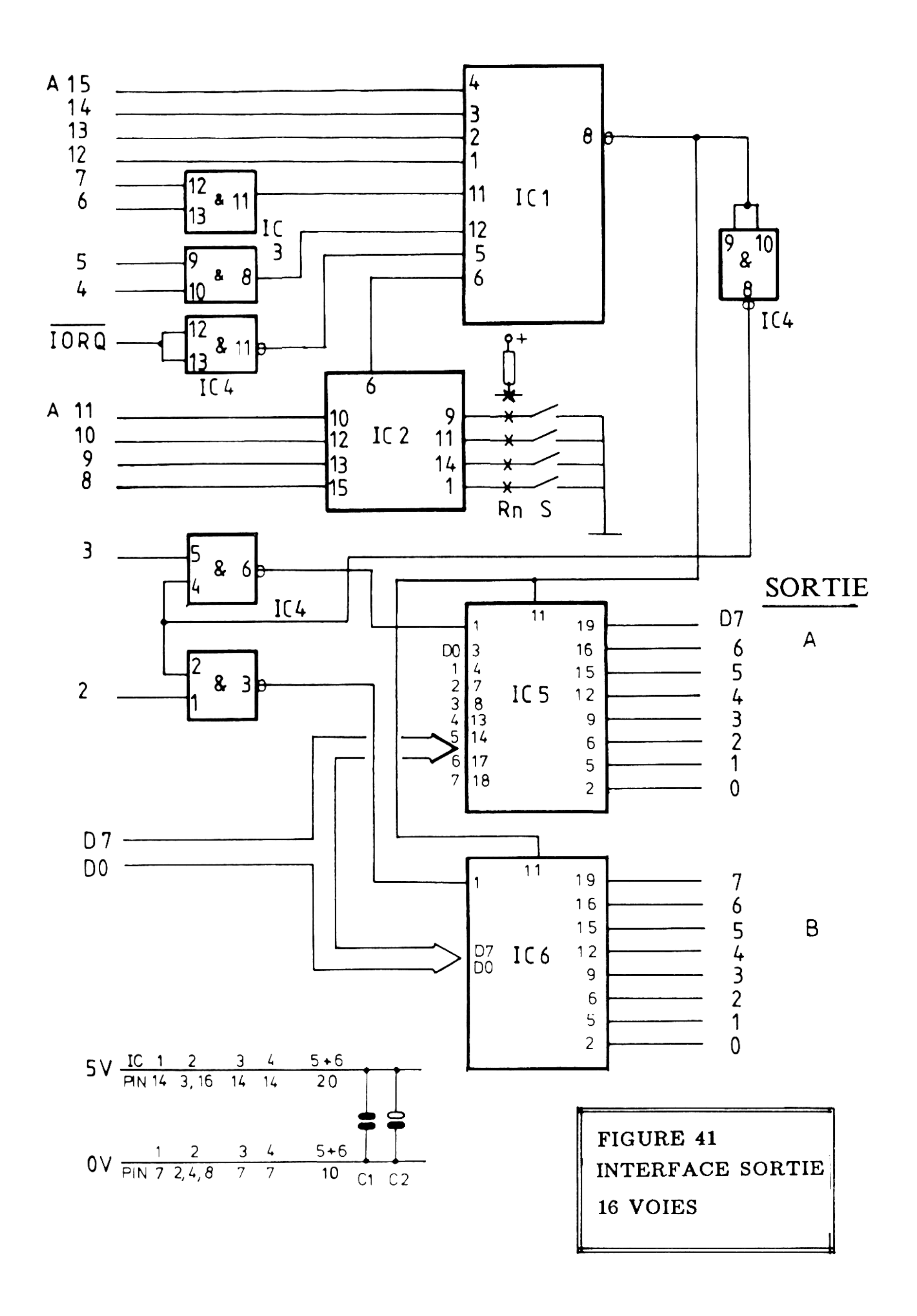


FIGURE 41
INTERFACE SORTIE
16 VOIES

Les données stockées n'apparaîtront à la sortie que si un signal de validation (niveau L) a été envoyé sur l'entrée -OE-. De plus, la sortie de IC 5 (sortie A) n'acceptera la validation qu'à la condition que le bit A3 soit au niveau H et que la sortie Chip-Select de IC 1 (broche 8) soit au niveau L.

On en déduit la table de vérité suivante:

-- ENTREES --		SORTIE -OE-
A3	-CS-	broche1,IC5
L	L	H
L	H	H
H	L	L
H	H	H

Vous ne trouverez guère de circuit intégré satisfaisant à cette table de vérité. Par contre si l'on inverse le signal Chip-Select en provenance de IC 1 avec une porte NAND, comme cela est fait dans le montage proposé ici, on arrive à la table de vérité suivante:

-- ENTREES --		SORTIE -OE-
A3	+CS+	broche1,IC5
L	L	H
L	H	H
H	L	H
H	H	L

On voit que la condition est maintenant réalisée lorsque

+CS+ et A3 ont tous deux un niveau L. L'inversion de CS s'obtient simplement avec une porte NAND.

ADRESSAGE:

L'utilisateur dispose des possibilités d'adressage suivantes:

A15-A12	A11	A10	A9	A8	=adr.	A3	A2	A1	A0	adr	sortie
"F"	OFF	ON	ON	ON	"8"	1	1	0	0	"C"	sort.A
"F"	OFF	ON	ON	OFF	"9"	1	1	0	1	"D"	sort.A
"F"	OFF	ON	OFF	ON	"A"	1	0	1	0	"A"	sort.B
"F"	OFF	ON	OFF	OFF	"B"	1	0	1	1	"B"	sort.B

Ceci ne constitue qu'une partie des adresses sous lesquelles il est possible d'adresser notre interface. Pour simplifier, je vous conseille de retenir les adresses suivantes pour l'interface:

ADRESSE: F 8 F C -- SORTIE A activée
ADRESSE: F 8 F B -- SORTIE B activée

REALISATION DU MONTAGE

A cause du nombre élevé de connexions, il a fallu avoir recours à un circuit imprimé double face. Découpé aux dimensions EURO et équipé du connecteur 64 broches, ce

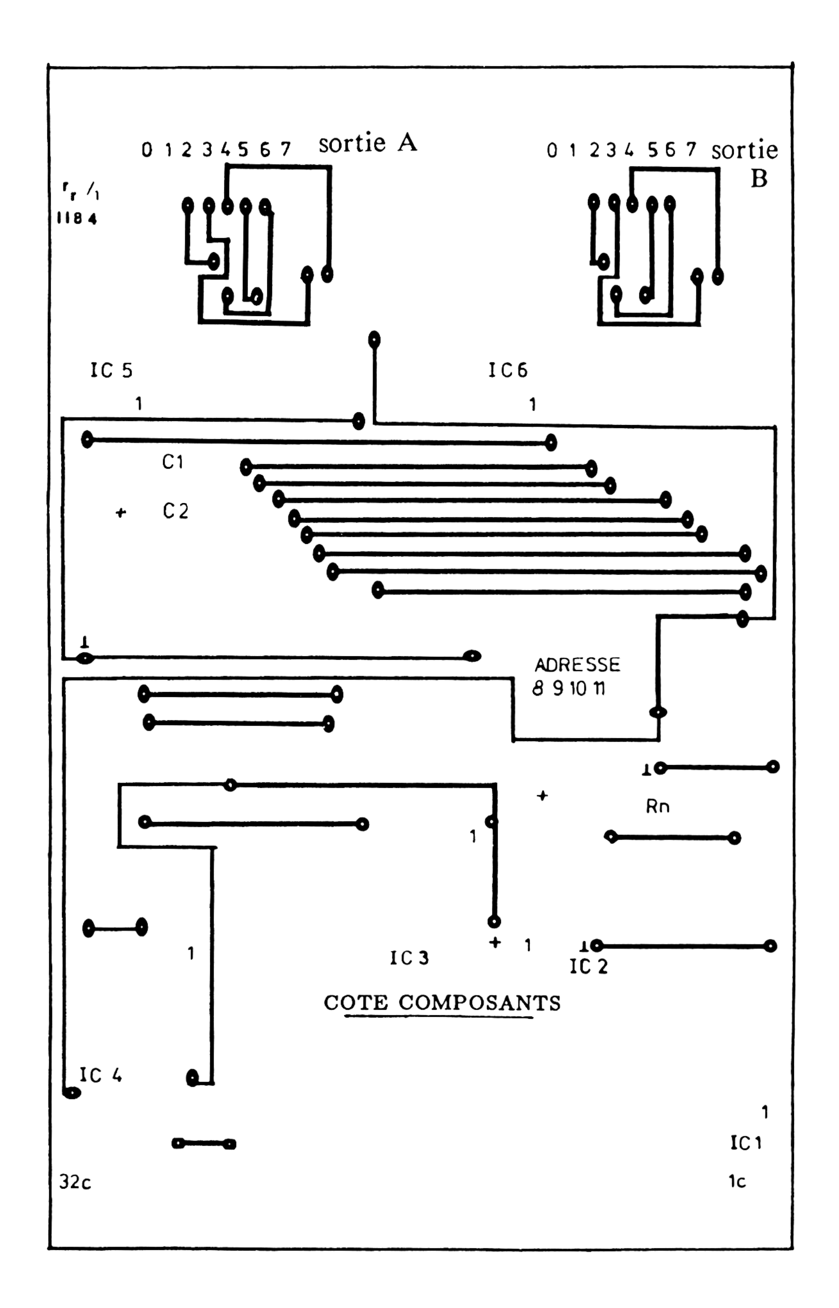


FIGURE 42

CIRCUIT IMPRIME DE LA CARTE SORTIE 16 VOIES, VU COTE COMPOSANTS.

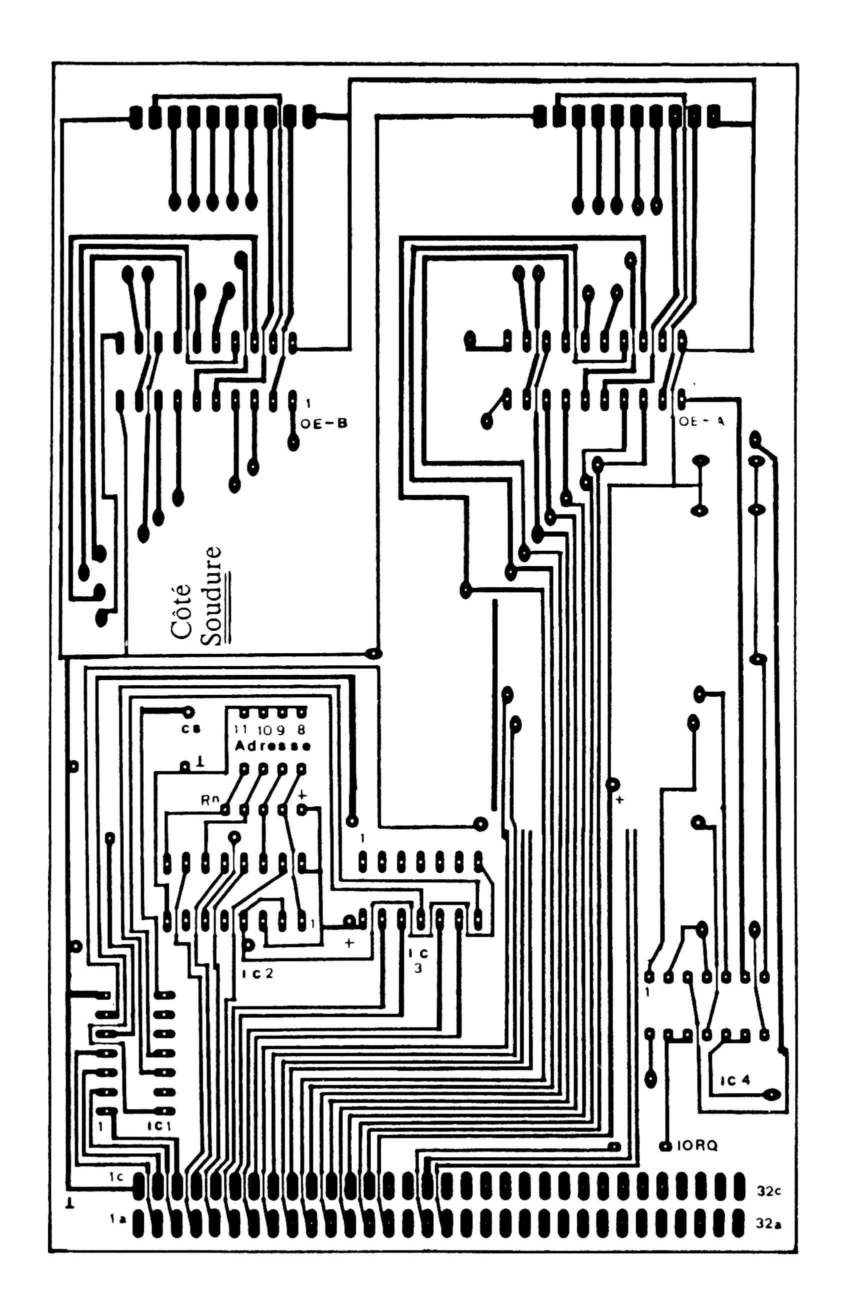


FIGURE 43

CIRCUIT IMPRIME DE LA CARTE SORTIE 16 VOIES, VU COTE SOUDURES.

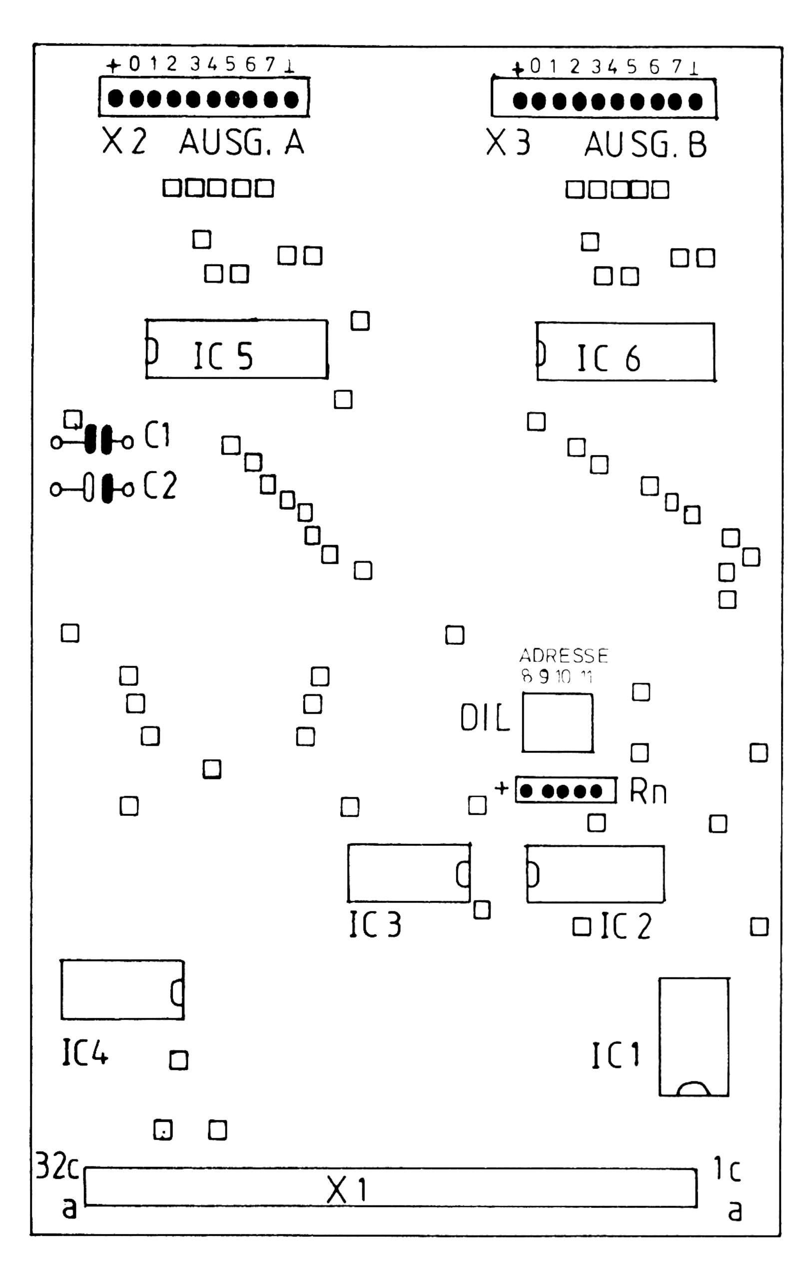


FIGURE 44

SCHEMA D'IMPLANTATION DE LA CARTE SORTIE 16 VOIES

circuit pourra venir s'insérer aussi bien dans la carte d'adaptation que dans la carte d'extension.

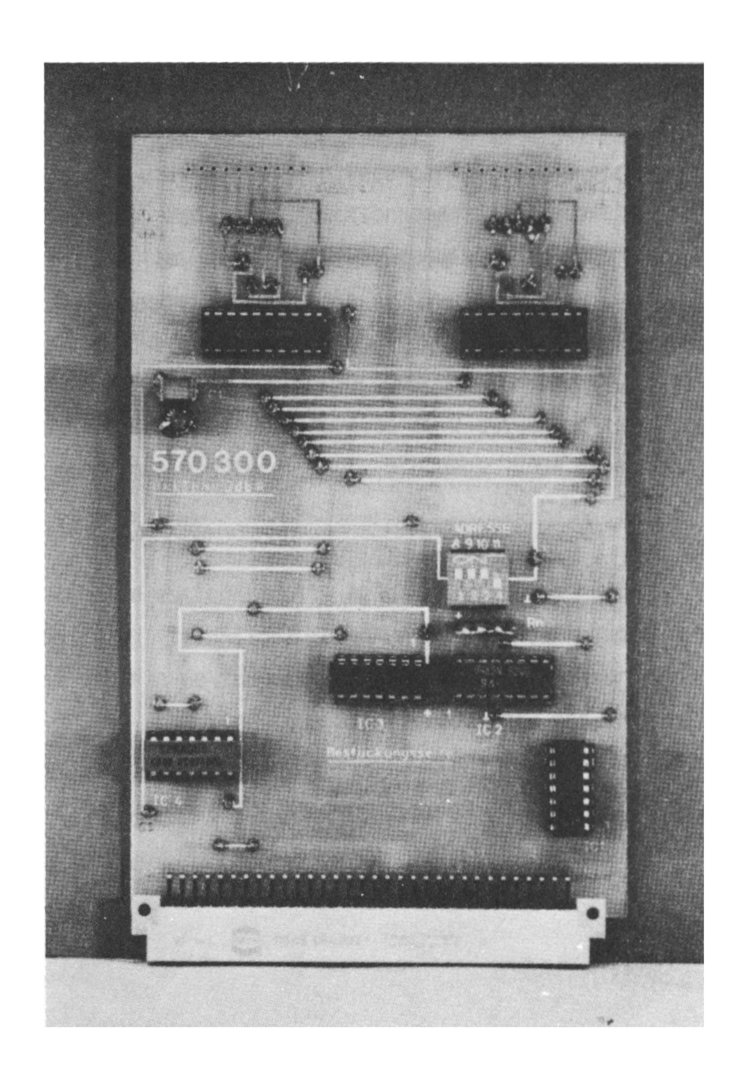
Le tracé des pistes des deux faces se trouve aux figures 42 et 43. On suivra la figure 44 pour l'implantation des composants. La première opération consistera à établir les liaisons entre les deux faces avec la technique vue au chapitre 3. Les trous concernés sont marqués d'un petit carré sur le schéma d'implantation.
Ceci fait, vérifiez à l'ohmmètre que tout s'est bien passé.
L'étape suivante consistera à souder les supports de circuits intégrés, puis les condensateurs et le réseau de résistances (ou les 4 résistances 4,7k, voir aussi chapitre 3 à ce sujet).
Pour terminer on soudera les connecteurs X1, X2 et X3 et l'interrupteur DIL.
Pensez, lorsque vous positionnerez les inters DIL, qu'un "OFF" produit un état logique H, et un "ON" un état L.
La figure 45 vous montre un exemple de réalisation de l'interface.

LISTE DE DES COMPOSANTS:

IC 1	=	74LS30	IC 2	=	74LS85
IC 3	=	74LS08	IC 4	=	74LS00
IC 5	=	74LS374	IC 6	=	74LS374
C 1	=	100 nF	C 2	=	10-47 uF/12 V
Rn	=	Réseau de résistances 4 x 4,7k			
S	=	Quadruple inter DIL			
X1	=	Connecteur 32 broches, a+c, coudé			
X2,X3	=	Connecteurs à 10 picots au pas de 2,54 mm			

FIGURE 45

LA CARTE SORTIE 16 VOIES TERMINEE



PROGRAMMATION DE LA CARTE:

Pour envoyer un mot de données vers la sortie A, il faut exécuter l'instruction:

OUT F8FC,Données

Si vous désirez par exemple mettre les bits 1 et 8 à H, il faudra transmettre l'équivalent binaire qui sera représenté ici par le chiffre 9. Pour positionner tous les bits, il faut envoyer un "F".
La sortie B fonctionne sur le même principe.

12. INTERFACE ENTREE/SORTIE 16 VOIES AVEC LE 8212

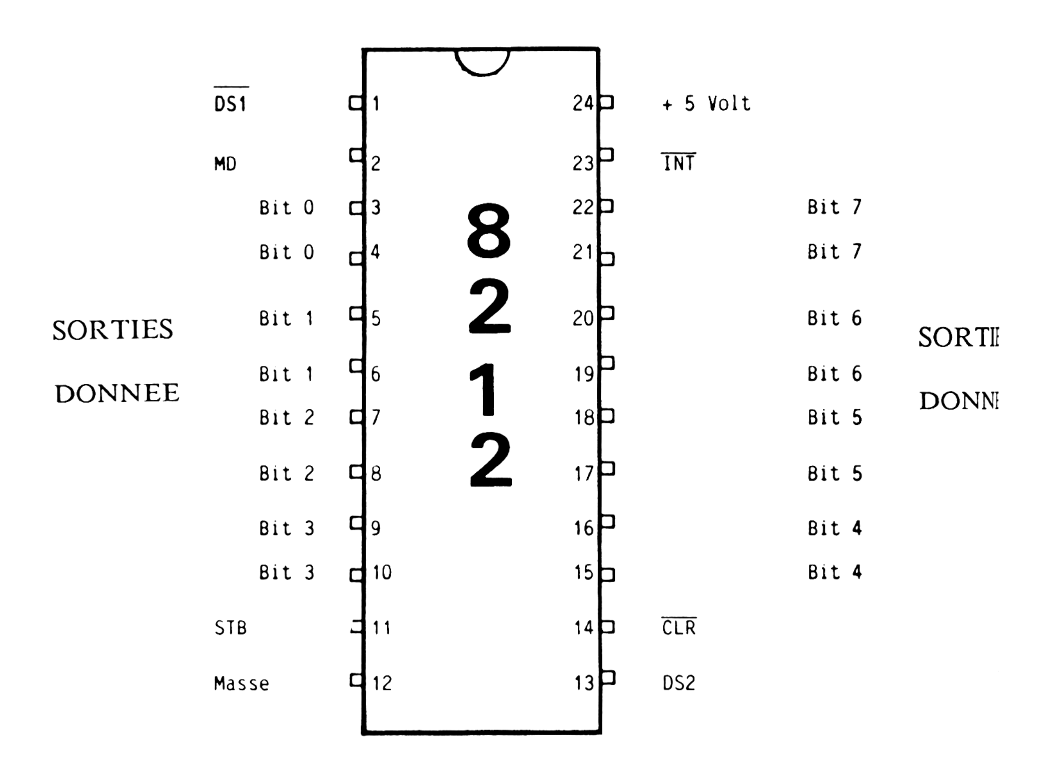
L'interface du chapitre dernier n'autorisait que des opérations de sortie. Le circuit décrit ici est capable de transmettre des données vers l'extérieur, mais aussi d'en recevoir pour pouvoir les traiter par la suite. Son mode de fonctionnement -uniquement en entrée, uniquement en sortie ou les deux combinés- n'est pas fixé par programme, contrairement au PIO que nous verrons plus loin, mais par une intervention physique. Cela simplifie grandement la programmation.

Ce sont deux circuits intégrés du type 8212 qui constituent les pièces maîtresses de cette interface. Leur brochage vous est donné à la figure 46.

Ce circuit intégré est construit à base d'une mémoire réalisée à l'aide de bascules (flip-flop), et d'un driver pour chaque sortie. Le CI est ainsi capable de fournir un courant de 15 mA sur chacune des sorties D7-DO. Au contraire du 8255, commandé par programme, les fonctions du 8212 sont déterminée une fois pour toutes avec des connexions électriques.

FIGURE 46

BROCHAGE DU CIRCUIT INTERFACE 8212



Les signaux de commande suivants se tiennent à la disposition de l'utilisateur:

INT: Interruption, actif à L, broche 23

Sous certaines conditions on peut déclencher ici une interruption de programme. Pour nos applications ce signal ne sera pas utilisé.

MODE: Détermine le mode de fonctionnement, broche 2

Le 8212 connaît trois modes différents:

--- mode émission de données = niveau H

--- mode réception de données = niveau L

--- réception de données avec interruptions

STROBE: Validation de la réception de données, broche 11

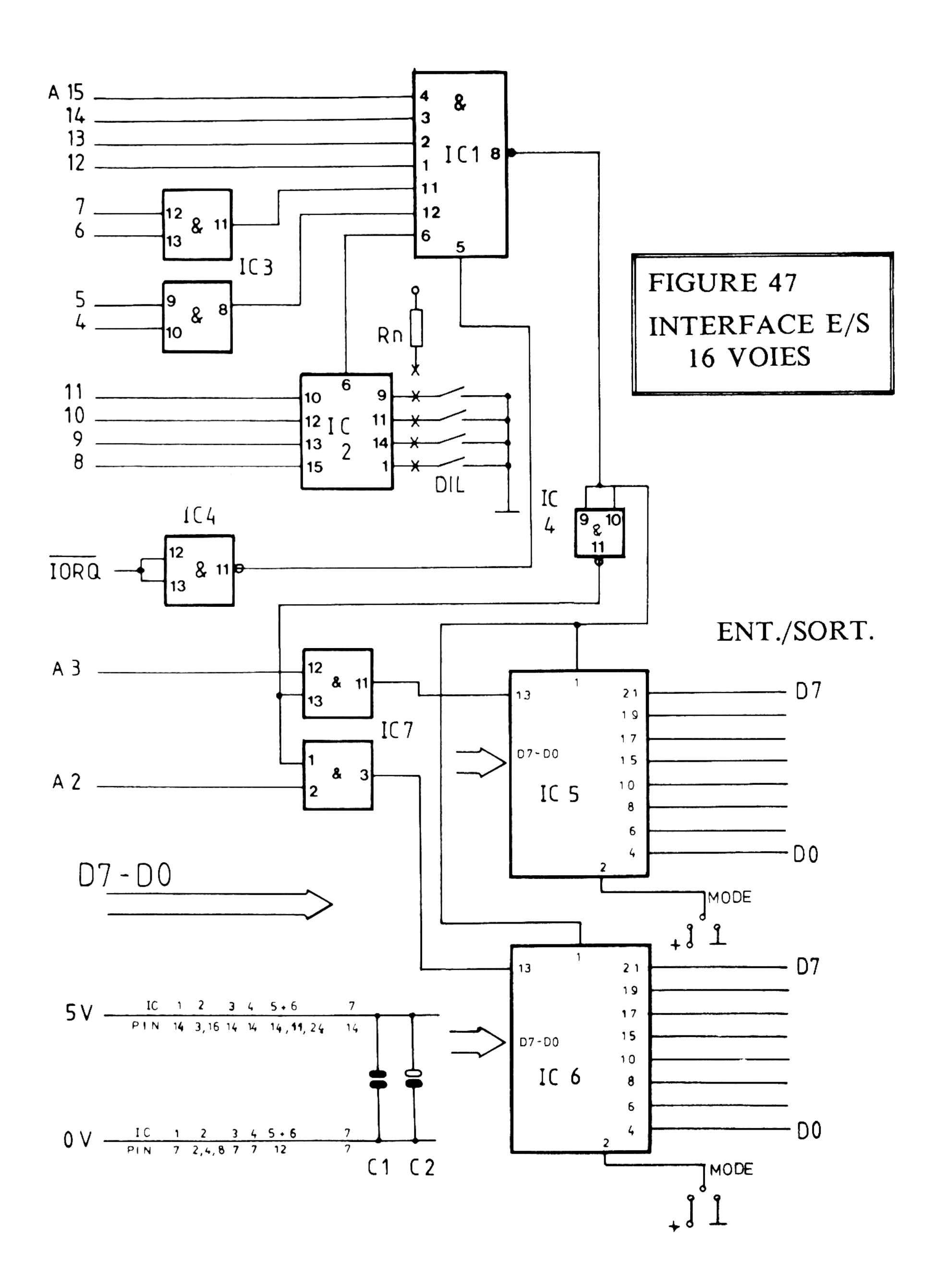
CLEAR: Reset, actif à L, broche 14

CS1: Chip-Select, actif à L, broche 1

CS2: Chip-Select, actif à H, broche 13

Le 8212 dispose de deux entrées Chip-Select et peut donc être activé soit par un niveau H, soit par un niveau L. Si la condition Chip-Select n'est pas vérifiée, les sorties se mettent en haute impédance, le troisième état logique.

Le schéma complet de l'interface E/S se trouve à la figure 47. Le décodage d'adresse emploie la technique du chapitre 6.1. On nécessite deux bits d'adresse, A3 et A2, pour pouvoir sélectionner séparément les deux circuits d'E/S.


A 15
14
13
12
7
6
5
4
11
10
9
8
IORQ
A 3
A 2
D7 - D0
5V
0 V
IC 1 2 3 4 5+6 7
PIN 14 3,16 14 14 14,11,24 14
IC 1 2 3 4 5+6 7
PIN 7 2,4,8 7 7 12 7
C1 C2
IC1
IC3
IC 2
IC4
IC 4
IC7
IC 5
IC 6
Rn
DIL
MODE
MODE
D7
D0
D7
D0
D7-D0
ENT./SORT.
FIGURE 47
INTERFACE E/S
16 VOIES

Pour vérifier la condition Chip-Select, actif à L, on a relié les deux entrées à la broche 8 de IC 1. On aurait aussi pu les mettre à la masse.

L'entrée 13 du 8212 est active à H. Si on la reliait directement au bit A3 (resp. A2), le circuit serait validé à chaque fois que ce bit est positionné.

Dans ce cas tout le travail de décodage serait anéanti, quand on pense au nombre d'adresses pour lesquelles A3 ou A2 sont au niveau H. Or notre but est justement de maintenir ce domaine d'adresses le plus étroit possible.

Pour cette raison l'entrée de validation de IC 5/6 reçoit son signal après une combinaison logique des deux bits A3 et A2 avec la sortie de IC 1.

La condition est la suivante:

> IC 5 ou IC 6 ne doivent être validés que si le bit correspondant A3 ou A2 est au niveau H et qu'en même temps la sortie Chip-Select de IC 1 (broche 8) présente un niveau L.

Si vous avez consciencieusement étudié le chapitre 5, où l'on traitait des différentes portes logiques, vous avez certainement déjà trouvé une façon de résoudre ce problème.

Pour une meilleure compréhension, résumons ce que nous venons de voir dans une table de vérité:

---ENTREES--		---SORTIE---
A3	-CS-	broche13,IC5
L	L	L
L	H	L
H	L	H
H	H	L

Encore une fois vous chercherez en vain un circuit réalisant une telle fonction, même avec des ou-exclusif on ne peut rien faire. Par contre si nous inversons un des deux signaux d'entrée, par exemple le Chip-Select comme cela a été fait à la figure 47, nous obtenons quelque chose de plus courant. Voici la nouvelle table de vérité:

---ENTREES--		---SORTIE---
A3	+CS+	broche13,IC5
L	L	L
L	H	L
H	L	L
H	H	H

Et nous reconnaissons immédiatement la fonction AND, qui se trouve par exemple dans un boîtier 7408 (IC 7).
Les bits A1 et A0 n'interviennent pas dans le décodage de cette interface. Rappelons que l'on désigne l'état d'un bits qui n'influence pas le résultat par un "x", ce qui signifie qu'il prendre indifféremment l'état H ou L.

La broche 2, MODE, permet de sélectionner le sens de transit des données. Un niveau H fait travailler le CI en émission, un L le fait travailler en réception.
Le circuit intégré est compatible TTL, le signal doit satisfaire à certaines conditions:

en émission:

état H -- au moins 2,4 Volt
état L -- au plus 0,4 Volt

en réception:

état H -- au moins 2,0 Volt
état L -- au plus 0,8 Volt

ADRESSAGE:

Décodeur d'adresses: programmable sur F8F , F9F , FAF , FBF

Les 4 bits de poids faible de ces adresses on la signification suivante:

A3	A2	A1	A0	adr. hexa.	MODE	signification
0	1	x	x	"4" - "7"	"H"	IC5 en sortie
0	1	x	x	"4" - "7"	"L"	IC5 en entrée
1	0	x	x	"8" - "B"	"H"	IC6 en sortie
1	0	x	x	"8" - "B"	"L"	IC6 en entrée
1	1	x	x	"C" - "F"	"x"	état interdit !

Les valeurs C, D, E et F pour le nibble (demi-octet) de poids faible ne sont pas permises car il pourrait se produire des complications sur le BUS de données si l'on activait ensemble les deux circuits !
Bien entendu vous n'avez pas à retenir toutes ces adresses, deux suffisent, mais il faut quand même faire attention à ce qu'elles ne soient pas déjà affectées à une autre extension. Voici une suggestion:

IC 5 activé: port A -- adresse FBF4

IC 6 activé: port B -- adresse FBF8

Les inters DIL affectés aux bits A11-A8 doivent donc être positionnés sur "B":

A11	A10	A9	A8	
OFF	ON	OFF	OFF	= 1 0 1 1 = B

REALISATION DU CIRCUIT

A cause des nombreuses interconnexions il a encore une fois été nécessaire d'employer un circuit imprimé double face, dont vous pouvez voir le tracé aux figures 48 et 49. Le schéma d'implantation se trouve en figure 50.
Les endroits où il faut établir une liaison entre les pistes des deux côtés sont marqués d'un petit carré.

LISTE DES COMPOSANTS

IC 1	=	74LS30	IC 2	=	74LS85
IC 3	=	74LS08	IC 4	=	74LS00
IC 5	=	8212	IC 6	=	8212
IC 7	=	74LS08			

Rn = Réseau de résistances 4 x 4,7k

DIL = Quadruple inter DIL

C1 = 100 nF

C2 = 10-47 uF/10 Volt

X1 = Connecteur VG 2 x 32 broches, a+c

X2,3 = Connecteurs à 10 picots au pas de 2,54 mm

On commence par établir les nombreux points de contact entre les deux faces du circuit imprimé (pour la méthode voir chapitre 3). On continue avec les supports de CI et le connecteur, puis les autres composants. Pour terminer il vous faut installer deux straps (ponts de fil) en fonction du mode dans lequel vous désirez faire fonctionner la carte.
Le connecteur VG est installé de telle manière à ce que vous puissiez enficher le circuit sur la carte d'extension et sur la carte d'adaptation.
Chaque port dispose, en plus du BUS de données, de la masse et du + 5 Volt.

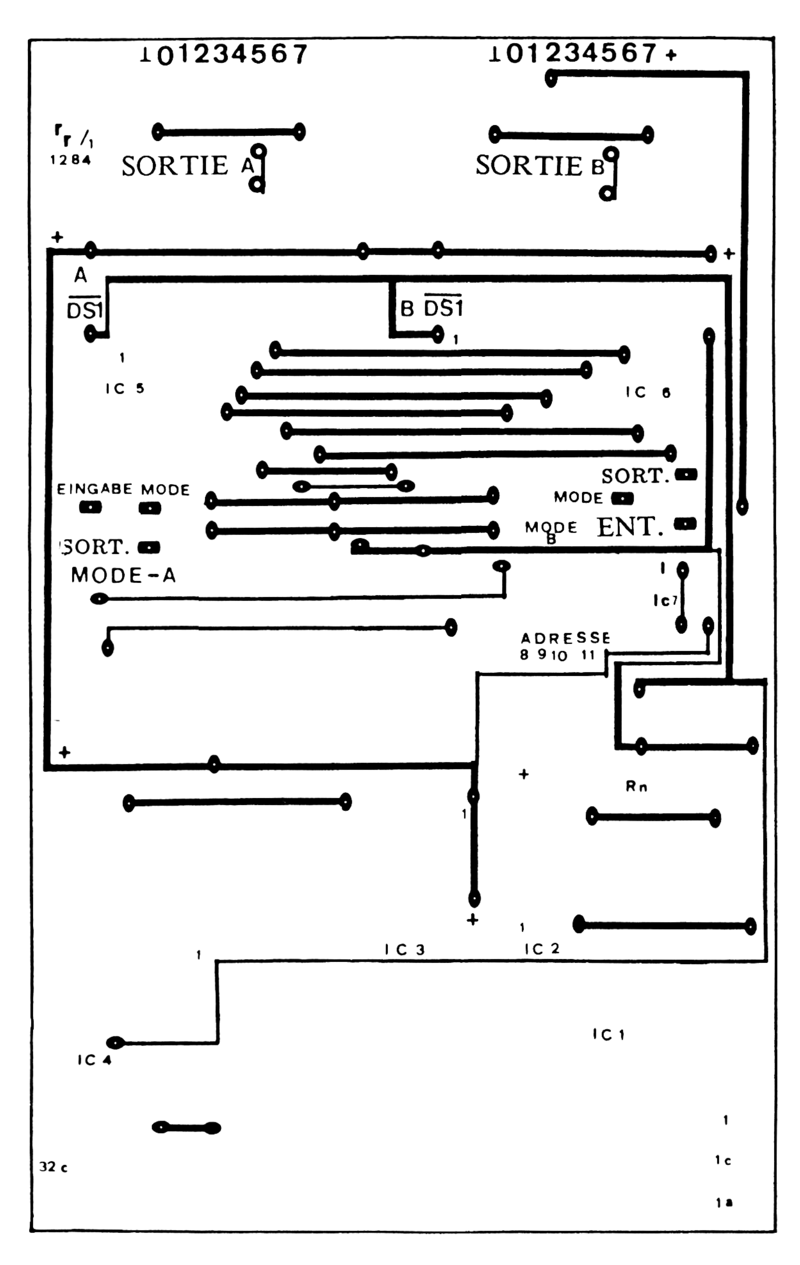


FIGURE 48

CIRCUIT IMPRIME DE L'INTERFACE E/S 16 VOIES

COTE COMPOSANTS

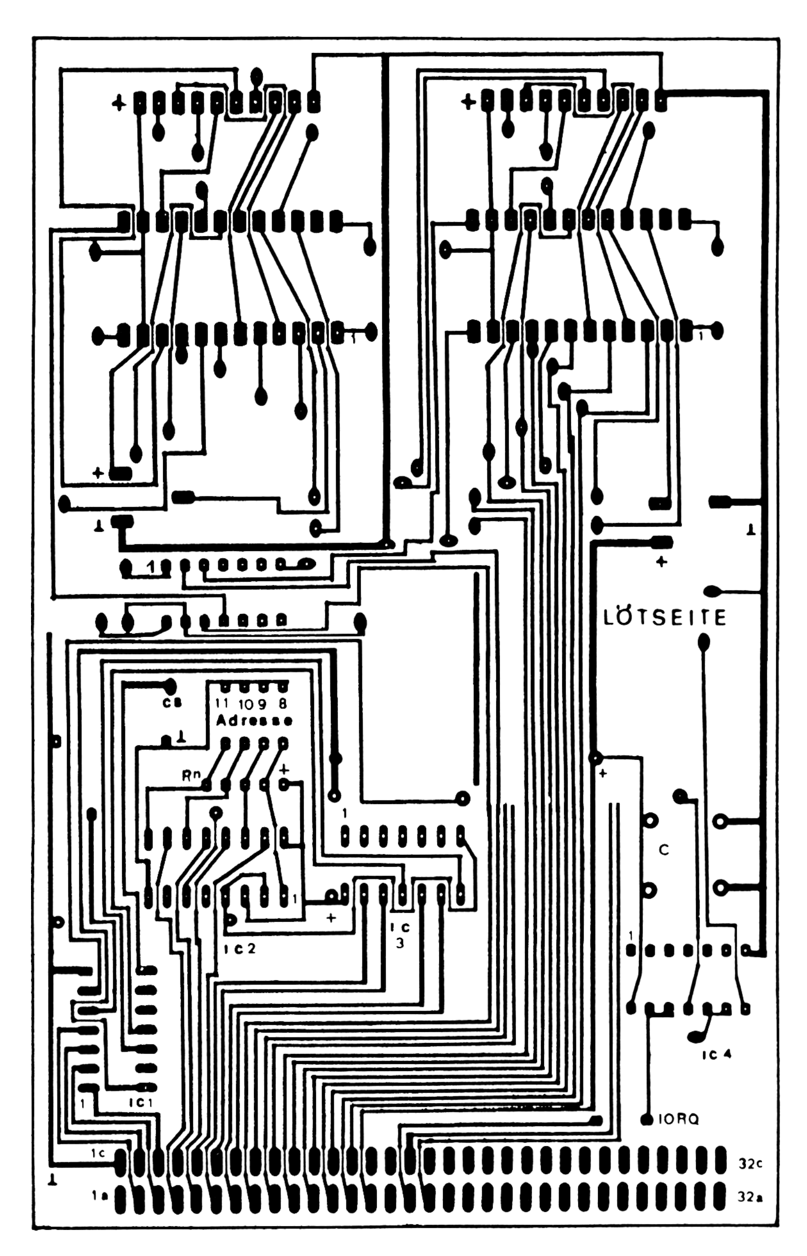


FIGURE 49

CIRCUIT IMPRIME DE L'INTERFACE E/S 16 VOIES

COTE SOUDURES

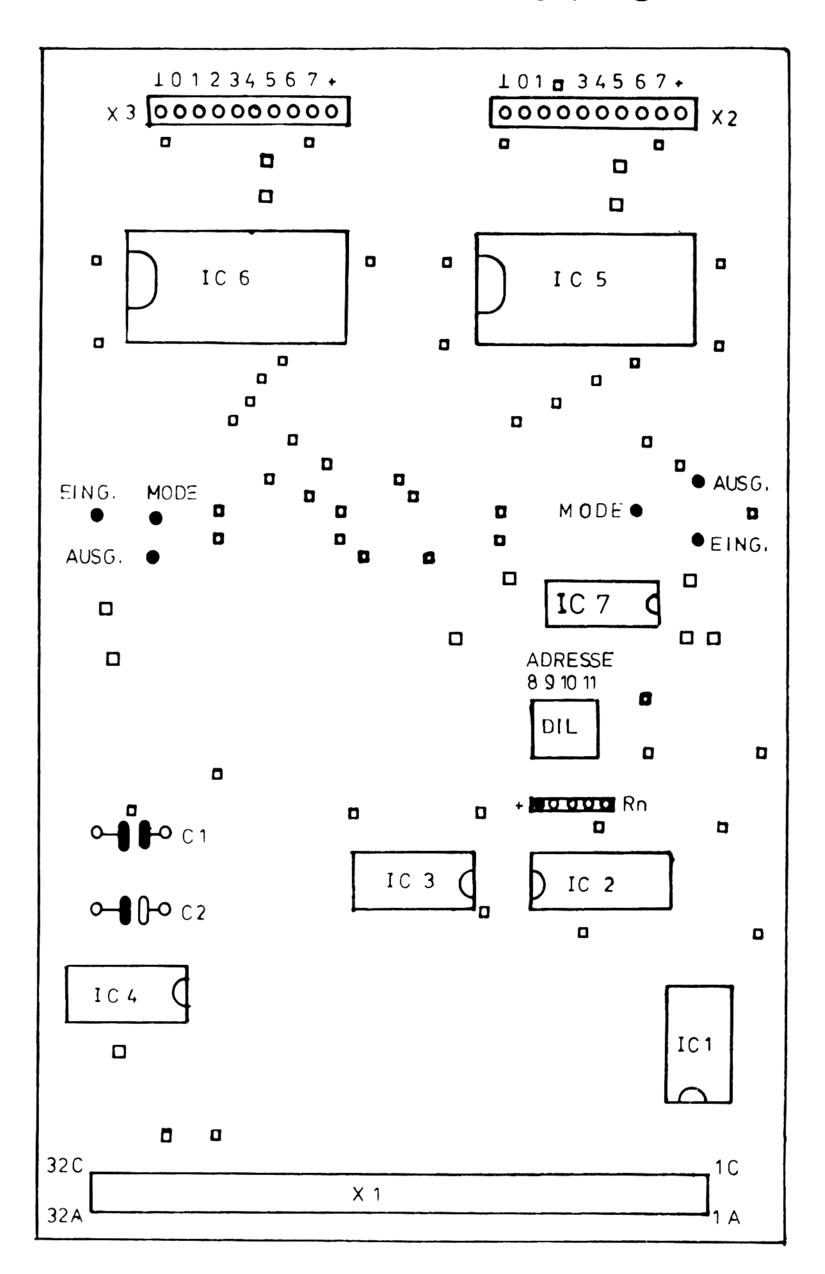

PORT A
PORT B
⊥ 0 1 2 3 4 5 6 7 +
⊥ 0 1 3 4 5 6 7 +
X 3
X 2
IC 6
IC 5
EING.
MODE
AUSG.
MODE
AUSG.
EING.
IC 7
ADRESSE
8 9 10 11
DIL
Rn
C 1
C 2
IC 3
IC 2
IC 4
IC 1
32 C
32 A
X 1
1 C
1 A

FIGURE 51

CE SONT LES DEUX STRAPS VISIBLES SUR CETTE PHOTO QUI DETERMINENT LE MODE DE FONCTIONNEMENT DE L'INTERFACE. ICI: A GAUCHE EN SORTIE ET A DROITE EN ENTREE.

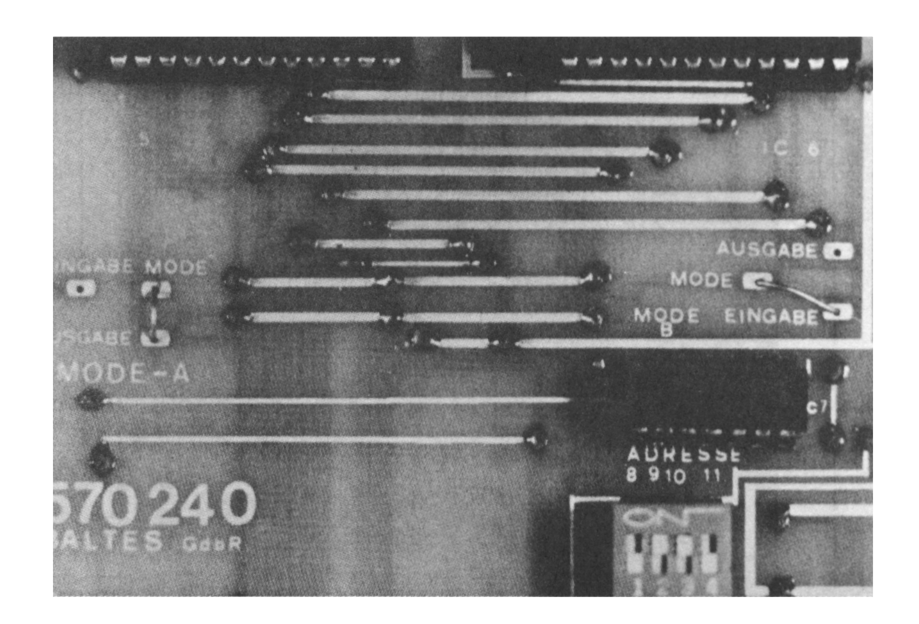
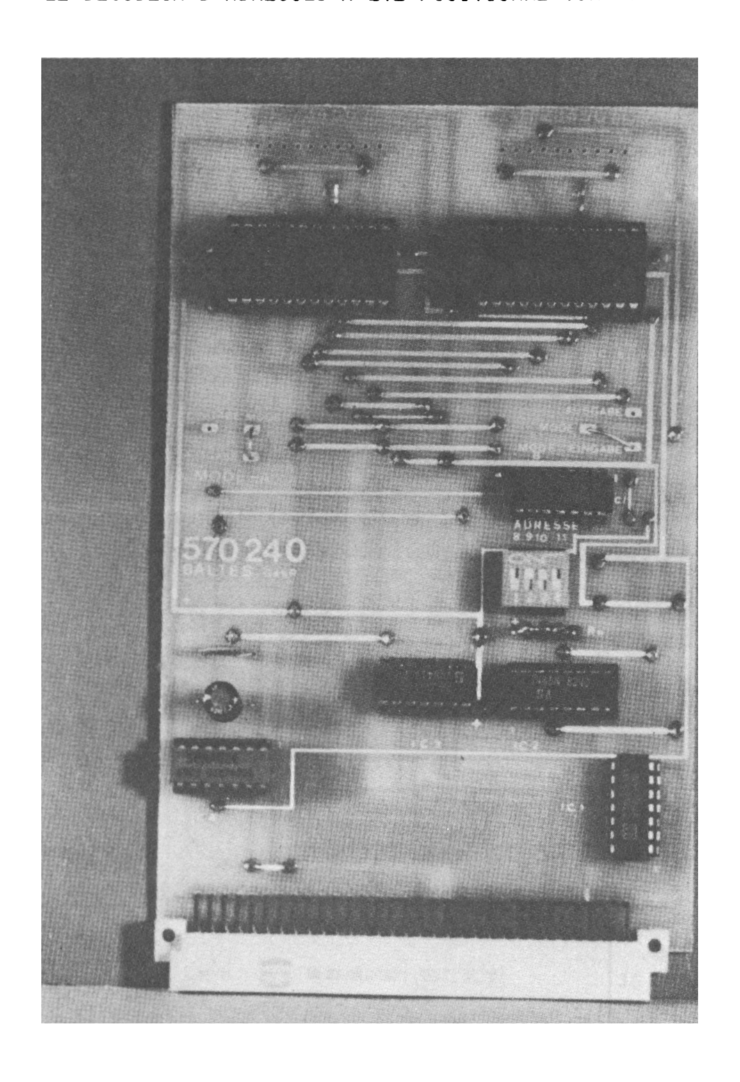


FIGURE 52

LA CARTE INTERFACE E/S 16 VOIES TERMINEE

LE DECODEUR D'ADRESSES A ETE POSITIONNE SUR "9" .



12.1. INTERFACE E/S 32 VOIES AVEC LE 8212

Il est possible, avec des moyens simples, d'étendre à 32 voies l'interface du chapitre précédent, il suffit de rajouter deux ports 8 bits. Chacun des 4 ports sera adressable individuellement et pourra être configuré aussi bien en entrée qu'en sortie.

Comme il n'est pas possible d'adresser plusieurs circuits d'E/S avec un décodeur d'adresses simple, nous aurons recours au décodeur universel du chapitre 6.2. Reportez vous aux chapitres 6.1 et 6.2 pour les explications à son sujet.

La figure 53 représente le schéma de l'interface 32 canaux. Comme IC 5 génère 4 signaux Chip-Select différents, il est aussi possible d'employer 4 circuits du type 8212 (IC 6 - IC 9).

Le mode, c.à.d si le circuit travaille en émission ou en réception, sera choisi à l'aide d'un pont de fil que l'on soudera à l'un ou à l'autre emplacement.
Revoyez à ce sujet les explications du chapitre 12.
Pour que le schéma ne devienne pas trop touffu, on à représenté le BUS de données sous la forme d'une seule flèche, tous les 8212 sont branchés dessus en parallèle.

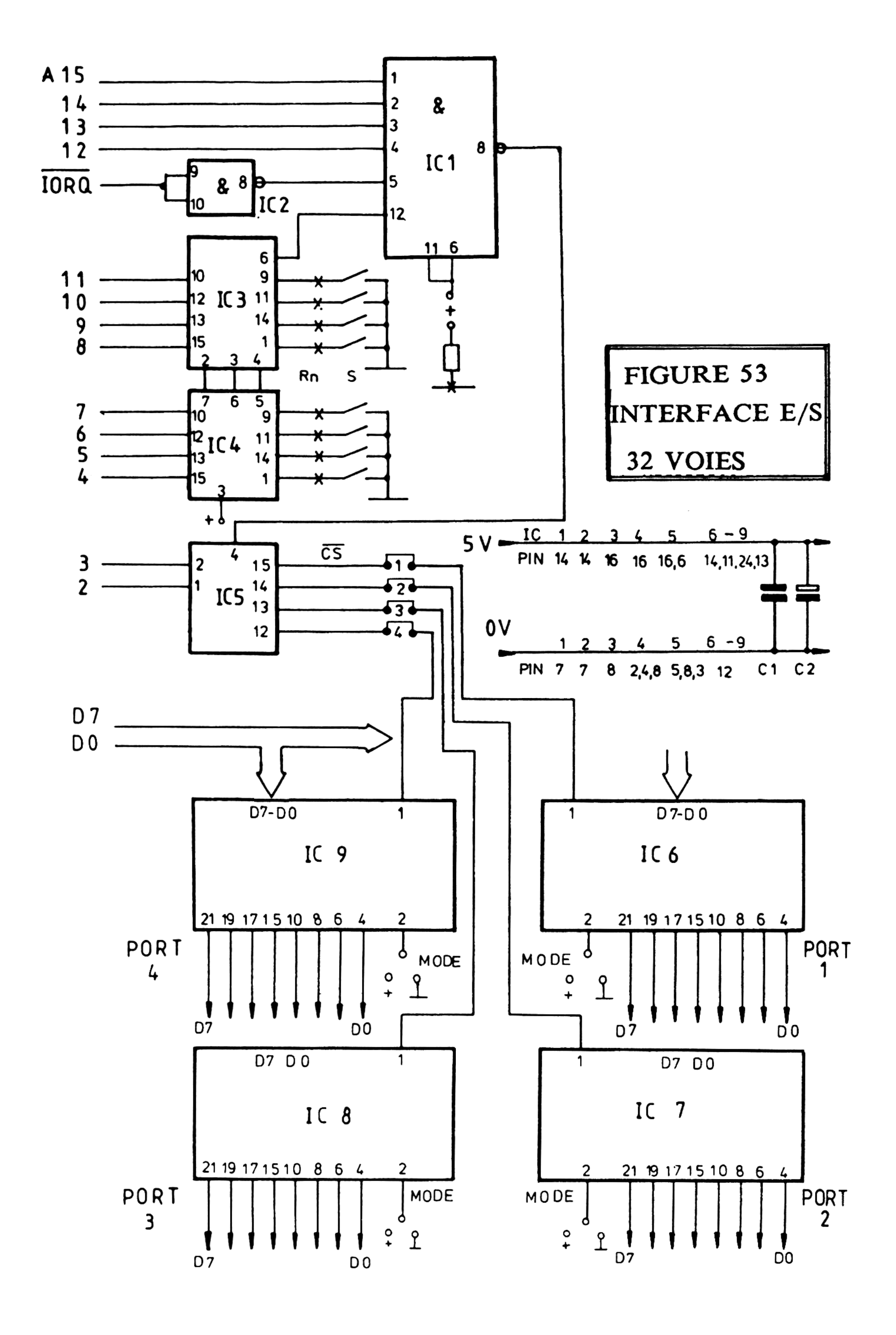


FIGURE 53
INTERFACE E/S
32 VOIES

ADRESSAGE:

Le décodeur d'adresses universel nous permet de choisir avec des inters DIL les bits A11-A8 et A7-A4. Les quatre bits supérieurs A15-A12 sont fixés à "F".
En liaison avec les bits A3 et A2, on peut adresser 4 circuits d'E/S.

Supposons que les bits A15-A4 aient été positionnés pour décoder l'adresse F8Ax. On aurait la disposition suivante:

A15-A12	A11	A10	A9	A8	hex	A7	A6	A5	A4	hex
F	OFF	ON	ON	ON	"8"	OFF	ON	OFF	ON	"A"
F	1	0	0	0	"8"	1	0	1	0	"A"

IC 5, un 74138, fonctionne en décodeur 2 bits avec comme signal de validation le Chip-Select en provenance de IC 1. A la sortie de IC 5 tous les bits seront à H sauf celui dont la position est indiquée par les bits A3 et A2. Ce décodage n'a lieu que si la broche 4 est à L, c.à.d si la condition du NAND (IC 1) est vérifiée. Résumons ceci dans un tableau:

Validation broche 4	A3	A2	val. corr.	broche à LOW	CI activé	adresse complète
0	0	0	0	15	6	F 8 A 0
0	0	1	1	14	7	F 8 A 4
0	1	0	2	13	8	F 8 A 8
0	1	1	3	12	9	F 8 A C
1	x	x	x	--	aucun	x 8 A x

Dès que l'entrée validation, broche 4, passe au niveau H, tous les circuits d'E/S sont bloqués, quels que soient les états des bits A3 et A2.

Les figures 54 et 55 montrent le tracé des deux faces du circuit imprimé. La partie inférieure, le décodage d'adresses, reprend exactement le même tracé qu'au chapitre 6.2, avec la différence qu'ici il faut établir des liaisons entre les deux faces.

LISTE DES COMPOSANTS:

IC 1 = 74LS30 IC 2 = 74LS00
IC 3 = 74LS85 IC 4 = 74LS85
IC 6-9= 4 X 8212
Rn = Réseau de résistances 8 x 4,7k
DIL = Boîtier à 8 inters DIL
C1 = 100 nF
C2 = 10 uF/16 Volt
autres:
X1 = Connecteur 2 x 32 broches, type a+c, coudé
X2 = Connecteur à 34 picots au pas de 2,54 mm

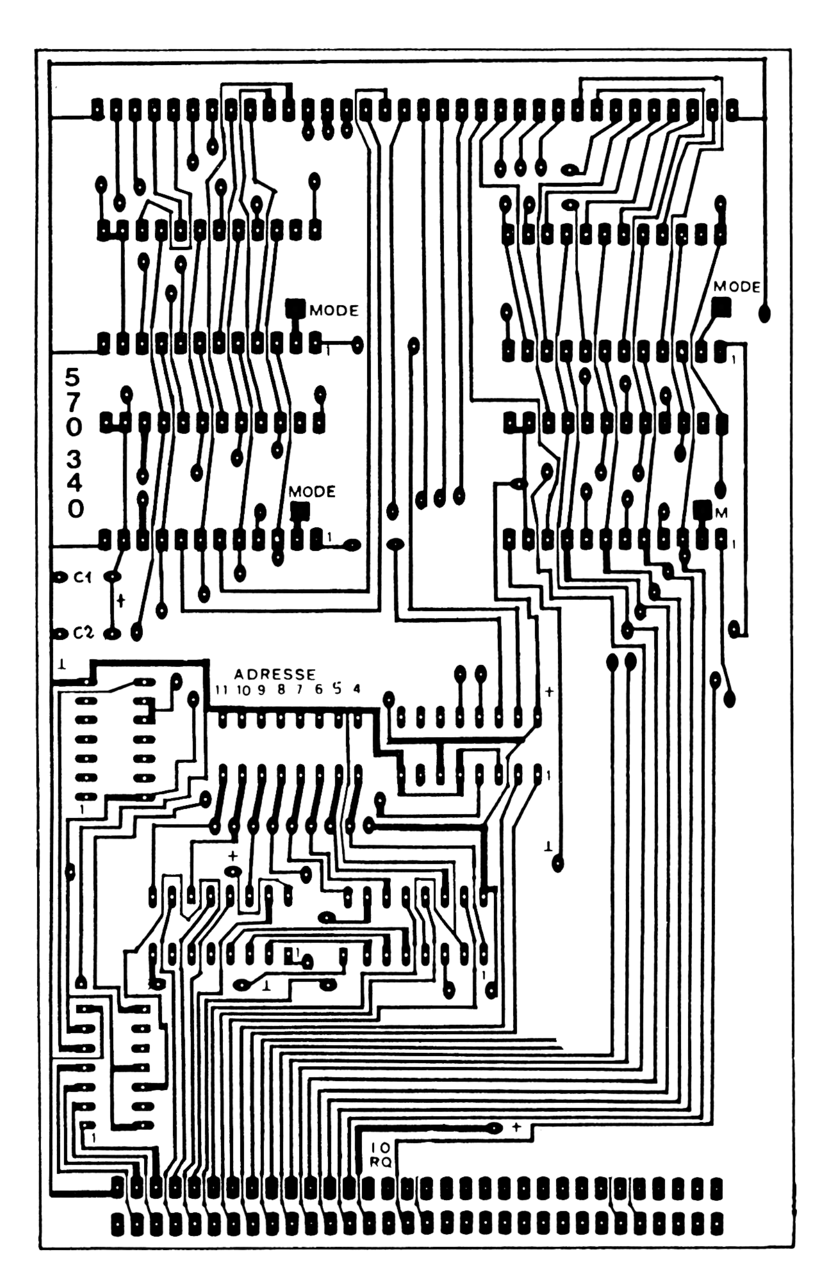


FIGURE 54

CIRCUIT IMPRIME DE L'INTERFACE E/S 32 VOIES

COTE SOUDURES

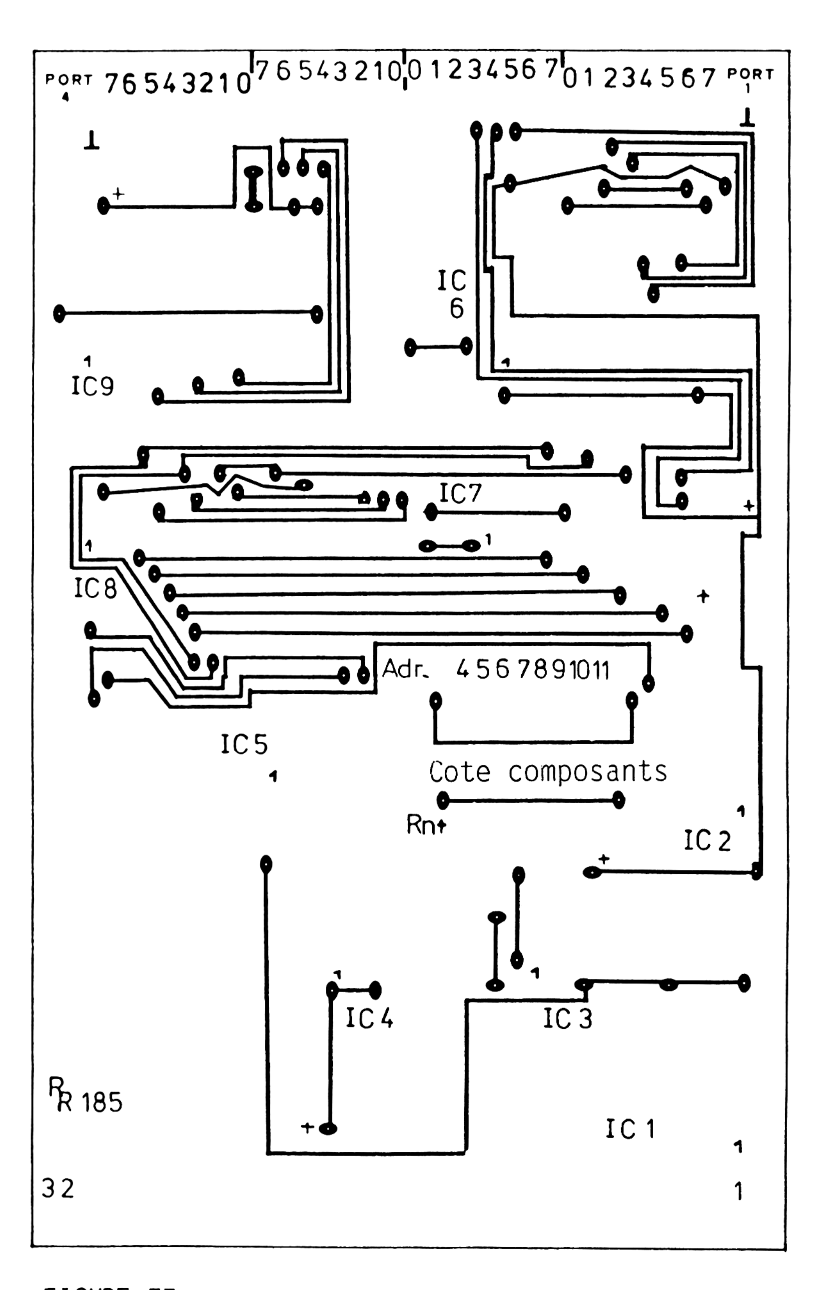


FIGURE 55

CIRCUIT IMPRIME DE L'INTERFACE E/S 32 VOIES

COTE COMPOSANTS

REALISATION DU MONTAGE

On commence par établir les liaisons entre les deux faces, la figure 56 indique, à l'aide d'un petit carré, les trous concernés.
Il faut faire ceci en premier car certains contacts se font sous les supports de circuits intégrés. Vérifiez ensuite à l'ohmmètre que toutes les liaisons ont été correctement établies.

Suivant vos besoins, vous pouvez équiper votre interface d'1 à 4 circuits 8212. Les supports de circuits intégrés s'imposent pour les 8212 pour éviter que les boîtiers ne viennent toucher les points de soudure.

Pour fixer le sens de transit des données il faut mettre à +5V ou à la masse la broche 2 du 8212. Pour ne pas alourdir encore plus le tracé du circuit imprimé, on a opté ici pour la solution du strap à installer entre deux points. On trouve le +5V sur la broche 24 du 8212 et la masse sur la broche 12.
Ce choix se fera probablement une fois pour toutes, il n'était donc pas nécessaire d'installer des inters DIL.

Le décodeur d'adresses universel qui équipe cette carte est visible à la figure 57, tandis qu'à la figure 58 on aperçoit les circuits interface 8212.

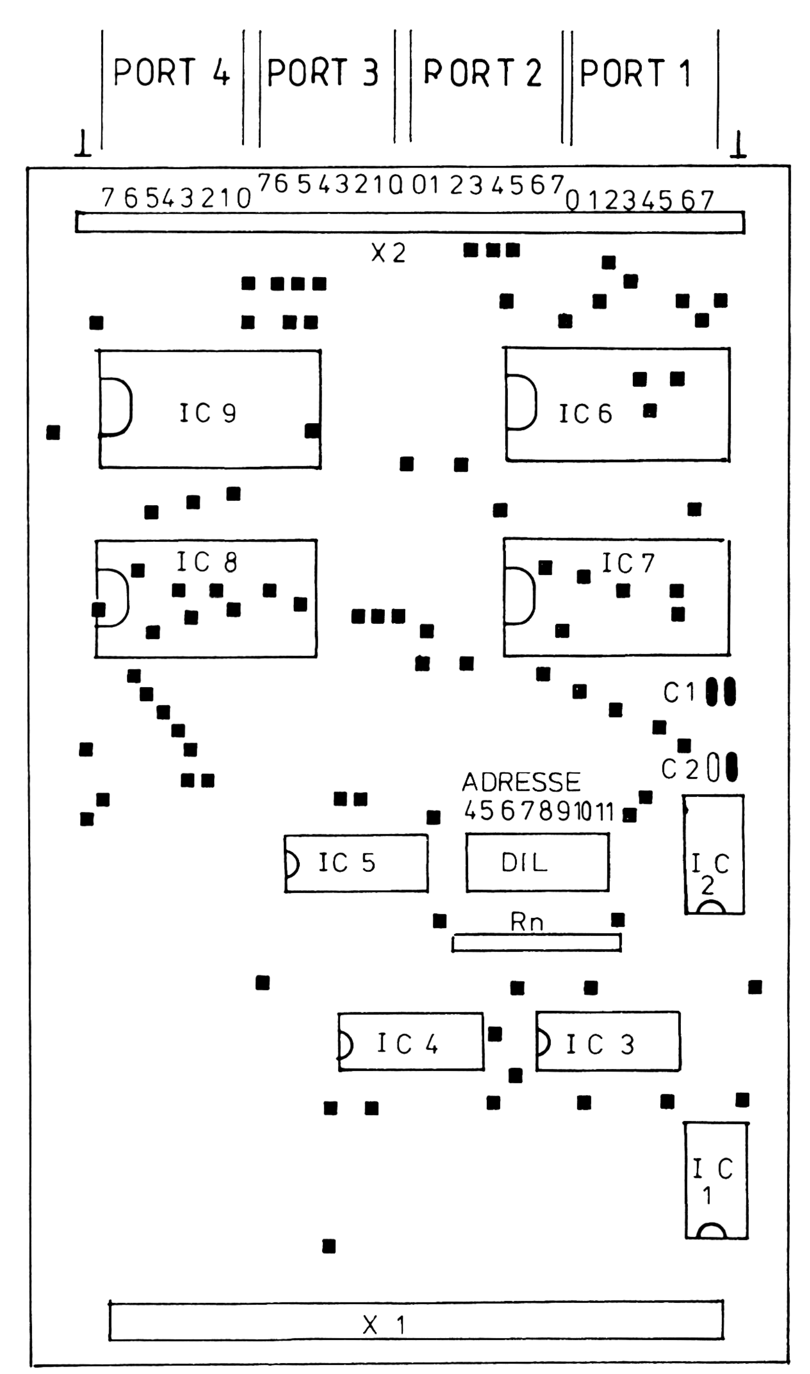

PORT 4
PORT 3
PORT 2
PORT 1
76543210
76543210
01234567
01234567
X2
IC 9
IC 6
IC 8
IC 7
C1
C2
ADRESSE
4567891011
IC 5
DIL
IC 2
Rn
IC 4
IC 3
IC 1
X 1

FIGURE 56

FIGURE 57

LA PARTIE DECODEUR D'ADRESSE (ICI x8Ax) DE L'INTERFACE

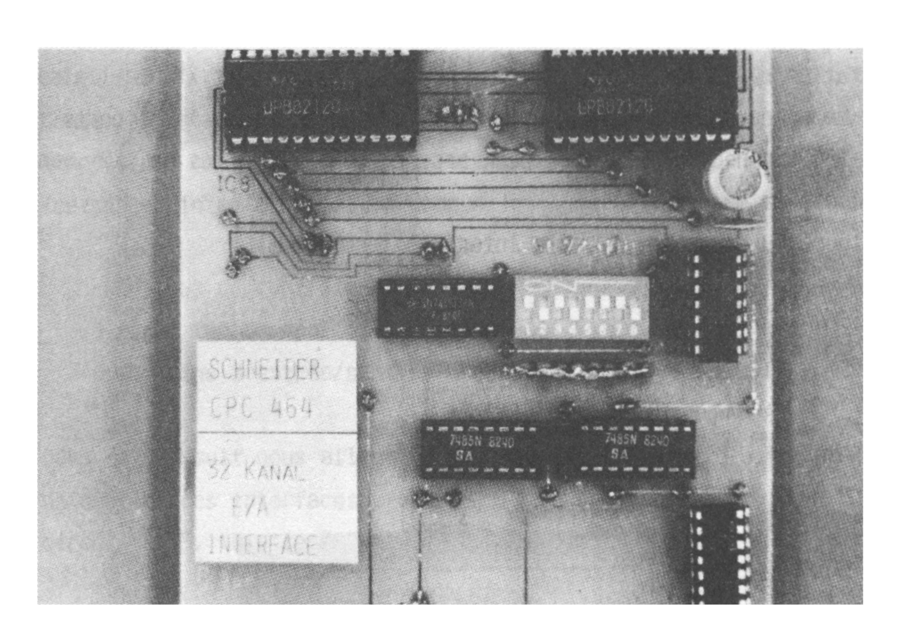
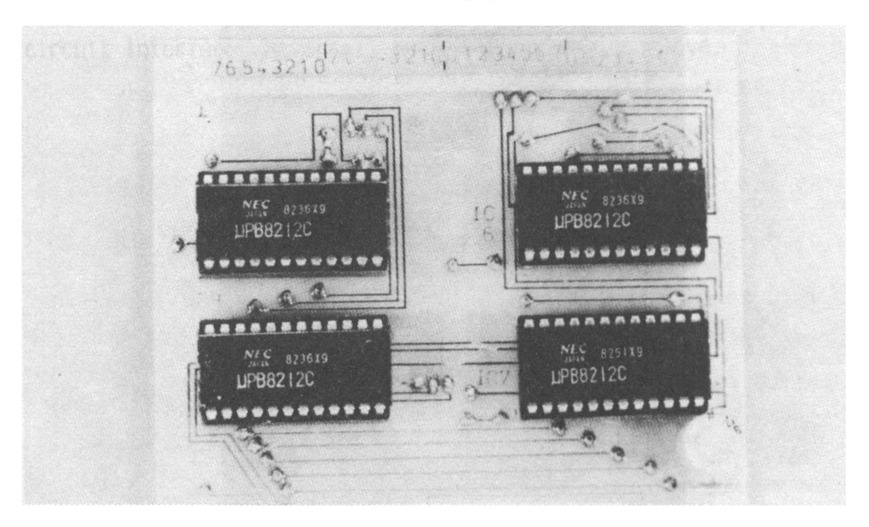


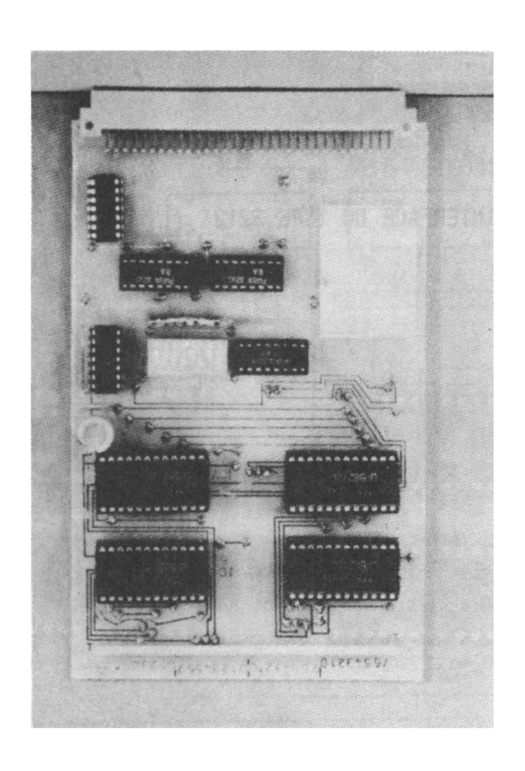
FIGURE 58

LES 4 CIRCUITS INTERFACE DU TYPE 8212



La liaison avec l'ordinateur peut s'effectuer au moyen d'un câble soudé sur la face inférieure du circuit imprimé.
En principe cette carte est destinée à être insérée sur la carte adaptation ou la carte extension au moyen du connecteur X1. La liaison avec le monde extérieur s'opère avec l'un (ou plusieurs) des ports 8 bits 1-4 (connecteur X2). Les deux broches aux extrémités de X2 sont reliées à la masse.
La figure 59 présente la carte interface terminée.

FIGURE 59
LA CARTE INTERFACE TERMINEE



13. INTERFACES E/S PARALLELES

Lorsque l'on désire faire entrer en contact son ordinateur avec le monde extérieur, lorsque l'on veut transmettre ou recevoir des données, on nécessite une interface spéciale.
Toutes ces interfaces ont en commun les sous-groupes suivants:

- logique de contrôle et de commande
- étage tampon pour le BUS de données
- au moins 8 entrée/sorties programmables

Dans ce qui suit nous allons vous présenter les possibilités étendues de deux de ces interfaces. Vous allez d'abord apprendre à connaître le circuit 8255, puis le Z80-PIO.

Chacun de ces deux circuits a ces propres avantages, en particulier le Z80-PIO est bon marché et disponible partout. Cela se paye par quelques complications de programmation par rapport au 8255, un circuit interface universel, mais d'un prix plus élevé.

LE CIRCUIT INTERFACE 8255

Vous trouverez à la figure 60 le brochage de ce circuit intégré ainsi que son schéma synoptique à la figure 61.

Le 8255 est divisé en divers groupes dont voici les fonctions:

1. LOGIQUE DE COMMANDE ECRITURE/LECTURE

Cette partie s'occupe de tous les problèmes de transmission entre l'ordinateur et le circuit périphérique. C'est ici également que l'on détermine si les PORTs du CI travaillent en entrée ou en sortie. Elle décide aussi si les signaux qui arrivent doivent être interprétés comme des données ou comme des instructions de commandes. Nous reviendrons au cours du développement sur les différentes significations de ces commandes ainsi que sur leur programmation.

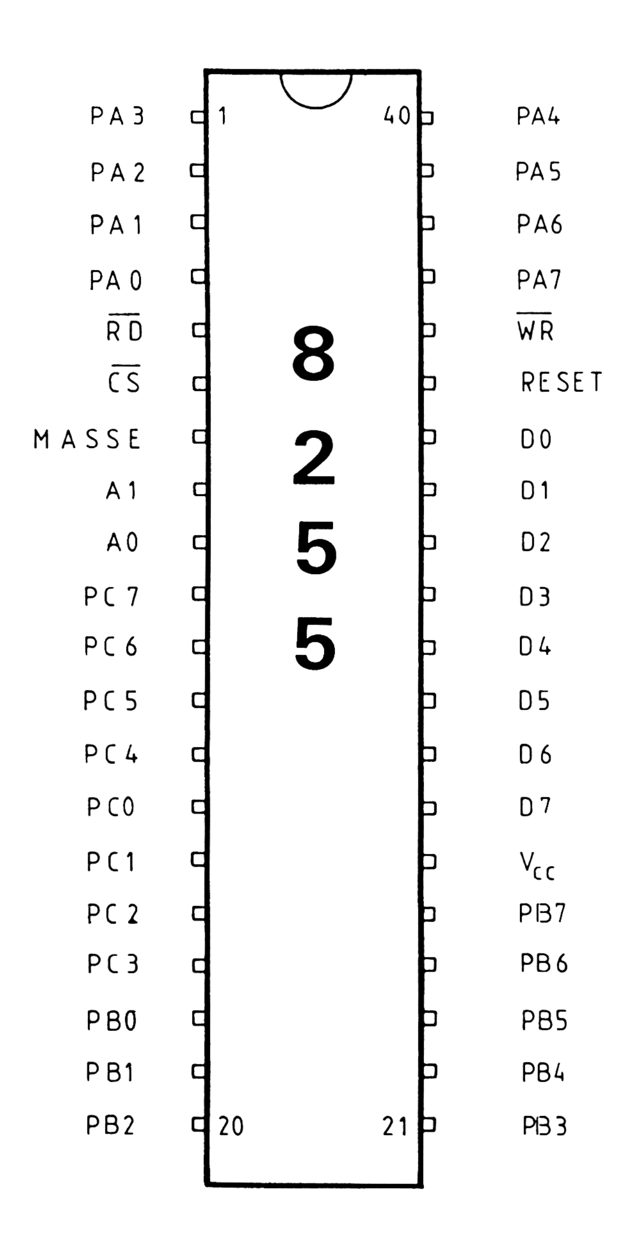
2. BUFFER DE BUS DE DONNEES

Tous les signaux en provenance de l'ordinateur commencent par être stockés ici avant d'être traités par la suite.

3. PORTS

Le 8255 dispose de 8 ports de 8 bits pouvant être individuellement programmés en entrée ou en sortie. Ces différents ports sont représentés à la figure 62.

FIGURE : 60 8255



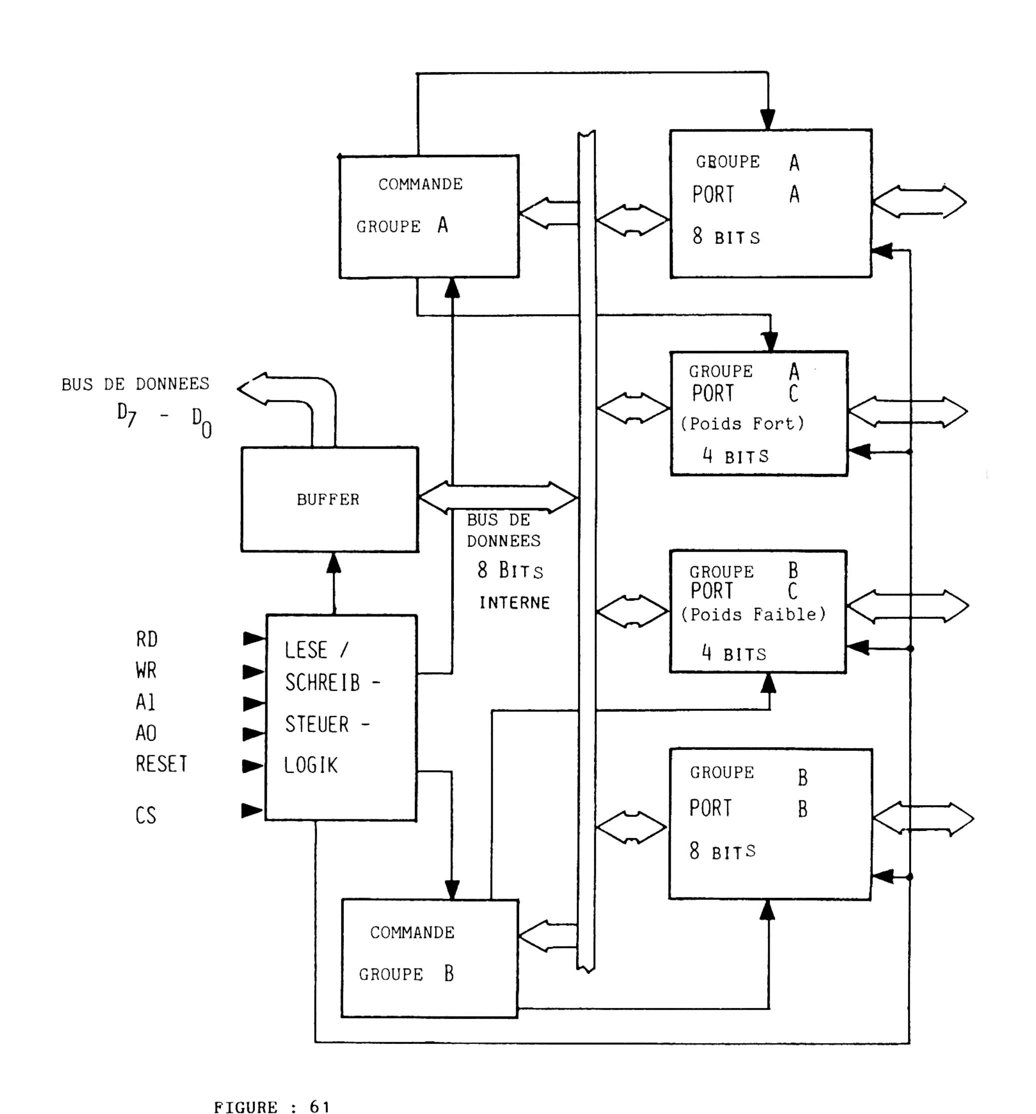
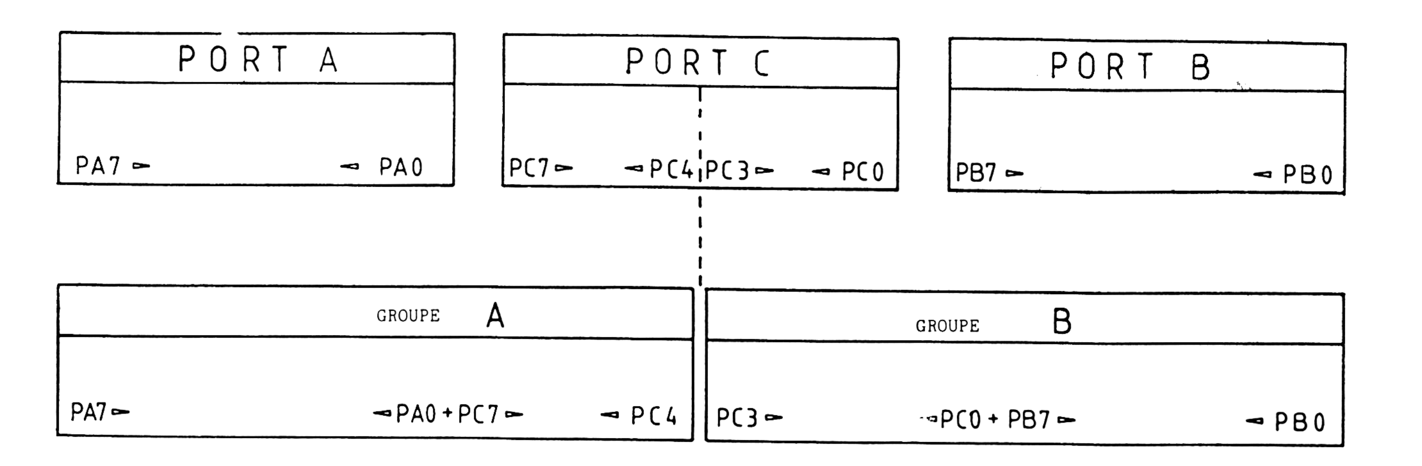


FIGURE : 61

ORGANISATION INTERNE DU 8255

8255

FIGURE 62 : STRUCTURE DES PORTS DU 8255



Remarquez que le port C occupe un emplacement particulier. Les 4 bits de poids faible C0-C3 peuvent être ajoutés au port B et les 4 bits de poids fort C4-C7 au port A, on obtient alors deux ports à 12 bits.

Le 8255 dispose au total de 40 broches dont nous allons maintenant étudier plus en détail la signification.

PORT A --- bits de données PA7 - PA0, broches 37-40 et 1-4
PORT B --- bits de données PB7 - PB0, broches 25-21 et 20-18
PORT C --- bits de données PC7 - PC0, broches 18-10

Ces 24 bits peuvent être programmés soit en entrée soit en sortie, le signal est compatible TTL, on peut lui faire débiter jusqu'à 1 mA.

READ (-RD-), lecture, broche 5

Un L sur cette broche indique que le 8255 est prêt à transmettre des données au CPU (c'est le CPU qui lit).

WRITE (-WR-), écriture, broche 36

Fonctionnement similaire à READ. Un niveau L indique que le CPU envoie des données dans le buffer du 8255 (c'est le CPU qui écrit).

RESET , initialisation, broche 35

Un niveau L fait initialiser tous les registres du 8255 et les ports A, B et C sont configurés en entrée.

A0, A1, lignes d'adresses, broches 8 et 9

Avec ces deux bits on peut fabriquer 4 adresses différentes, ces 4 adresses suffisent à la commande des registres internes du 8225:

A1	A0	signification
0	0	Les données du BUS de données sont transmises au port A.
0	1	Les données du BUS de données sont transmises au port B.
1	0	Les données du BUS de données sont transmises au port C.
0	0	Les données du BUS de données sont interprétées comme signaux de commande.

CS (-Chip-Select-), sélection du circuit, broche 6

Comme nous l'avons vu, ce circuit est adressé avec seulement les deux bits A1 et A0. La validation proprement dite du circuit a lieu avec un signal Chip-Select sur la broche 6. Tant que cette entrée est au niveau H, le 8255 est déconnecté. Il est ainsi possible de brancher plusieurs de ces PIOs que l'on activera successivement en envoyant au bon moment un niveau L sur la broche 6.
Nous verrons plus tard un montage faisant fonctionner jusqu'à quatre 8255.

MODES DE FONCTIONNEMENT DU 8255

Il a déjà été fait allusion aux trois modes de fonctionnement du 8255, que voici:

MODE 0: Fonctionnement standard sans handshake

MODE 1: Fonctionnement avec handshake

MODE 2: BUS de données bidirectionnel avec handshake

Ces modes sont programmables à l'aide d'un registre de commande. Nous allons maintenant passer en revue les différents modes de fonctionnement.

MODE 0

Ceci est le mode standard, il est caractérisé par les propriétés suivantes:

- -- Deux ports 8 bits et deux ports 4 bits
- -- Chaque port peut être programmé en entrée ou en sortie
- -- Les entrées et sorties ne possèdent pas de mémoire tampon
- -- Il existe dans ce mode 16 configurations d'E/S différentes, elles sont représentées à la figure 63

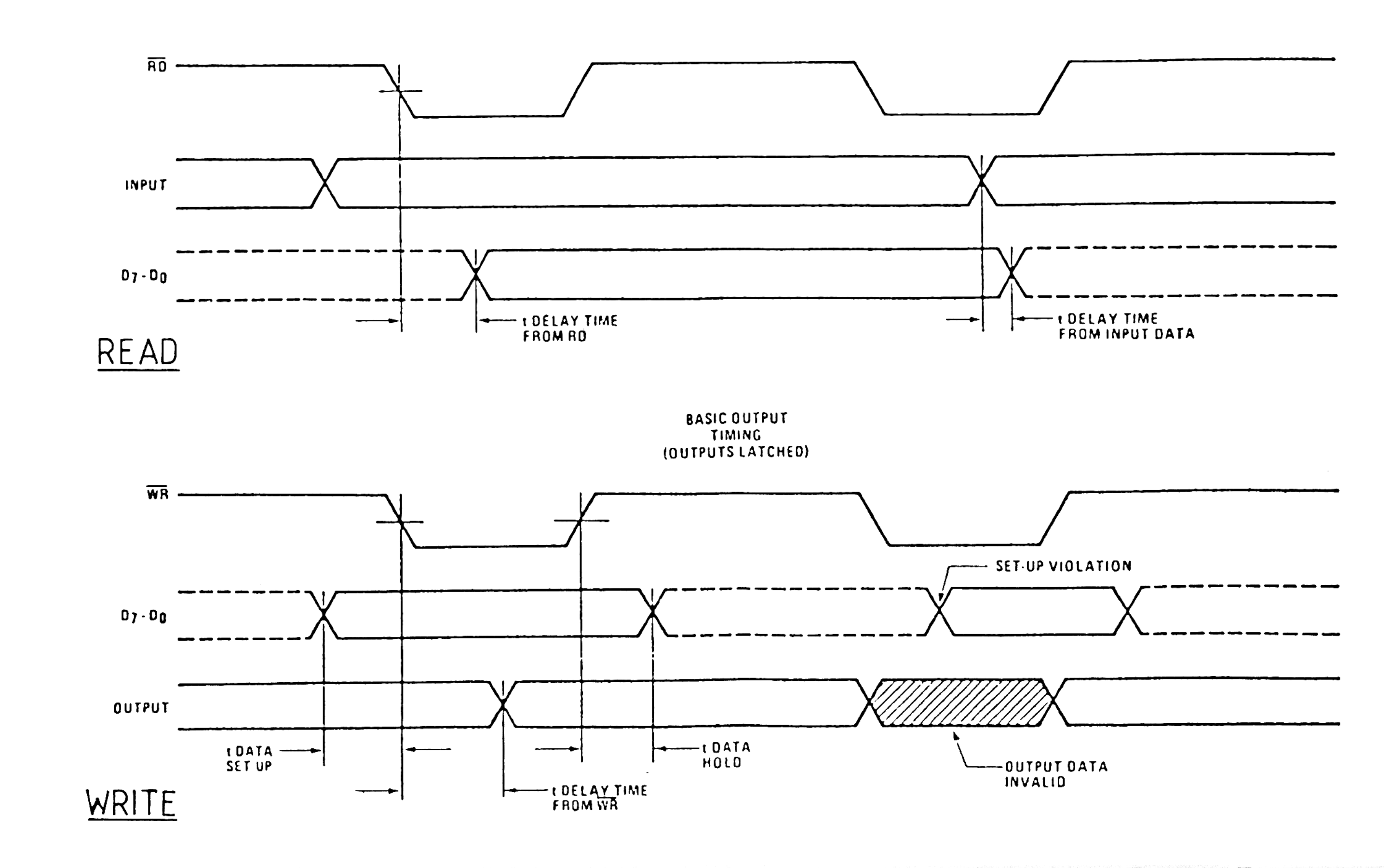
FIGURE 63

LES 16 CONFIGURATIONS POSSIBLES EN MODE 0

				GROUPE A		GROUPE B	
D4	D3	D1	D0	PORT A	PORT C bit 4-7	PORT B	PORT C bit 0-3
0	0	0	0	sortie	sortie	sortie	sortie
0	0	0	1	sortie	sortie	sortie	entrée
0	0	1	0	sortie	sortie	entrée	sortie
0	0	1	1	sortie	sortie	entrée	entrée
0	1	0	0	sortie	entrée	sortie	sortie
0	1	0	1	sortie	entrée	sortie	entrée
0	1	1	0	sortie	entrée	entrée	sortie
0	1	1	1	sortie	entrée	entrée	entrée
1	0	0	0	entrée	sortie	sortie	sortie
1	0	0	1	entrée	sortie	sortie	entrée
1	0	1	0	entrée	sortie	entrée	sortie
1	0	1	1	entrée	sortie	entrée	entrée
1	1	0	0	entrée	entrée	sortie	sortie
1	1	0	1	entrée	entrée	sortie	entrée
1	1	1	0	entrée	entrée	entrée	sortie
1	1	1	1	entrée	entrée	entrée	entrée

REMARQUE: Après la mise en marche ou après un RESET tous les ports sont configurés en entrée.

FIGURE 64 : DIAGRAMME DES TEMPS (Read-Write) EN MODE 0



En mode 0 les données ne sont pas stockées dans en buffer.
On voit à la figure 64 que les données (D7-D0) apparaissent avec un léger décalage après le signal RD. De même on retrouve ce retard par rapport à WR en écriture.

MODE 1

Il a les caractéristiques suivantes:

-- Deux ports A et B
-- Chaque port inclue 8 bits de données et 4 bits de commande
-- Présence d'une mémoire tampon, pour les sorties et pour les entrées
-- Les 4 bits de commande reflètent l'état logique des bits de données

La différence majeure avec le mode 0 réside dans le fait que nous avons ici des signaux de contrôle autorisant ce que l'on appelle le HANDSHAKING (ou technique de la "poignée de main"). Ceux-ci permettent aux circuits périphériques ou au CPU de signaler qu'ils sont prêt à recevoir ou à envoyer des données, et de confirmer par la suite la bonne réception de ces données.

Ce surcroît de signaux ne laisse que 16 lignes pour la communication, 4 des bits du port C étant réservés pour le handshaking.
Suivant que l'on se trouve en entrée ou en sortie, les mots de commande n'ont pas le même effet.

mode 1 entrée, signaux de commande

-STB- = Strobe input broche PC 4 pour port A
broche PC 2 pour port B

Un niveau L sur sur cette broche fait charger les données dans le buffer d'entrée.

IBF = Input Buffer Full broche PC 5 pour port A
broche PC 1 pour port B

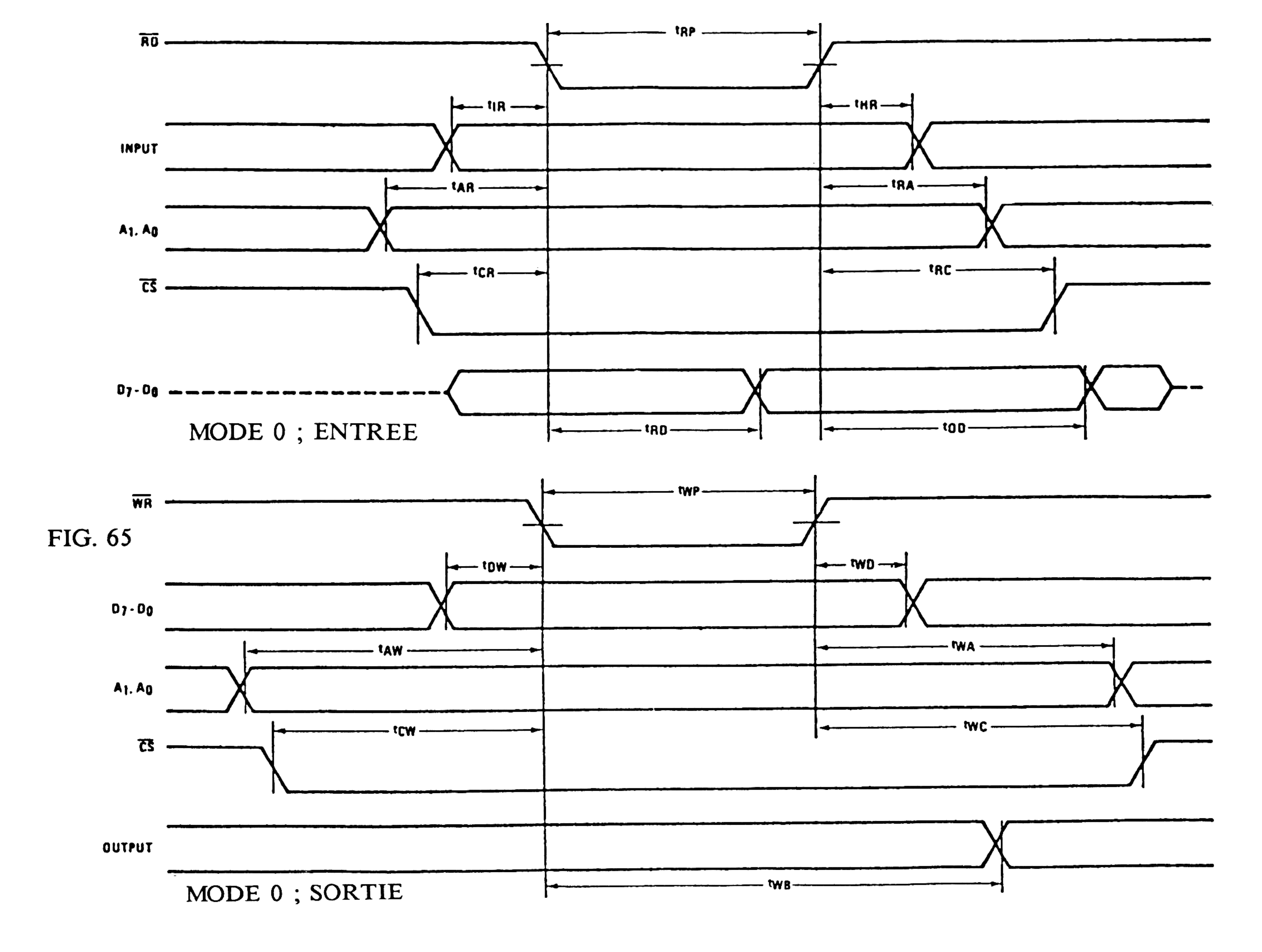
Lorsque les données ont été chargées, l'état de cette broche passe à H et signale ainsi que tout c'est bien passé. Ce signal est déclenché par un front descendant de STB et remis à 0 après un front montant de RD.
Le diagramme des temps des différents signaux en entrée est représenté en haut de la figure 66.

mode 1 sortie, signaux de commande

Lorsque les ports sont programmés en sortie nous avons d'autres signaux de commande:

-OBF- = Output Buffer Full broche PC 7 pour port A
broche PC 1 pour port B

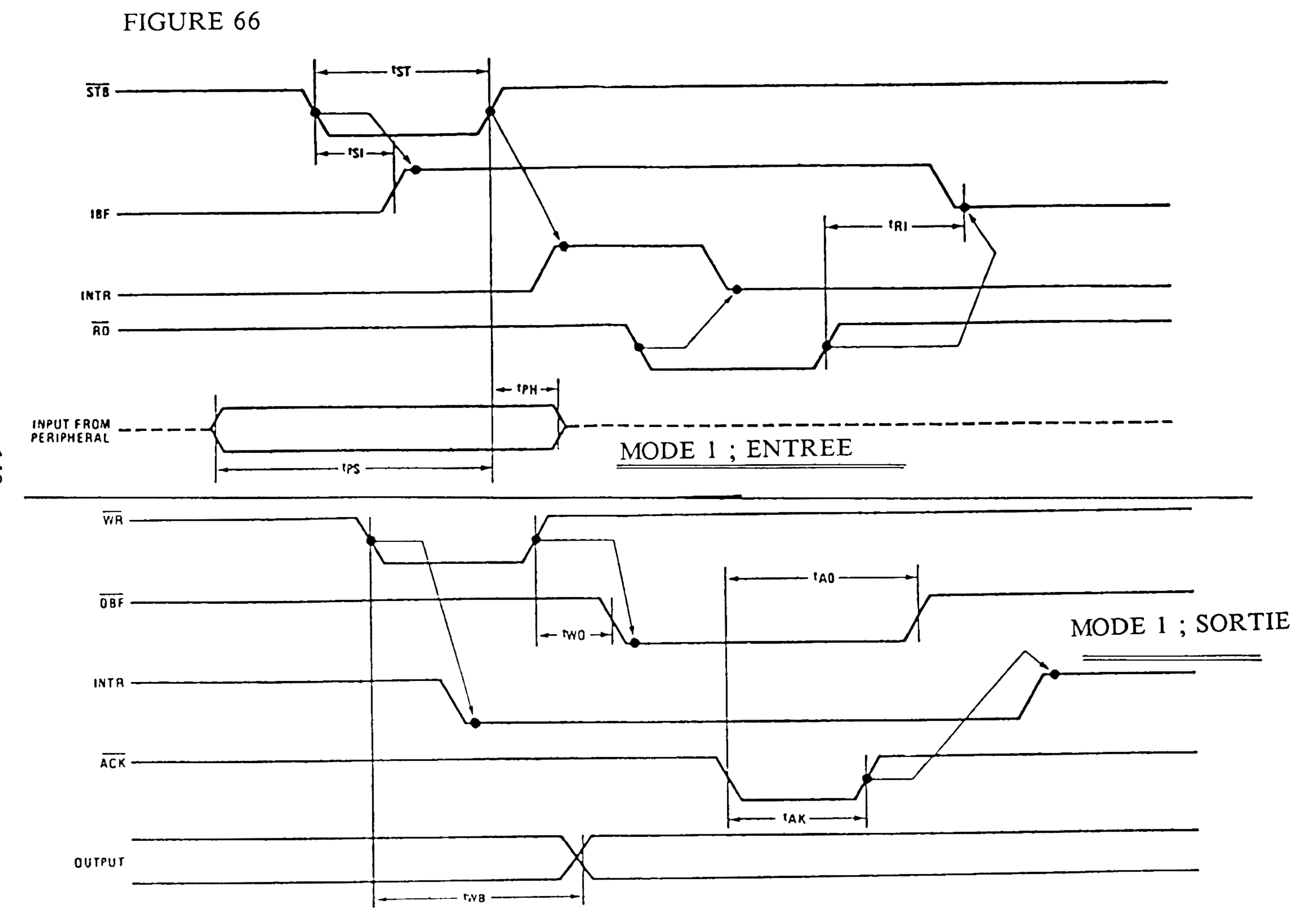
Un niveau L signale que le CPU vient d'écrire des données dans dans le registre de sortie. OBF est activé par un front positif sur WR et annulé par un front descendant du signal ACK. Voyez aussi le bas de la figure 66.



RD
INPUT
A1, A0
CS
D7-D0
tRP
tIR
tHR
tAR
tRA
tCR
tRC
tRD
tDD
MODE 0 ; ENTREE
WR
D7-D0
A1, A0
CS
OUTPUT
tWP
tDW
tWD
tAW
tWA
tCW
tWC
tWB
MODE 0 ; SORTIE

FIG. 65

FIGURE 66


STB
IBF
INTR
RD
INPUT FROM PERIPHERAL
tST
tSI
tRI
tPH
tPS
MODE 1 ; ENTREE
WR
OBF
INTR
ACK
OUTPUT
tWO
tAO
tAK
tWB
MODE 1 ; SORTIE

-ACK- = Acknowledge Input   broche PC 6 pour port A
                                  broche PC 2 pour port B

C'est ici que le circuit périphérique signale, en mettant un niveau L, qu'il a bien reçu les données en provenance du CPU via le port A ou B. Si par contre cette entrée est au niveau H, les ports de sortie se mettant en état haute impédance.

La totalité des configurations possibles en mode 1 vous donnée aux figures 68 (entrée) et 69 (sortie).

MODE 2

Ce mode constitue une entrée/sortie bidirectionnelle synchrone, et ne travaille qu'avec le groupe A. Comme cette technique est utilisée assez rarement en pratique, nous ne nous y attarderons donc pas.

La programmation du PIO 8255 se fait par l'intermédiaire du registre de commande, dont vous pouvez voir tous les détails à la figure 67.

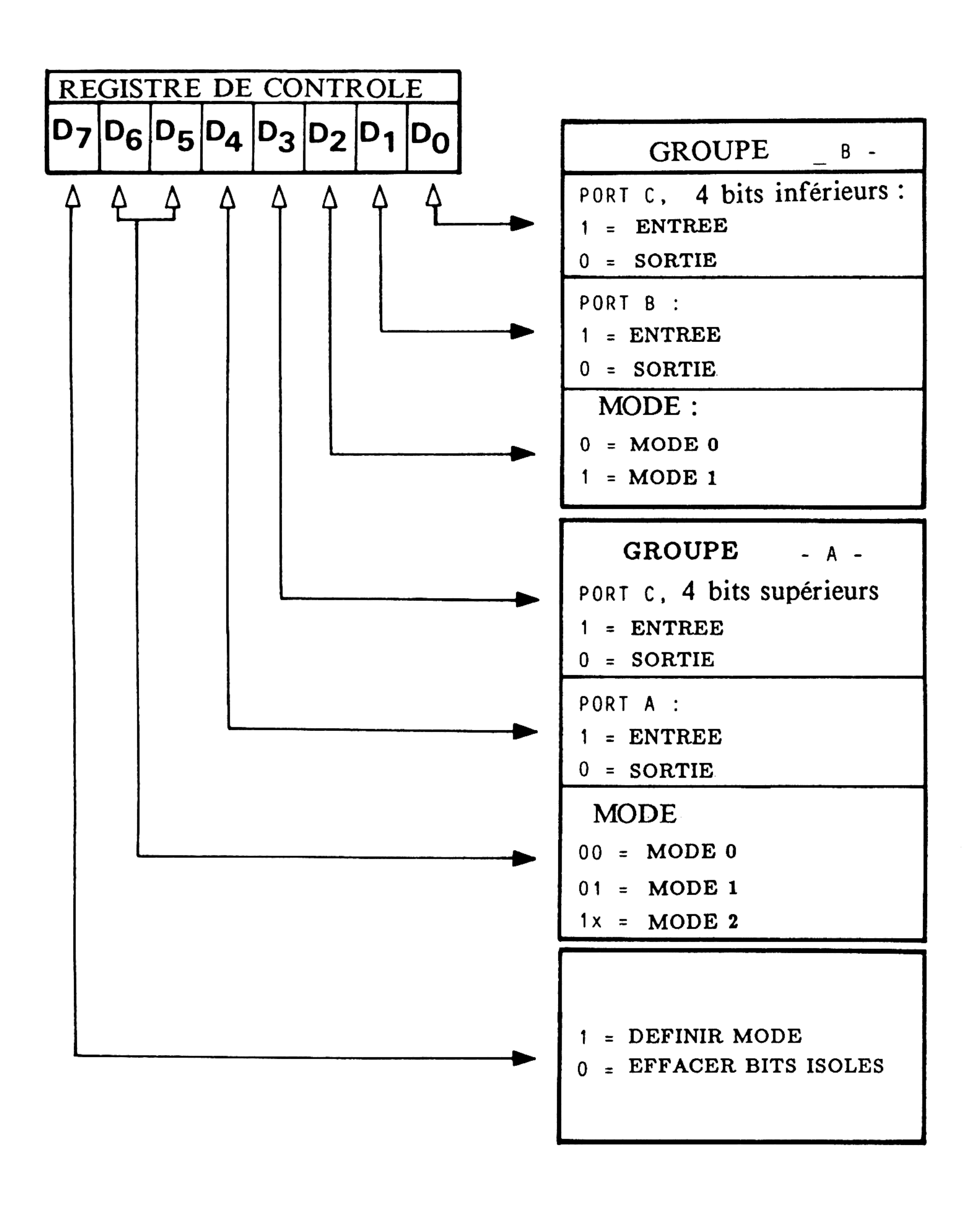

REGISTRE DE CONTROLE
D7 D6 D5 D4 D3 D2 D1 D0
GROUPE _ B -
PORT C, 4 bits inférieurs :
1 = ENTREE
0 = SORTIE
PORT B :
1 = ENTREE
0 = SORTIE
MODE :
0 = MODE 0
1 = MODE 1
GROUPE - A -
PORT C, 4 bits supérieurs
1 = ENTREE
0 = SORTIE
PORT A :
1 = ENTREE
0 = SORTIE
MODE
00 = MODE 0
01 = MODE 1
1x = MODE 2
1 = DEFINIR MODE
0 = EFFACER BITS ISOLES

FIGURE 68
CONFIGURATION DU PORT
EN SORTIE-MODE 1

PORT -A-

REGISTRE DE CONTROLE

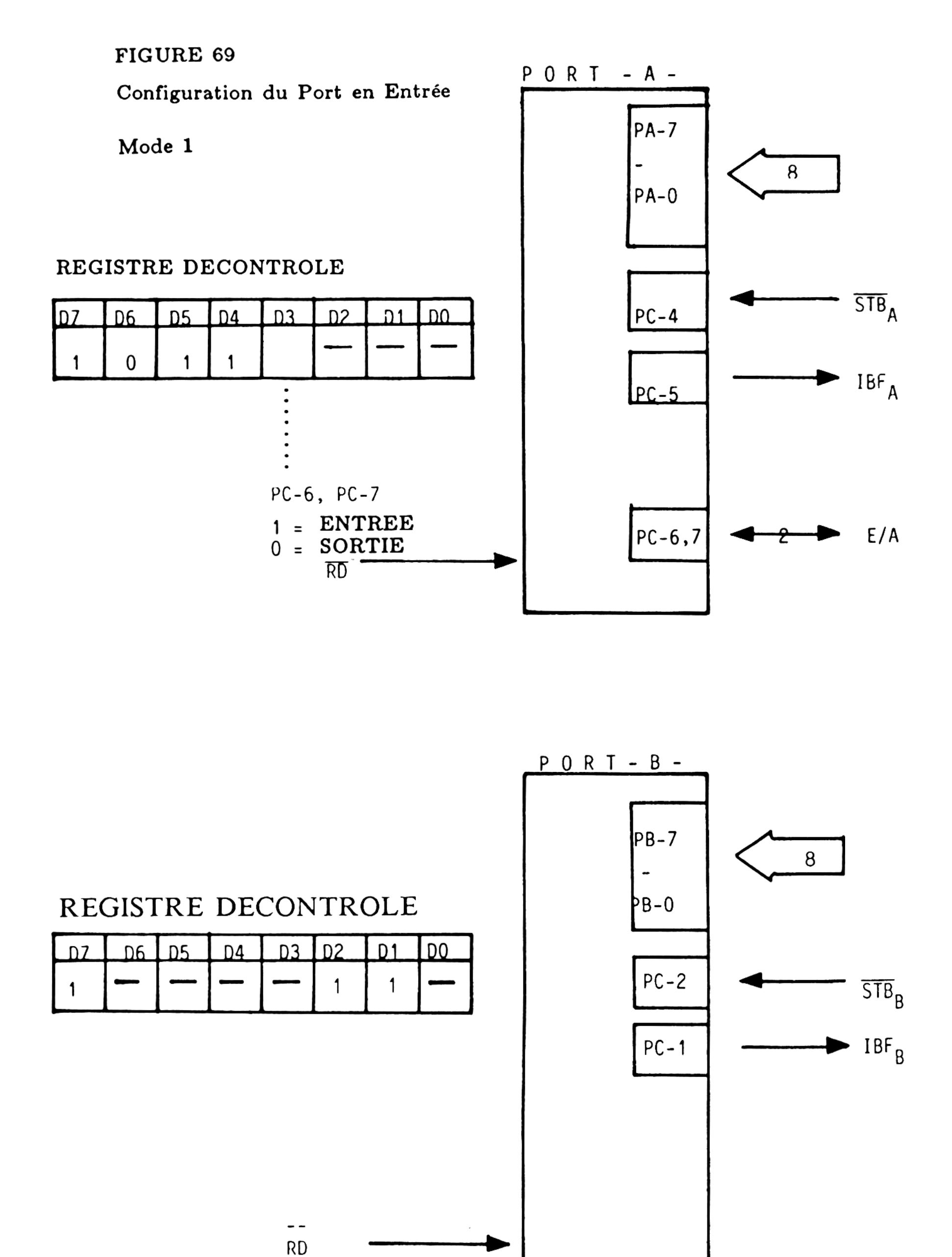
D7	D6	D5	D4	D3	D2	D1	D0
1	0	1	0		—	—	—

PC4 - 5
1 = Entrée
0 = Sortie

PORT -B-

REGISTRE DE CONTROLE

D7	D6	D5	D4	D3	D2	D1	D0
1	—	—	—	—	1	0	—


FIGURE 69
Configuration du Port en Entrée
Mode 1
REGISTRE DECONTROLE
D7 D6 D5 D4 D3 D2 D1 D0
1 0 1 1 — — —
PC-6, PC-7
1 = ENTREE
0 = SORTIE
RD
PORT -A-
PA-7
-
PA-0
8
PC-4
STBA
PC-5
IBFA
PC-6,7
2
E/A
REGISTRE DECONTROLE
D7 D6 D5 D4 D3 D2 D1 D0
1 — — — — 1 1 —
PORT - B -
PB-7
-
PB-0
8
PC-2
STBB
PC-1
IBFB
RD

13.1. 8255 avec décodeur d'adresses simple

Le PIO fait certainement partie des circuits interface les plus employés avec un micro-ordinateur. Vous aurez l'occasion de voir dans ce livre que le PIO bénéficie d'un large champ d'applications. Nous allons décrire 4 montages différents d'interfaces parallèles pour que vous puissiez choisir la plus adaptée à vos besoins.

Deux circuits différents seront utilisés, d'une part le 8255 dont vous avez déjà fait la connaissance au chapitre 13, et d'autre part le Z80-PIO. Ces deux circuits intégrés se distinguent sensiblement par leur prix et par leurs performances.
Pour chaque CI utilisé vous aurez le choix entre un décodage d'adresses simple comme au chapitre 6.1 et le décodage universel du chapitre 6.2.

Vous pouvez voir à la figure 70 un montage utilisant le PIO 8255 et un décodage d'adresses simple. Pour une meilleure clarté le BUS de données (D7-D0) à été représenté par une flèche. La broche 35 (RESET) du PIO est attaquée par un classique du genre. Il s'agit d'une cellule de temporisation (R,C1) qui permet de déclencher un RESET, avec un petit délai à chaque mise sous tension.

Les circuits intégrés IC1-IC4 constituent un décodeur simple pour les adresses F8Fx-FBFx. Bien que vous puissiez programmer d'autres adresses avec les inters DIL, ce sont les seules autorisées pour les E/S.

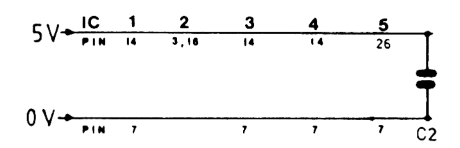


FIGURE 70

INTERFACE PIO AVEC LE 8255

ADRESSAGE:

Pour l'adressage veuillez vous reporter au chapitre 6.1.
Si par exemple le décodeur est programmé sur l'adresse F8Fx, on aura les adresses suivantes pour le PIO:

```
++++++++++++++++++++++++++++++++
++                            ++
++   port A    adresse: F8F0  ++
++   port B    adresse: F8F1  ++
++   port.C    adresse: F8F2  ++
++   registre                 ++
++   de                       ++
++   contrôle  adresse: F8F3  ++
++                            ++
++++++++++++++++++++++++++++++++
```

Rappelons la position des inters DIL affectés aux bits A11-A8:

A11	A10	A9	A8	=bin.	=hex.
OFF	ON	ON	ON	1000	"8"

REALISATION DU MONTAGE:

Le circuit imprimé (simple face !) est reproduit à la figure 71 tandis que le schéma d'implantation se trouve en figure 72.

LISTE DES COMPOSANTS:

IC 1	=	74LS30	IC 2	=	74LS85
IC 3	=	74LS08	IC 4	=	74LS00
IC 5	=	8255-AC5 (AC5 = 4 MHz)			
Rn	=	Réseau de 4 résistances 4,7k			
DIL	=	Quadruple inter DIL			
C1	=	10 uF/16 V			
C2	=	100 nF			
R	=	4,7kOhm			
X1	=	Connecteur 64 broche, type a+c			
X2	=	Connecteur à 26 picots au pas de 2,54 mm			

La réalisation ne devrait pas poser de problème. A côté des trois ports, vous disposez en sortie, sur le connecteur X2, de la masse et du +5V.

La liaison avec l'ordinateur peut s'effectuer de deux manières différentes:

La plus simple consiste à enficher l'interface sur la carte adaptation ou sur la carte extension.

Si vous voulez la relier directement au CPC 464 vous devez souder un câble plat sur le circuit imprimé, côté cuivre. On peut se passer dans ce cas du connecteur X1.

Pour essayer ce PIO vous trouverez à la figure 73 un petit programme de test.

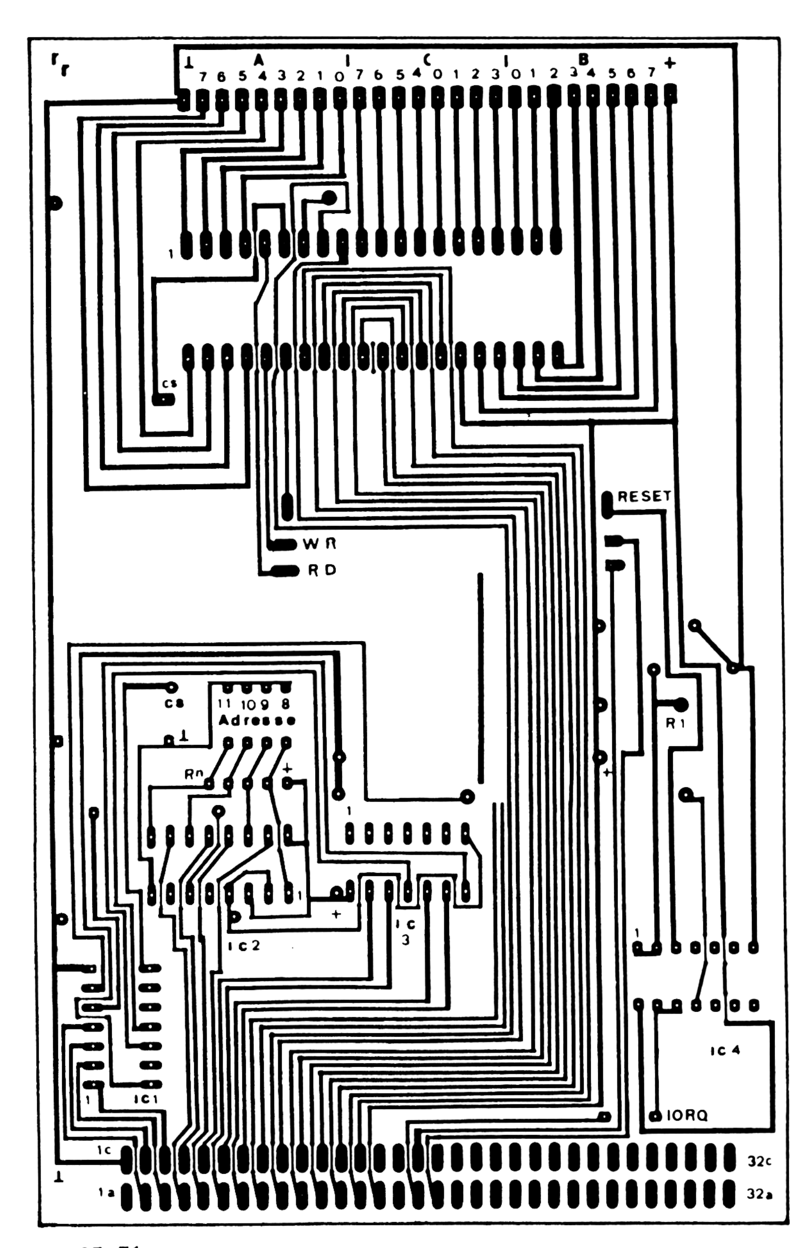


FIGURE 71

CIRCUIT IMPRIME DE L'INTERFACE PIO A 8255

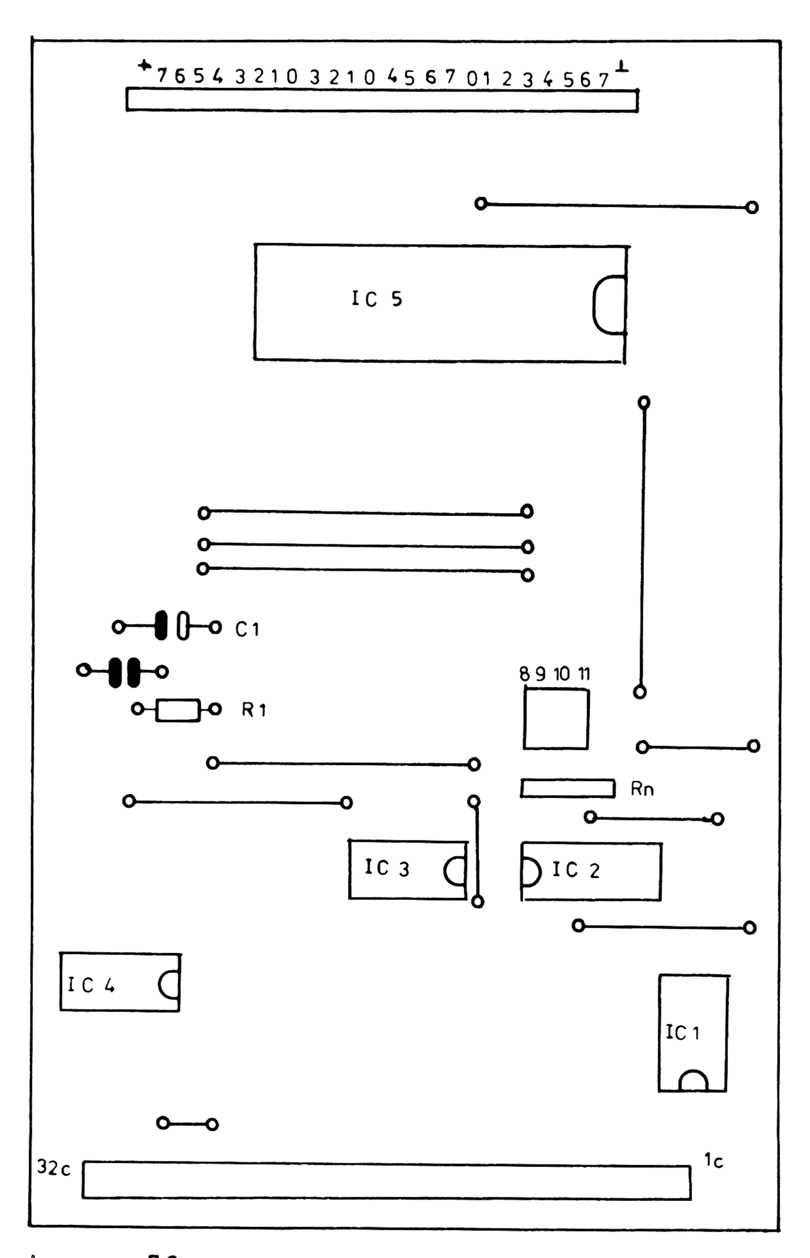
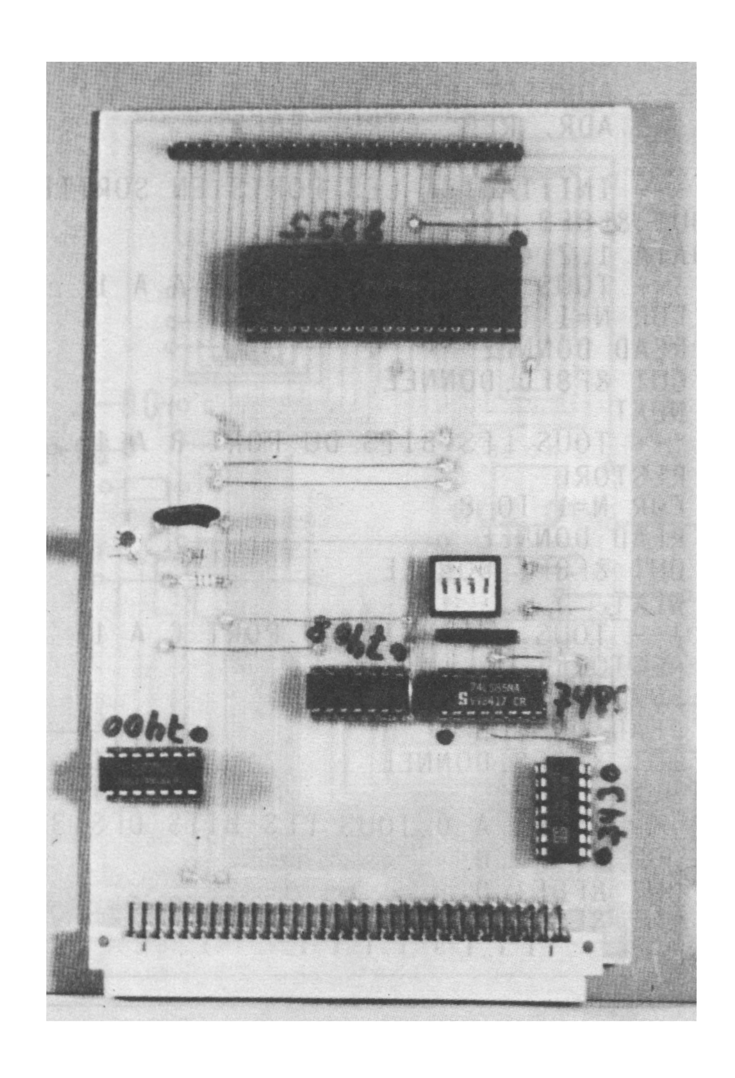


ABBILDUNG: 72

```
10 '+++ PROGRAMME TEST POUR CPC 464/PIO
20 '--- ADRESSE PORT A: F8F0
30 '--- ADRESSE PORT B: F8F1
40 '--- ADRESSE PORT C: F8F2
50 '--- ADR. REG. CTRL: F8F3
60 '
70 '--- INITIALISE LES PORTS EN SORTIE
80 OUT &F8F3,128
90 DATA 1,2,4,8,16,32,64,128
100 '-- TOUS LES BITS DU PORT A A 1
110 FOR N=1 TO 8
120 READ DONNEE
130 OUT &F8F0,DONNEE
140 NEXT
150 '-- TOUS LES BITS DU PORT B A 1
160 RESTORE
170 FOR N=1 TO 8
180 READ DONNEE
190 OUT &F8F1,DONNEE
200 NEXT
210 '-- TOUS LES BITS DU PORT C A 1
220 RESTORE
230 FOR N=1 TO 8
240 READ DONNEE
250 OUT &F8F2,DONNEE
260 NEXT
270 '-- REMET A 0 TOUS LES BITS DES 3 PORTS
280 OUT &F8F0,0
290 OUT &F8F1,0
300 OUT &F8F2,0
```

FIGURE 74

ASPECT DE L'INTERFACE 8255-PIO TERMINEE



13.2 8255 AVEC DECODEUR D'ADRESSES UNIVERSEL

Pour pouvoir exploiter pleinement les capacité du 8255, nous allons maintenant décrire une interface équipée du décodeur d'adresses universel du chapitre 6.2.

Il est possible de sélectionner les bits A11-A4 avec des inters DIL, les 4 bits supérieurs étant fixés à "F". Le tableau suivant résume les possibilités d'adressage:

```
  bits      bits      bits      bits
d'adresse d'adresse d'adresse d'adresse
========= ========= ========= =========
 A15-A12   A11-A8     A7-A4     A3-A0
--------- --------- --------- ---------
   "F"       "x"       "x"       "x"
    :         :         :         :
    :         :         :         :
    :         :         :         :----A3 & A2 génèrent le
    :         :         :              signal Chip-Select,
    :         :         :              A1 & A0 sans effet.
    :         :         :
    :         :         :--------------adr. possibles:"0-F"
    :         :                        adr. autorisées:
    :         :                        "A-F" prgmé avec DIL
    :         :
    :         :------------------------adr. possibles:"0-F"
    :                                  adr. autorisées:
    :                                  "8-B" prgmé avec DIL
    :
    :----------------------------------décodage fixé à "F"
```

Un autre avantage de ce décodeur d'adresses réside dans la possibilité d'utiliser les bits A3 et A2 pour produire 4 signaux Chip-Select différents.

En liaison avec le signal de validation, broche 4 de IC 5, on peut générer les Chip-Select, actifs à L, de la manière suivante. En fonction du code formé par les bits A3 et A2, une des sorties sera au niveau L, alors que les autres restent à H.

Validation broche 4	A3	A2	= déc.	sortie de IC5 à L	= CS
0	0	0	0	15	CS 1
0	0	1	1	14	CS 2
0	1	0	2	13	CS 3
0	1	1	3	12	CS 4
1	x	x	x	bloqué	----

On voit que le signal Chip-Select ne peut être généré que si l'entrée validation, broche 4, est au niveau L, c.à.d si la bonne adresse a été décodée et que le signal IORQ soit bien présent.
Si vous désirez plus d'informations sur ce décodeur d'adresses, relisez donc le chapitre 6.2.

Le schéma complet du PIO est reproduit à la figure 75, le circuit imprimé et le schéma d'implantation se trouvent aux figures 76 et 77.

LISTE DES COMPOSANTS:

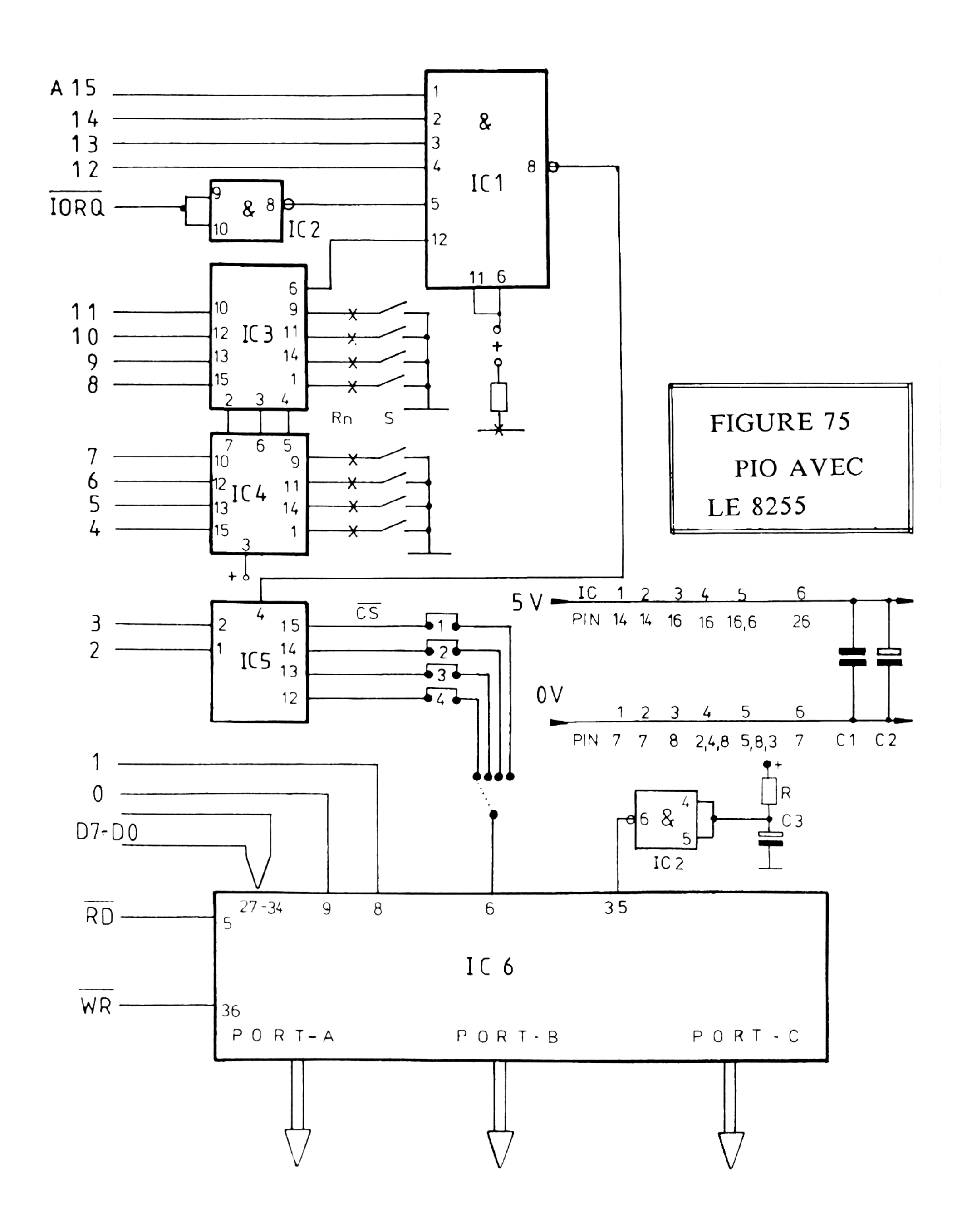
IC 1	= 74LS30	IC 2	= 74LS00
IC 3	= 74LS85	IC 4	= 74LS85
IC 5	= 74LS138	IC 6	= 8255-AC5

C 1 = 10 uF/16 V
C 2 = 100 nF
C 3 = 10 uF/16 V
R = 4,7k
Rn = Réseau de 8 résistances 4,7k
X 1 = Connecteur 64 broches, coudé, type a+c
X 2 = Connecteur à 26 picots au pas de 2,54 mm

REALISATION DU MONTAGE:

Lors de l'implantation des composants il faut faire attention à certains points. Il existe 4 possibilité de transmission des signaux Chip-Select aux circuits PIO que vous pouvez choisir à l'aide de straps. Ceux-ci sont représentés en pointillé, et repérés avec les lettres A-D, sur le schéma figure 77. Il ne faut câbler qu'UN SEUL de ces fils.

Si cela est nécessaire, vous pouvez diriger les Chip-Select sur le BUS périphérique mais dans ce cas il faut s'assurer qu'aucun autre circuit ne les y amène aussi. Pour ce faire vous pouvez utiliser les straps Z1-Z4.


A 15
14
13
12
IORQ
&
IC1
IC2
IC3
IC4
IC5
IC 6
Rn
S
CS
FIGURE 75
PIO AVEC
LE 8255
5 V
IC 1 2 3 4 5 6
PIN 14 14 16 16 16,6 26
0V
1 2 3 4 5 6
PIN 7 7 8 2,4,8 5,8,3 7 C1 C2
R
C3
D7-D0
RD
WR
27-34
PORT-A
PORT-B
PORT-C

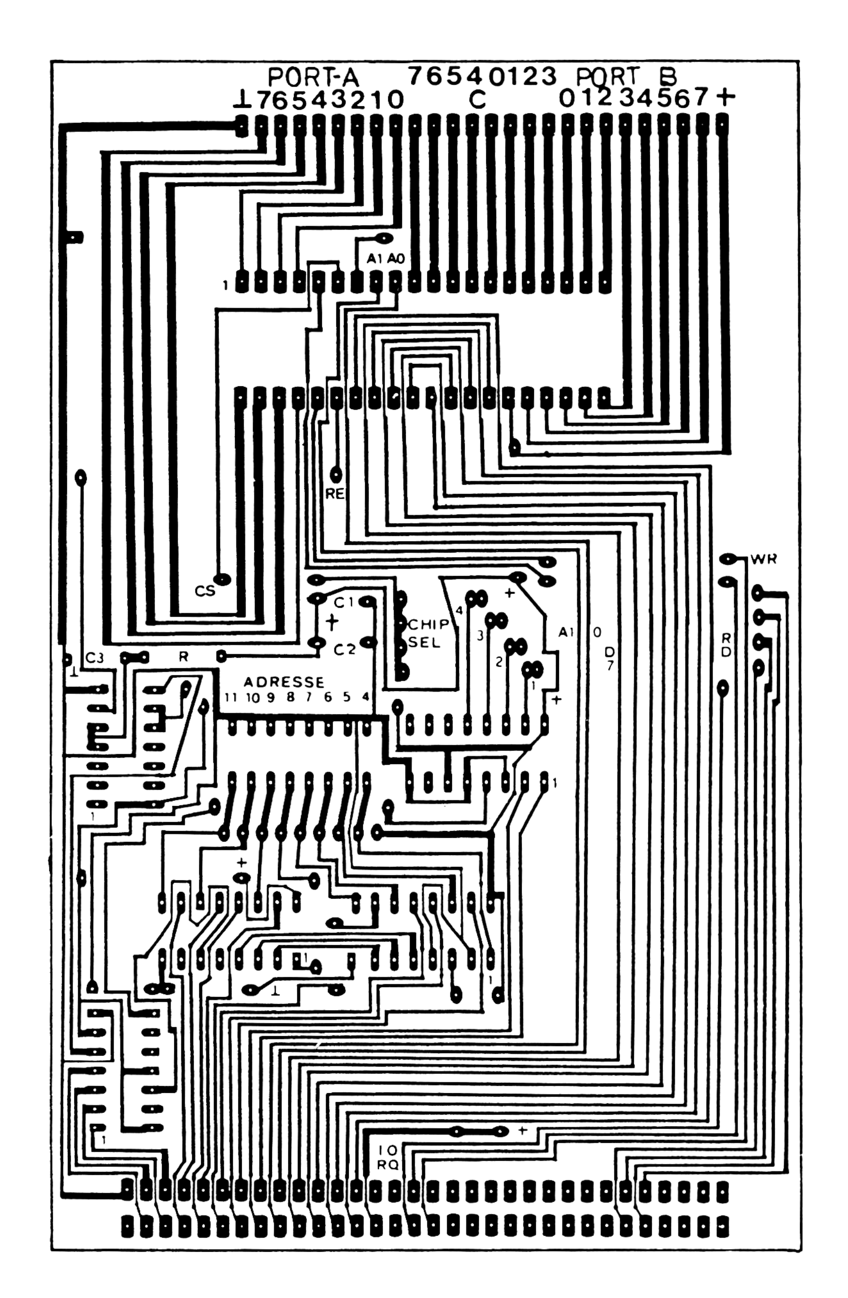


FIGURE 76

CIRCUIT IMPRIME DU PIO AVEC 8255 ET DECODEUR D'ADRESSES UNIVERSEL

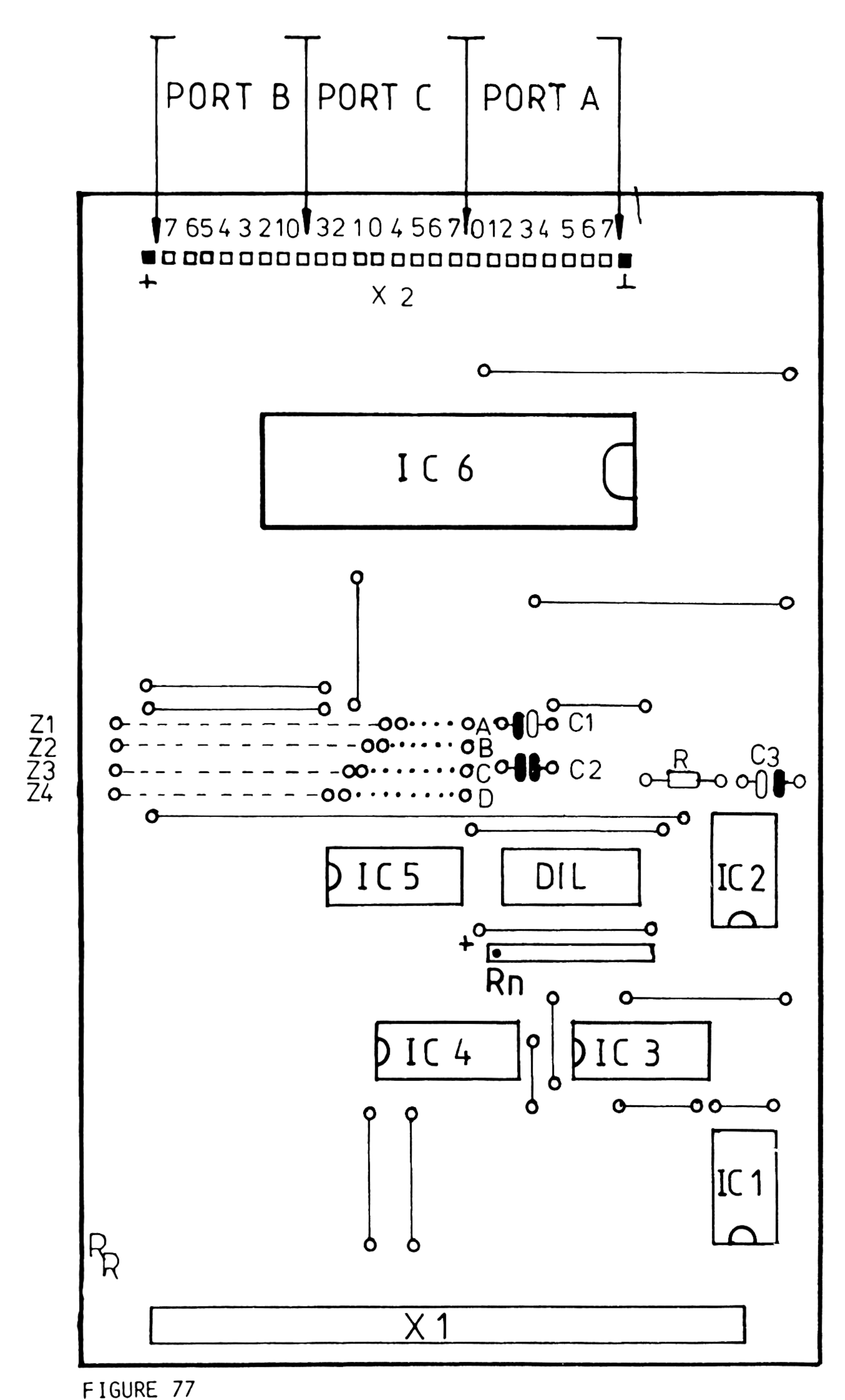


FIGURE 77

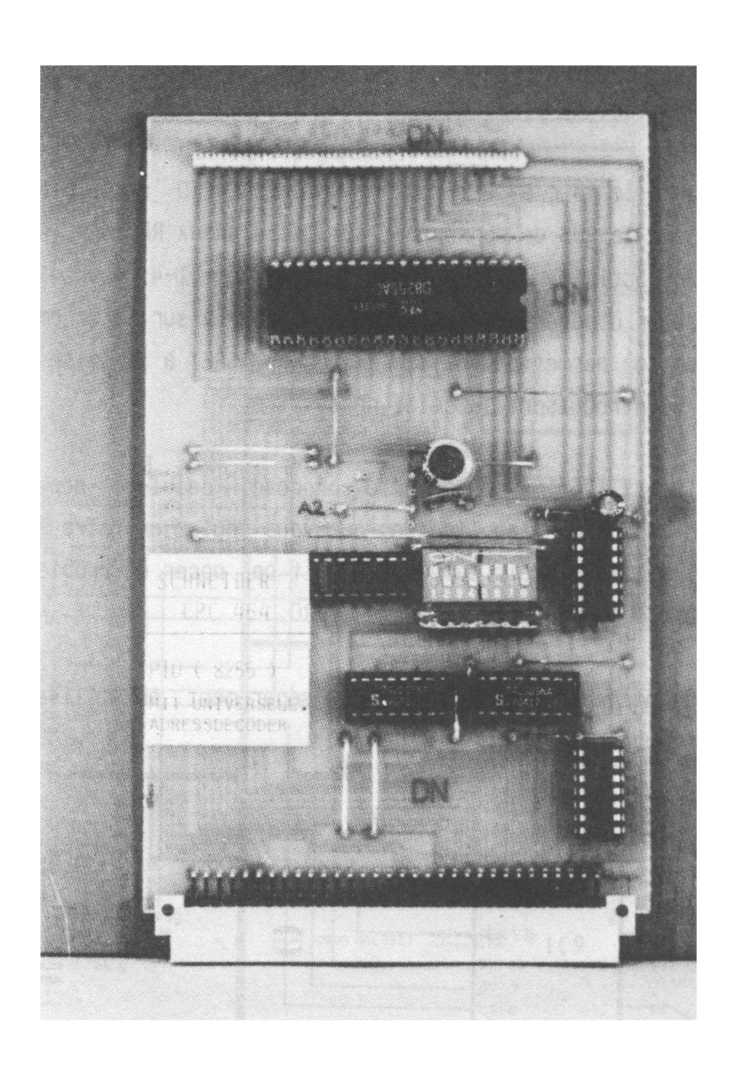
SCHEMA D'IMPLANTATION DES COMPOSANTS

Sur le connecteur X2 se trouvent les bits de données D7-D0 des trois ports A, B et C ainsi que la masse et le +5V.
La figure 78 présente un programme de démonstration, construit sur le même principe que le précédent, seul les adresses diffèrent.
La figure 79 montre la carte entièrement montée.

```
10 '+++ PROGRAMME TEST POUR CPC 464/PIO
20 '--- ADRESSE PORT A: F8A4
30 '--- ADRESSE PORT B: F8A5
40 '--- ADRESSE PORT C: F8A6
50 '--- ADR. REG. CTRL: F8A7
60 '
70 '--- INITIALISE LES PORTS EN SORTIE
80 OUT &F8A7,128
90 DATA 1,2,4,8,16,32,64,128
100 '-- TOUS LES BITS DU PORT A A 1
110 FOR N=1 TO 8
120 READ DONNEE
130 OUT &F8A4,DONNEE
140 NEXT
150 '-- TOUS LES BITS DU PORT B A 1
160 RESTORE
170 FOR N=1 TO 8
180 READ DONNEE
190 OUT &F8A5,DONNEE
200 NEXT
210 '-- TOUS LES BITS DU PORT C A 1
220 RESTORE
230 FOR N=1 TO 8
240 READ DONNEE
250 OUT &F8A6,DONNEE
260 NEXT
270 '-- REMET A 0 TOUS LES BITS DES 3 PORTS
280 OUT &F8A4,0
290 OUT &F8A5,0
300 OUT &F8A6,0
```

FIGURE 79

LA CARTE INTERFACE PIO TERMINEE. ON VOIT ICI QUE C'EST LE DEUXIEME CHIP-SELECT QUI A ETE CHOISI. AUCUN CS N'EST DIRIGE SUR LE BUS PERIPHFRIQUE. LE DECODEUR EST PROGRAMMF SUR "8A" (F8Ax).



13.3 QUATRE FOIS LE 8255

Le décodeur d'adresses universel est capable, nous l'avons déjà souligné, de produire 4 Chip-Select différents. Pour conclure en beauté sur le 8255, vous trouverez ici un montage adressant quatre 8255, vous permettant de disposer de 4 x 24 lignes d'E/S.

Comme vous pouvez le voir à la figure 80, les PIO sont branchés parallèlement sur le BUS de données et sur les signaux RD, WR, A1 et A0. Les CIs sont activés par les signaux Chip-Select 1-4. Pour plus de clarté le décodeur d'adresses n'a pas été représenté sur le schéma. On retrouve le montage permettant de déclencher un RESET à la mise sous tension, R et C introduisent le délai nécessaire.

Un tracé de circuit imprimé n'a pas été proposé, celui-ci dépendant dans une large mesure de l'application que vous voulez en faire et du nombre de 8255 utilisés. Mais cela ne devrait pas poser de problème de faire tout tenir sur une carte au format EURO.

Il peut être avantageux de monter les 8255 séparément, en utilisant la technique du wrapping.

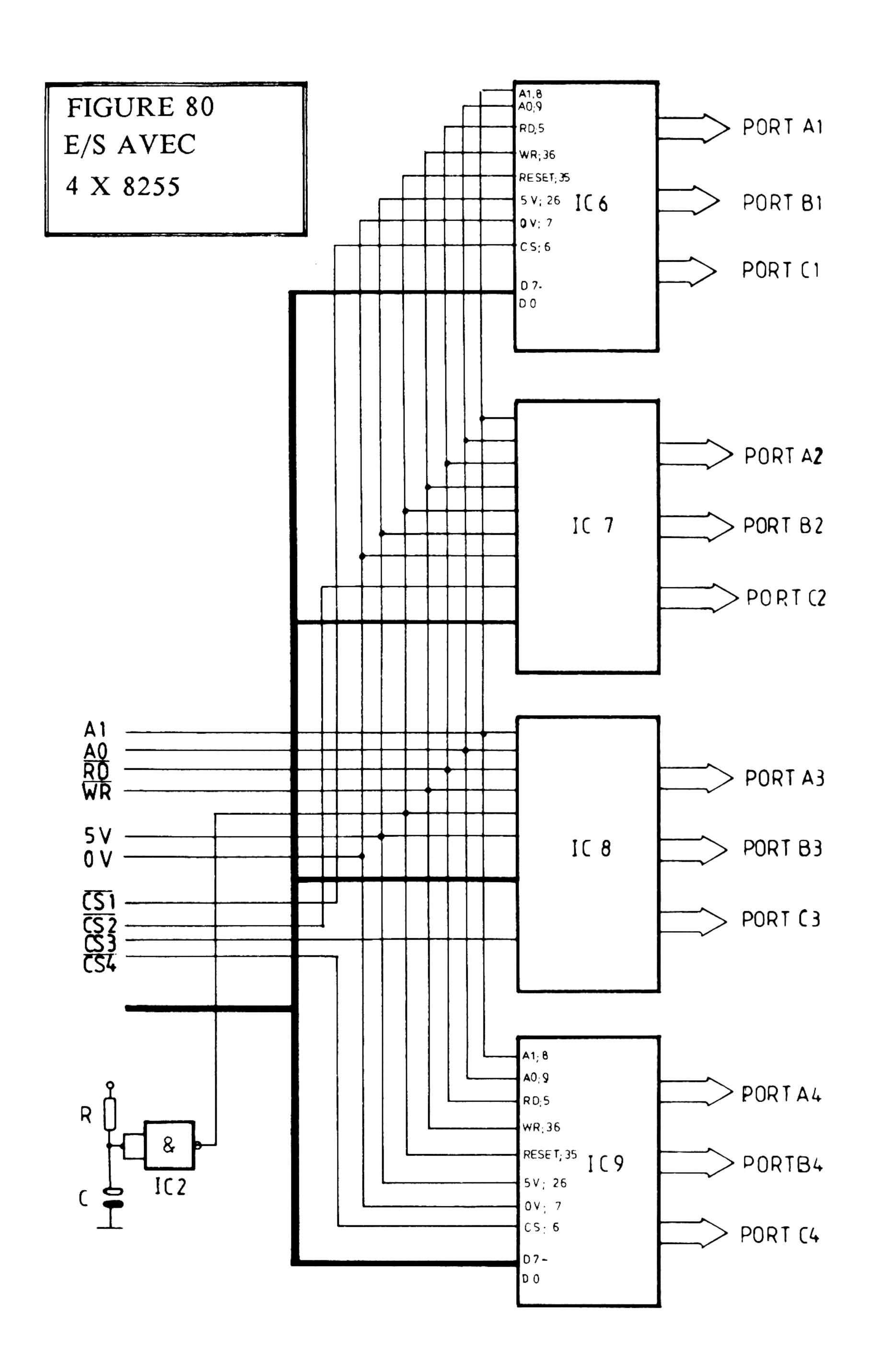


FIGURE 80
E/S AVEC
4 X 8255
A1,8
A0;9
RD;5
WR;36
RESET;35
5V; 26
0V; 7
CS; 6
D7-
D0
IC6
PORT A1
PORT B1
PORT C1
IC 7
PORT A2
PORT B2
PORT C2
IC 8
PORT A3
PORT B3
PORT C3
IC9
PORT A4
PORTB4
PORT C4
A1
A0
RD
WR
5V
0V
CS1
CS2
CS3
CS4
R
C
&
IC2

13.4 Z80-PIO : CONSTRUCTIONS ET FONCTIONNEMENT

Le Z80-PIO est un circuit E/S programmable spécialement conçu pour fonctionner dans un système à Z80. Le Z80-PIO présente quelques avantages, mais aussi quelques inconvénients par rapport au 8255:

+ Prix sensiblement inférieur
+ Plus courant, donc plus facile à se procurer
+ Peut déclencher un RESET avec M1
- Seulement deux ports A et B
- Plus compliqué à programmer
- Mauvaise répartition du brochage

Le schéma de principe du Z80-PIO se trouve à la figure 81, le brochage est représenté figure 82.
Le Z80-PIO possède deux ports de 8 bits avec bien sûr un registre de commande correspondant. Ce sont ces signaux que nous allons étudier maintenant en détail:

DETAIL DES BROCHES DU Z80-PIO:

D7-D0 lignes de données

C'est par ces lignes, appelées BUS de données, que s'effectue les échanges avec le CPU. Malheureusement ces broches ont été disposées un peu "n'importe comment" autour du boîtier, ce qui compliquera sensiblement la conception du circuit imprimé.

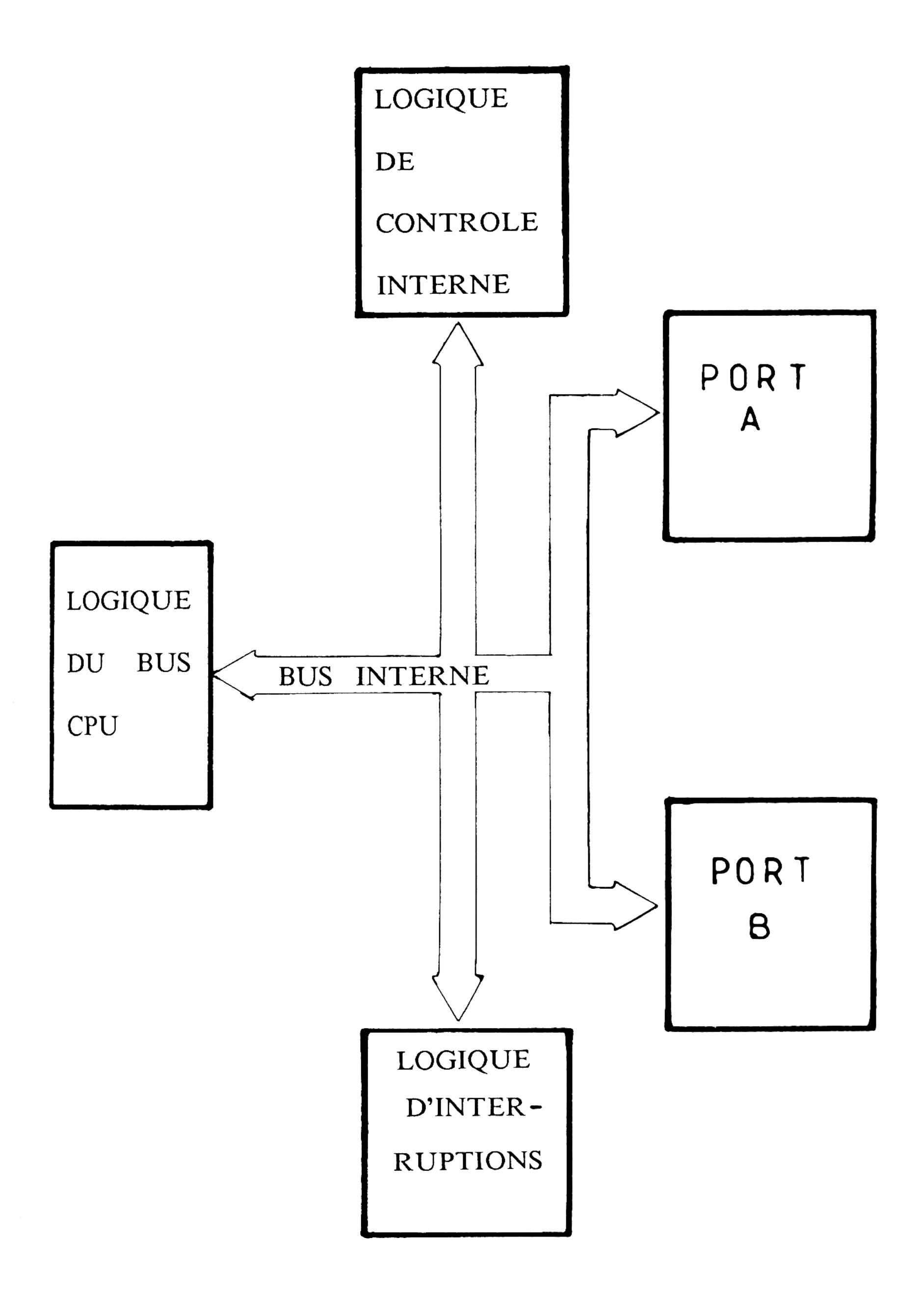


FIGURE 81

SCHEMA DE PRINCIPE DU Z80-PIO

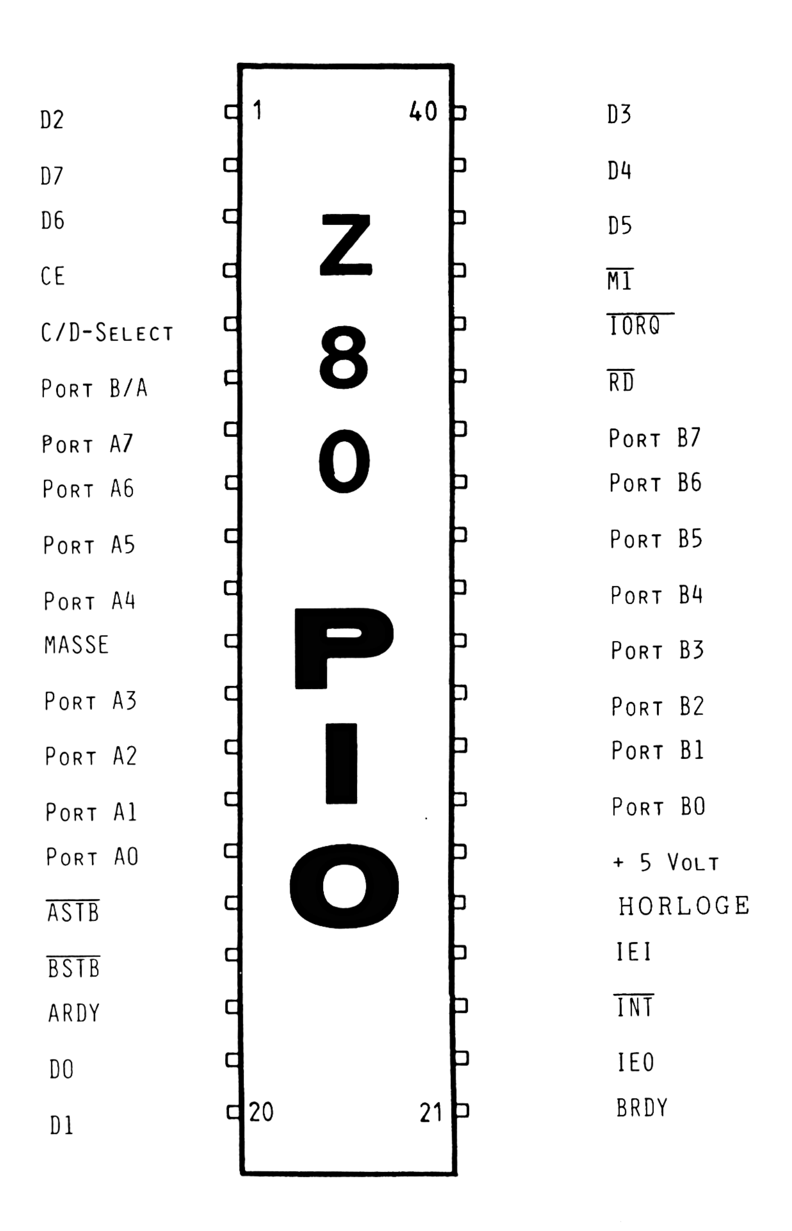

Z80 PIO
1
40
20
21
D2
D7
D6
CE
C/D-SELECT
PORT B/A
PORT A7
PORT A6
PORT A5
PORT A4
MASSE
PORT A3
PORT A2
PORT A1
PORT A0
ASTB
BSTB
ARDY
D0
D1
D3
D4
D5
M1
IORQ
RD
PORT B7
PORT B6
PORT B5
PORT B4
PORT B3
PORT B2
PORT B1
PORT B0
+ 5 VOLT
HORLOGE
IEI
INT
IEO
BRDY

FIGURE 82

B/A-Select

Cette entrée détermine si le BUS de données est connecté au port A ou au port B. Un niveau L aiguillera sur le port A tandis qu'un niveau H sélectionnera le port B. Cette broche correspond à l'entrée A0 du 8255.

C/D-Select

Cette entrée détermine si l'on adresse le registre de données ou le registre de commande du port choisi. Nous reviendrons sur le registre de commande qui joue un rôle particulier. Cette broche correspond à la broche A1 du 8255.

Chip-Enable (=Chip-Select)

Le Z80-PIO n'entrera en action qu'à la condition que cette entrée soit au niveau L. On reliera cette broche directement au décodeur d'adresses.

Clock

Le Z80-PIO nécessite ce signal d'horloge pour effectuer ces opérations internes. On reliera directement cette entrée à l'horloge du Z80-CPU.

M1

Sera connecté à la broche M1 du Z80-CPU. Le Z80-PIO nécessite le cycle machine pour, d'une part pouvoir reconnaître des cycles de lecture (en association avec la broche RD) et d'autre part pour pouvoir réagir, à l'aide de IORQ, à une confirmation de demande d'interruption.

Comme le PIO ne dispose pas d'entrée RESET, un RESET interne sera déclenché avec M1 si RD et IORQ sont inactifs.

IORQ (actif à L)

Cette broche sera également directement reliée au BUS système. Le PIO ne réagira que si les entrée IORQ et CE sont actives, c.à.d si elles sont au niveau L. De plus le signal IORQ renseigne le PIO si le Z80-CPU a confirmé une demande d'interruption. Si c'est le cas, le vecteur d'interruption est placé sur le BUS de données.

RD

Reliée elle aussi directement au CPU par l'intermédiaire du BUS système, cette broche sera toujours à L lorsque la mémoire du CPC ou un autre circuit lit des données.
Pour la lecture et l'écriture du Z80-PIO, il faut retenir les points suivants:

> Les données sont transmises DU PIO VERS le CPU lorsque CE, IORQ et RD sont au niveau L.
>
> Les données voyagent DU CPU VERS le PIO lorsque CE et IORQ sont actifs (niveau L) et que RD est inactif (niveau H).

IEI, IEO (actifs à H) et INT (actif à L)

Ces broches sont liées aux interruptions. Comme les interruptions font partie des programmes les plus complexes à maîtriser et que d'autre part aucune interface décrite dans ce livre n'en fait usage, nous ne nous attarderons pas plus sur le sujet.

ASTB (actif à L)

Cette entrée, dénommée "register A strobe", sert au HANDSHAKING. On désigne par HANDSHAKING les opérations de synchronisation et de confirmation de réception entre le CPU (rapide) et les circuits périphériques (lents). La fonction de l'entrée dépend du mode dans lequel se trouve le PIO (nous y reviendrons):

- Lorsque le port A travaille en sortie, un front montant sur ASTB indiquera que le périphérique a bien reçu les données.

- Si le port A est programmé en entrée, alors ce signal sert au stockage des données reçues dans le registre d'entrée.

- En mode bidirectionnel, le signal ASTB ainsi que les autres signaux réservés au HANDSHAKING, servent à la permutation du sens de transfert des données.

ARDY (actif à L)

Cette sortie "register A ready" dépend également du mode dans lequel se trouve le PIO:

- Lorsque le port A travaille en sortie, cette sortie signale la présence des données dans le registre de sortie.

- Inversement ce signal indique, lorsque le port est programmé en entrée, que les données ont été lues par le CPU et que le registre d'entrée est à nouveau libre.

- En mode bidirectionnel, cette sortie est active lorsque des données sont prêtes à être envoyées. Pour pouvoir transporter les données vers le port, le circuit périphérique doit d'abord activer le signal ASTB.

BSTB (actif à L)

Mêmes fonctions pour le port B que l'entrée ASTB, avec la restriction que le port B ne possède pas de mode bidirectionnel.

BRDY

Mêmes fonctions que ARDY, mais pour le port B, avec la même restriction que précédemment.

A7-A0 et B7-B0 ainsi que D7-D0 (actifs à H)

A7-A0 sont les bits de données du port A, B7-B0 les bits du ports B et D7-D0 le BUS de données directement relié à l'ordinateur.

MODES DE FONCTIONNEMENT DU Z80-PIO

Il existe 4 modes différents, sélectionnables avec le registre de commande:

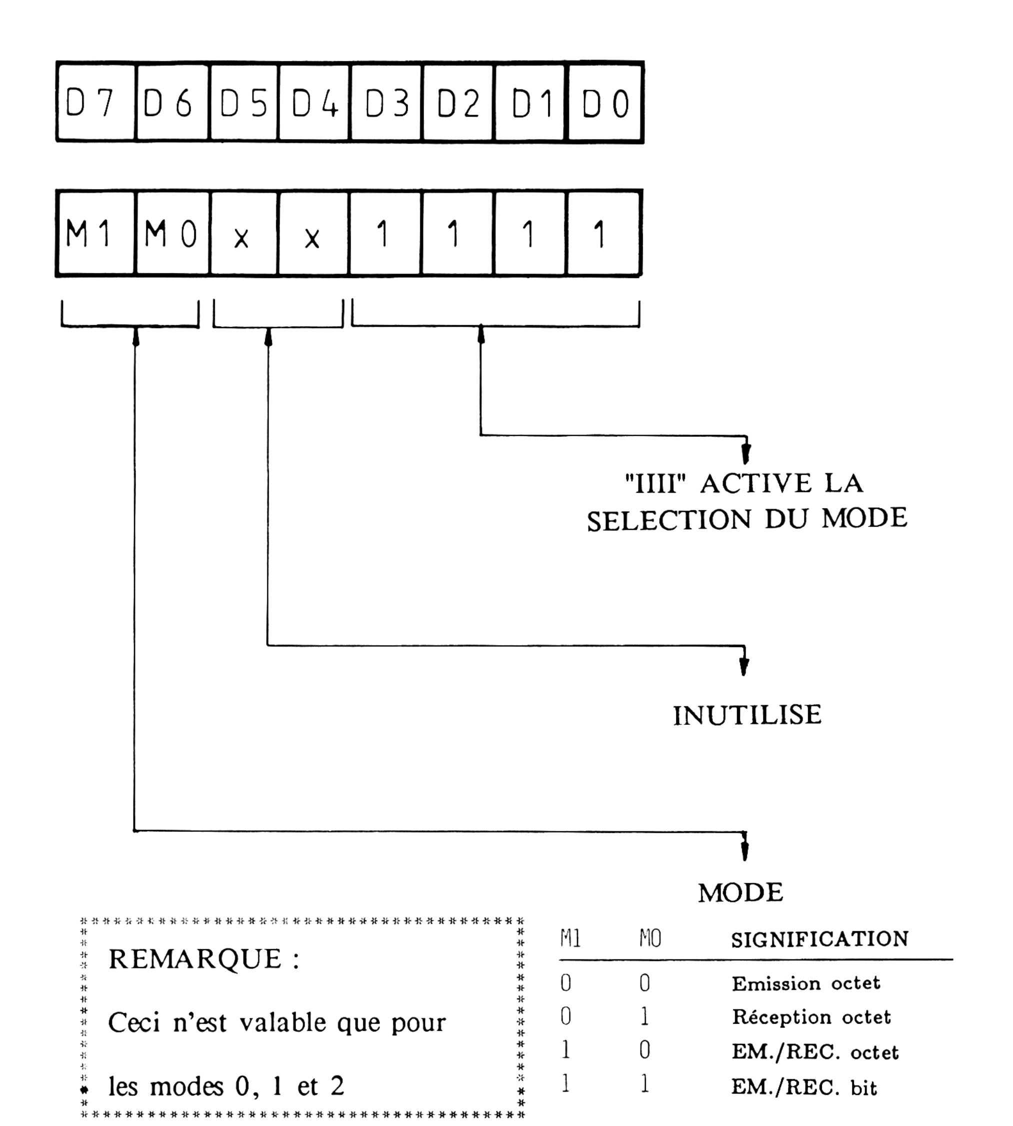
++ MODE 0 Les ports travaillent en sortie
++ MODE 1 Les ports travaillent en entrée
++ MODE 2 Fonctionnement bidirectionnel, seul le port A est activé
++ MODE 3 MODE CONTROLE. Chacune des lignes de données peut

individuellement être programmée en entrée ou en sortie.

A la figure 83 vous trouverez la fonction des différents bits du registre de commande.

FIGURE 83

DETAIL DU REGISTRE DE COMMANDE



M1	M0	SIGNIFICATION
0	0	Emission octet
0	1	Réception octet
1	0	EM./REC. octet
1	1	EM./REC. bit

MODE 0

Le mode 0 définit en sortie le port adressé. Chacun des ports A et B peut être programmé en un mode différent, entrée ou sortie.
Lors d'une émission, le CPU signale la présence des données à transmettre en envoyant un front montant sur l'entrée WR, les données sont alors véhiculées, par l'intermédiaire du BUS de données, vers le registre de sortie.

Pour éviter que le CPU n'envoie de nouvelles données avant que le circuit périphérique n'ait pu traiter les premières, le microprocesseur doit tenir compte des signaux pour le HANDSHAKING. Le déroulement chronologique de ces événements est représenté à la figure 84.
Le signal WR active le bit ready qui indique que les données sont prêtes à être envoyées. Ce bit restera activé jusqu'à ce qu'un front montant sur le signal strobe ne signale que les données sont bien arrivées dans le circuit périphérique.
A ce moment il est possible de déclencher une interruption, si bien sûr elle à été programmée. Cette interruption constitue le seul moyen de faire savoir au CPU que le circuit a lu les données.

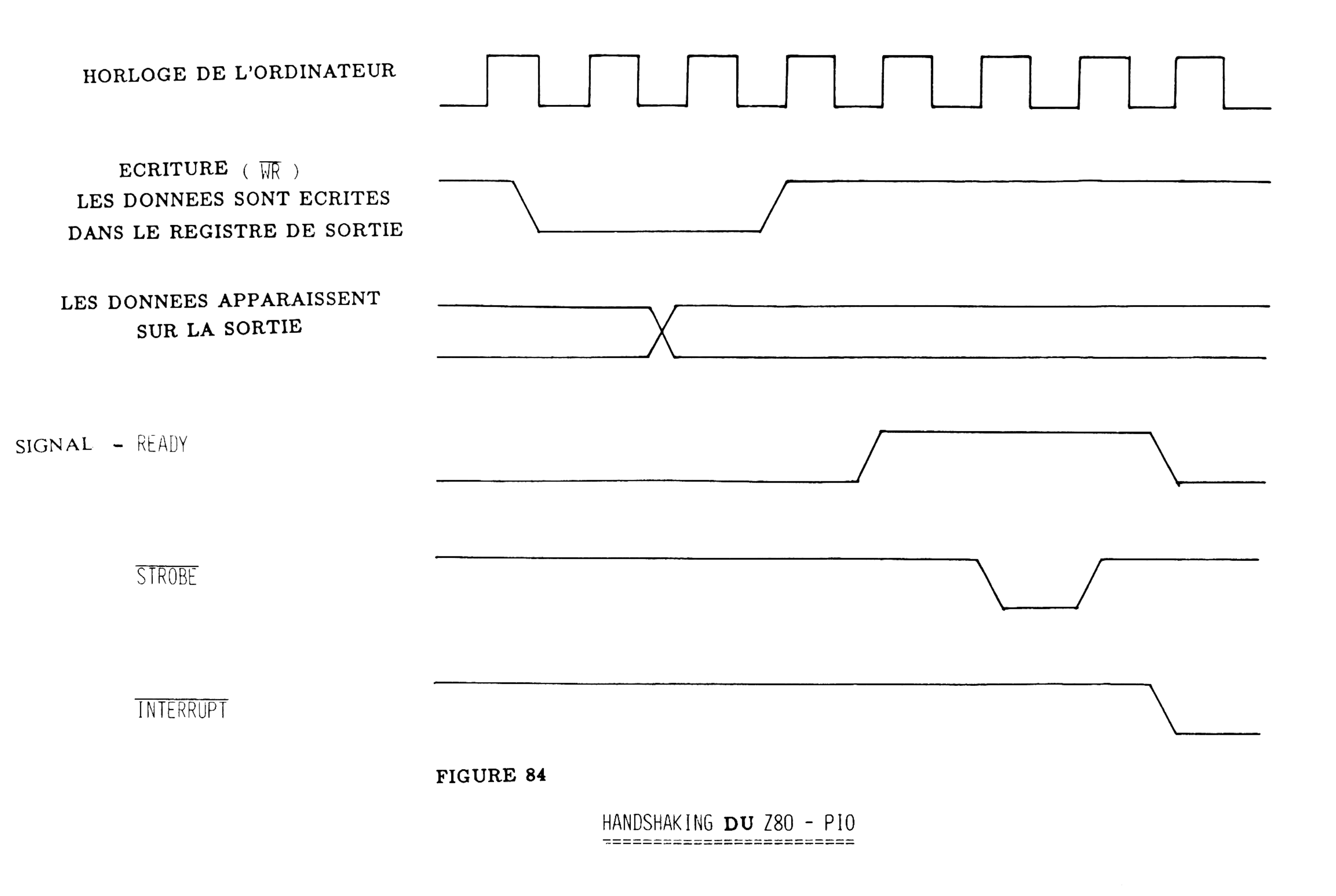


FIGURE 84

HANDSHAKING **DU** Z80 - PIO

MODE 1

Ici le port adressé travaille en entrée, c.à.d que le CPU peut lire dans le registre d'entrée. Le signal ready est activé pour indiquer au circuit périphérique qu'il peut envoyer de nouvelles données. Ensuite le signal strobe est activé.
Si on n'utilise pas le HANDSHAKING, il faut mettre l'entrée BSTB au niveau L.

MODES 2 et 3

Le mode 2 n'est possible qu'avec le port A, le port B restant inactif.
En mode 3 il est possible de définir les 8 lignes de données de chaque port en entrée ou en sortie.
Comme la programmation de ces deux modes est assez complexe et qu'elle dépasse le cadre de ce livre, nous en resterons là.
Pour ceux que le sujet intéresse, je recommande la brochure descriptive du Z80-PIO éditée par le fabriquant ZILOG.

13.5. Z80-PIO AVEC DECODEUR D'ADRESSES SIMPLE

Après avoir fait connaissance avec le circuit intégré Z80-PIO, vous trouverez dans ce chapitre un montage interface équipé d'un décodage d'adresses simple.

La totalité du schéma se trouve à la figure 85. Les différences avec son homologue utilisant le 8255 sont minimes. On remarque tout de même que le Z80-PIO doit être relié au bit M1 et à l'horloge du CPU.
Comme le PIO ne possède pas d'entrée WR, on se sert du signal IORQ qui doit être prélevé avant d'être inversé par la porte NAND. En effet avec les signaux IORQ, M1 et RD il est possible de signifier clairement au PIO une demande d'écriture.
En sortie on dispose de tous les bits des ports A et B ainsi que des signaux réservés au HANDSHAKING.

Le circuit imprimé, un double face au format EURO, est proposé aux figures 86 et 87. Le schéma d'implantation correspondant se trouve à la figure 88.

REALISATION DU MONTAGE:

La réalisation de ce circuit est similaire à celui utilisant le 8255. On commence toujours par établir les liaisons entre les pistes des faces.

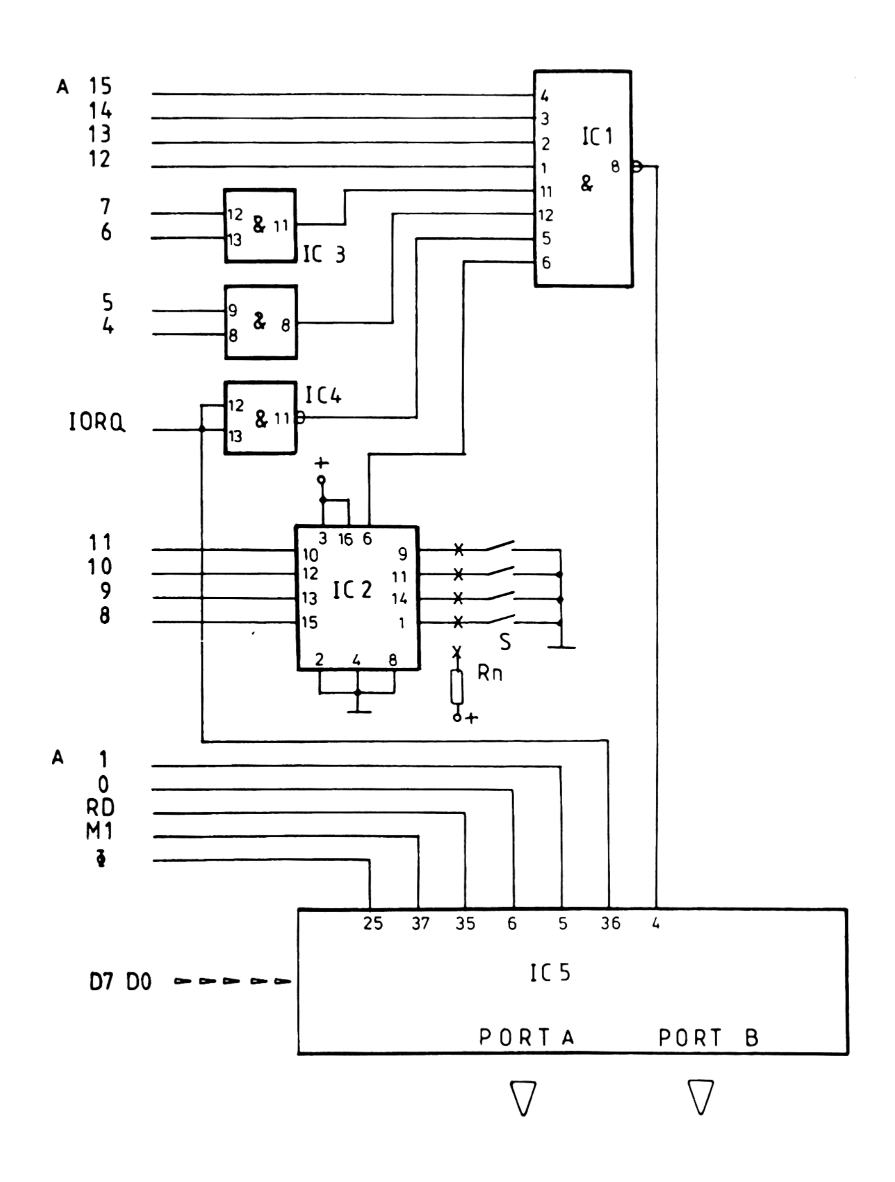


FIGURE 85

INTERFACE AVEC LE Z80-PIO ET UN DECODEUR D'ADRESSES SIMPLE

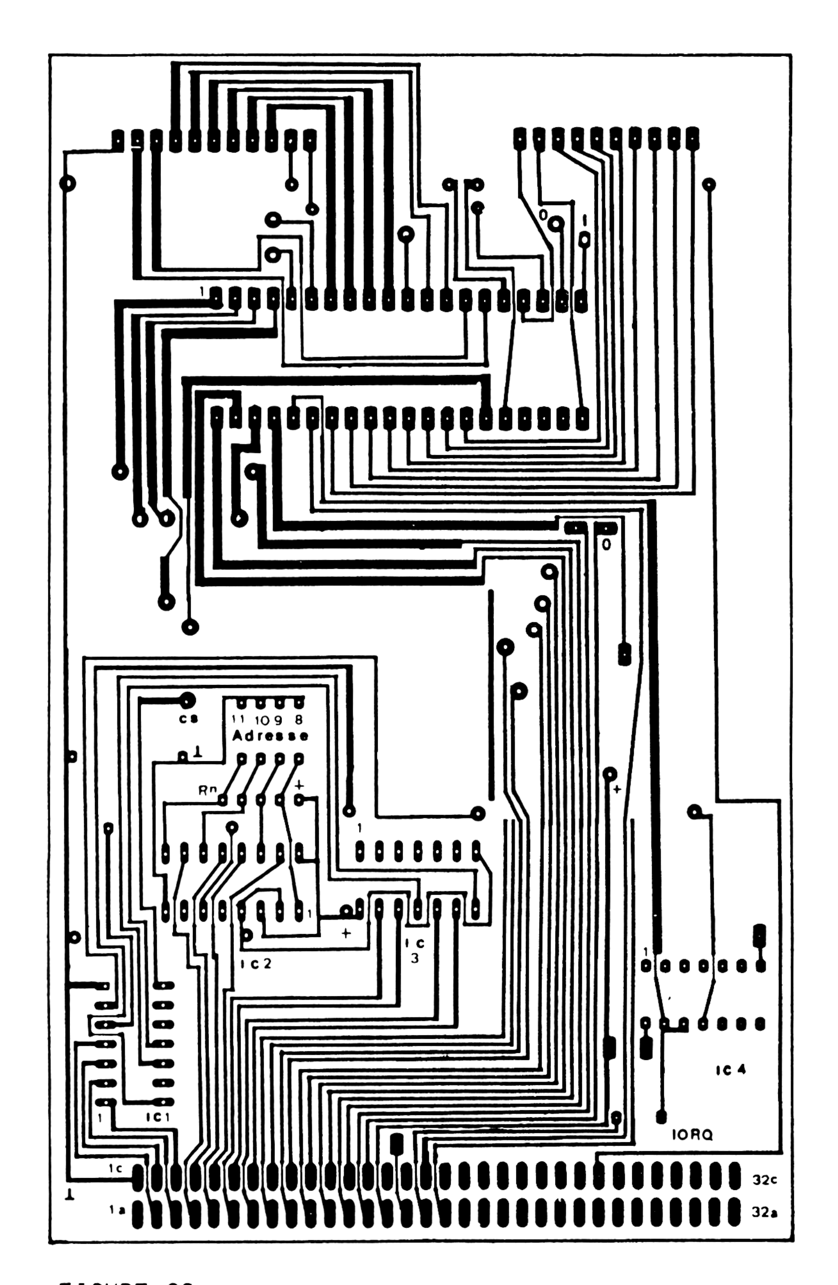


FIGURE 86

CIRCUIT IMPRIME DE L'INTERFACE, COTE SOUDURES

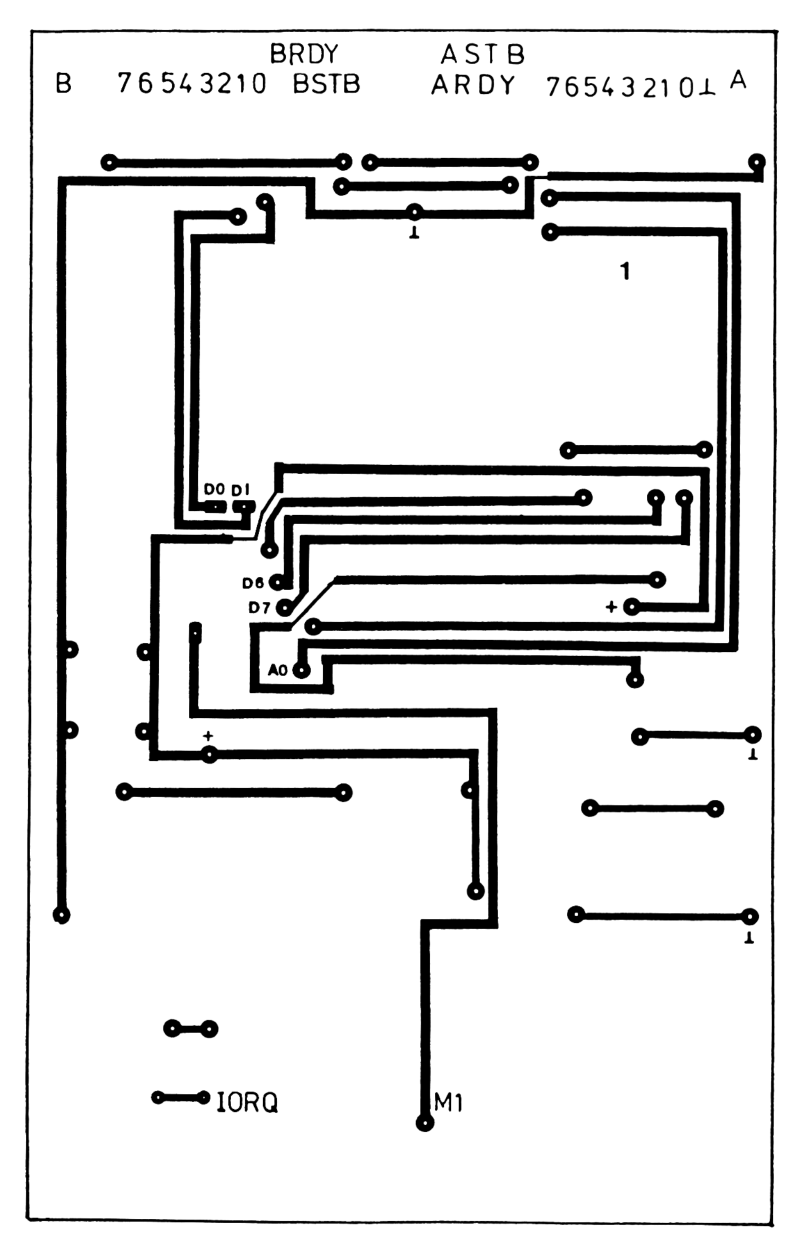


FIGURE 87

CIRCUIT IMPRIME DE L'INTERFACE, COTE COMPOSANTS

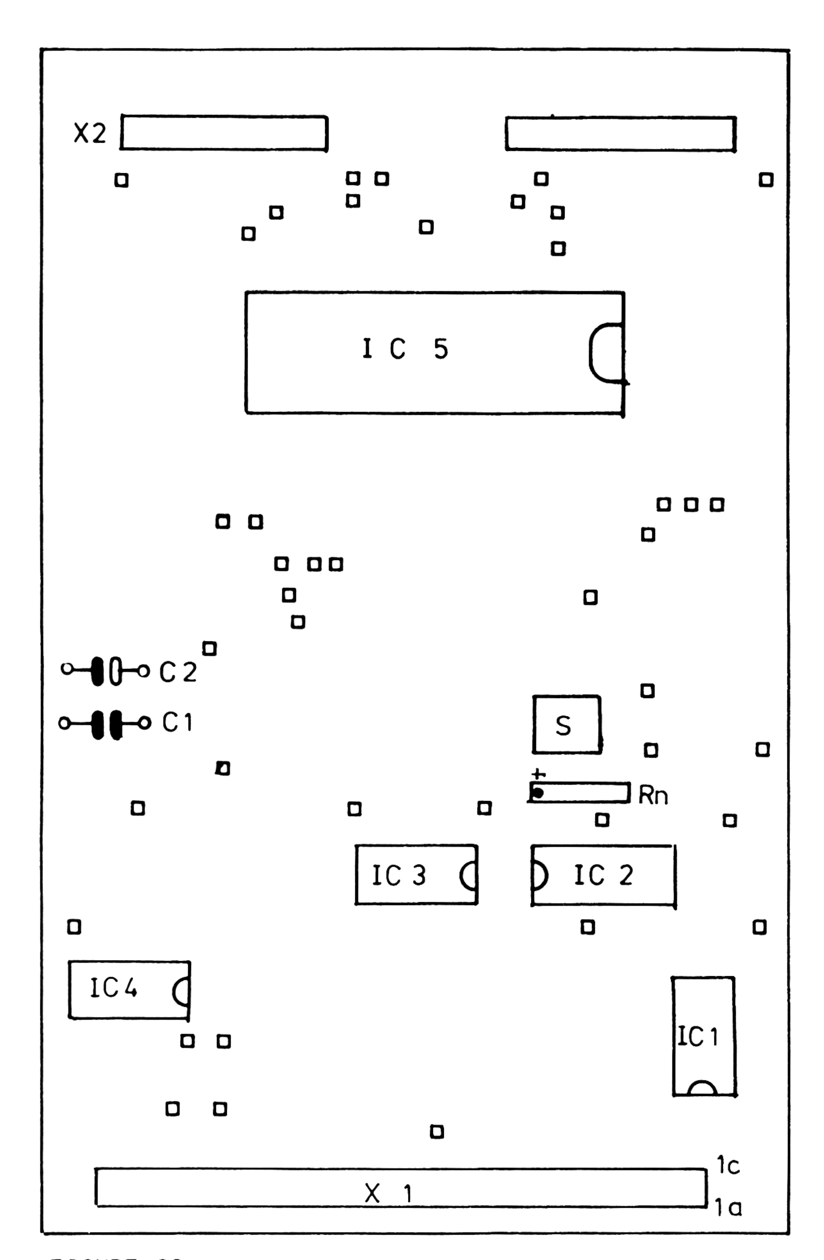


FIGURE 88

SCHEMA D'IMPLANTATION DES COMPOSANTS

LISTE DES COMPOSANTS

IC 1	=	74LS30	IC 2	=	74LS85
IC 3	=	74LS08	IC 4	=	74LS00
IC 5	=	Z80-PIO 4MHz			

S = Quadruple inter DIL
Rn = Réseau de résistances 4 x 4,7k
C1 = 100 nF
C2 = 47 uF/12 V

X1 = Connecteur 2 x 32 broches, coudé, type a+c
X2 = 2 x connecteur à 10 picots au pas de 2,54 mm

La figure 89 montre l'interface PIO terminée.
Pour essayer la carte, vous trouverez à la figure 90 un petit programme de démonstration.

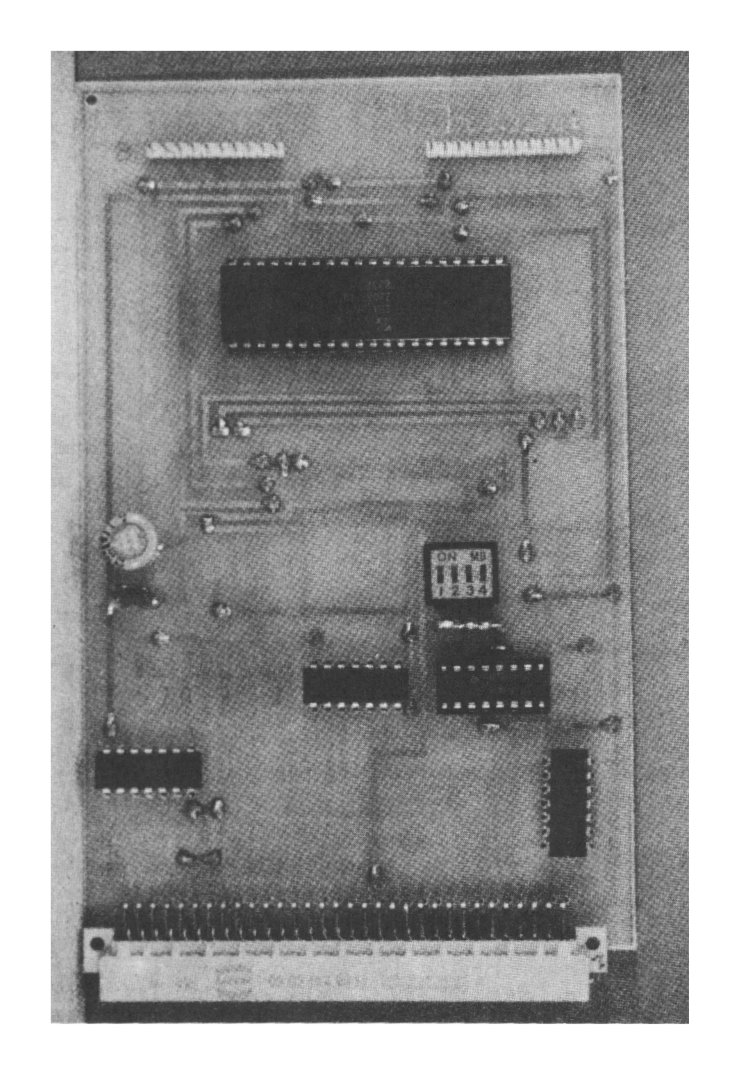


FIGURE 89

L'INTERFACE A Z80-PIO EQUIPEE D'UN DECODEUR D'ADRESSE SIMPLE

```
10 '+++ PROGRAMME TEST POUR CPC 464/Z80-PIO
20 '
30 '--- ADRESSE PORT   A: F8F0
40 '--- ADRESSE PORT   B: F8F1
50 '--- ADR. REG. COM. A: F8F2
60 '--- ADR. REG. COM. B: F8F3
70 '
80 '--- VALEURS A ECRIRE DANS LES REG. DE COM.
90 '  ENTREE           = 0F
100 ' SORTIE           = 4F
110 ' BIDIRECTIONNEL = 8F
120 ' BIT-CONTROL      = CF
130 '
140 ' PROGRAMMER PORT A EN SORTIE
150 '
160 OUT &F8F2,&F
170 RESTORE
180 '
190 'ECRIRE DONNEES SUR PORT A
200 '
210 FOR X=1 TO 9
220 READ DONNEE
230 OUT &F8F0,DONNEE
240 NEXT
250 DATA 1,2,4,8,16,32,64,128,255
```

13.6 Z80-PIO AVEC DECODEUR D'ADRESSES UNIVERSEL

Pour clore ce chapitre sur les interfaces parallèles, voici un montage utilisant le Z80-PIO et le décodage d'adresses universel du chapitre 6.2. Comme le principe est le même que pour tous les circuits décrits précédemment, nous ne reviendrons pas sur les détails.
Le schéma du montage est proposé à la figure 91. Le Chip-Select peut être choisi parmi 4 signaux. Notez que suivant le Chip-Select choisi, les adresses des registres de commande ne sont pas les mêmes. Les condensateurs C1 et C2 servent à filtrer la tension d'alimentation et à prévenir d'éventuelles oscillations.

Tout comme au chapitre 13.3, vous pouvez brancher jusqu'à 4 Z80-PIO sur le décodeur d'adresses, un par signal Chip-Select. Toutes les autres lignes, A0, A1, horloge, M1, RD ainsi que le BUS de données, seront branchées en parallèle sur chaque PIO.
Lorsque vous achèterez le Z80-PIO, veillez à ce que ce soit bien la version 4 MHz.

LISTE DES COMPOSANTS

IC 1	=	74LS30	IC 2	=	74LS00
IC 3	=	74LS85	IC 4	=	74LS85
IC 5	=	74LS138	IC 2	=	Z80-PIO 4MHz
S	=	8 x inter DIL			
Rn	=	Réseau de 8 résistances 4,7k			
C1	=	100 nF			
C2	=	47 uF/12V			

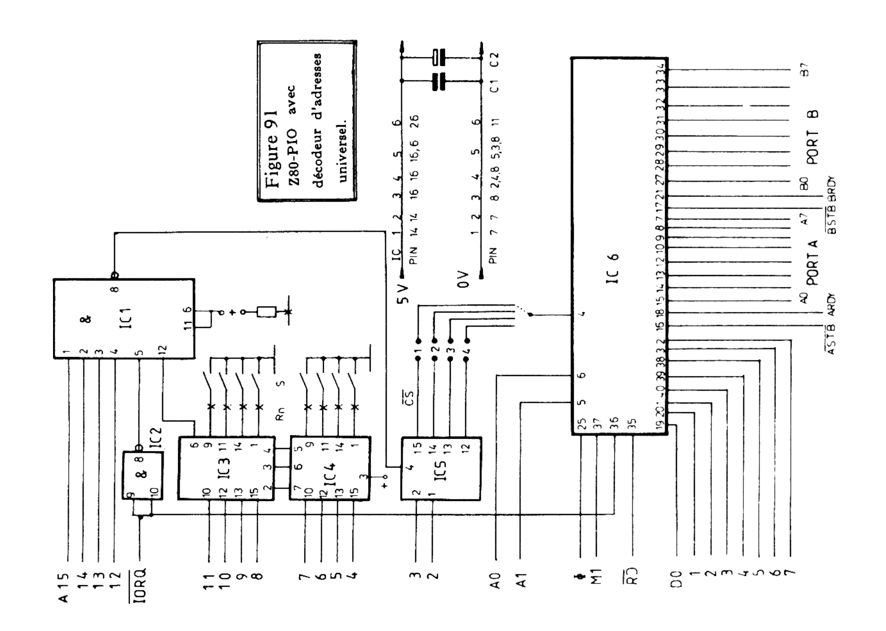


Figure 91
Z80-PIO avec décodeur d'adresses universel.

14. CONVERTISSEUR ANALOGIQUE-DIGITAL AVEC LE ZN 427

Dans notre vie de tous les jours nous sommes en permanence entourés de valeurs analogiques, que ce soit l'heure indiquée par notre montre, la température ambiante ou encore la vitesse de notre véhicule.

Faire la liaison entre ces grandeurs analogiques et le monde digital d'un ordinateur constitue un domaine d'étude très intéressant.

Comme une grandeur analogique peut prendre une infinité de valeurs intermédiaires, et que l'ordinateur ne possède pas une capacité mémoire infinie, on sera nécessairement confronté à des problèmes

d'approximation. Mais pour les applications que nous allons en faire ces erreurs seront négligeables. La grandeur analogique que nous mesurerons sera toujours une tension, celle si pouvant être créée par divers appareils de mesure.

PRINCIPE DE LA CONVERSION ANALOGIQUE/DIGITALE

Pour commencer, il y a deux familles de convertisseurs A/D, qui se distinguent par le format des données en sortie du convertisseur:

-- Les données sortent sous forme sérielle
-- Les données sortent sous forme parallèle

Laissons de côté la transmission sérielle des données, car la sortie parallèle est à la fois plus simple et plus rapide.

Les convertisseurs A/D se différencient aussi et surtout par la technique de conversion employée. Les deux méthodes les plus répandue sont la technique DUAL-SLOPE et la méthode par approximations successives. Aussi barbare que peut paraître cette deuxième définition, aussi simple est sa mise en oeuvre:

Dans cette technique on emploie une tension de référence, dont la valeur est réglable par l'ordinateur et que l'on compare à la tension à mesurer.

On commence par fixer la tension de référence à la moitié de la tension d'entrée maximale.
Deux possibilités se présentent alors:

1. Le comparateur signale que la tension d'entrée est INFERIEURE à la tension de référence.

2. Le comparateur signale que la tension d'entrée est SUPERIEURE à la tension de référence.

Dans le premier cas on diminue la tension de référence de moitié, dans le second on l'augmente de moitié.
Puis on recommence le test et on augmente (ou diminue) à nouveau de moitié.
Si l'on répète plusieurs fois cette opération, on se rapprochera de plus en plus de la tension à mesurer, l'approche étant de plus en plus fine. C'est cela l'approximation successive.

Les convertisseurs rapides fonctionnant sur ce principe sont capables d'effectuer 100 000 comparaisons à la seconde, et peuvent ainsi convertir une grandeur analogique en un mot de 8 bits en moins de 10 microsecondes.
Les circuits intégrés ZN 427 et ZN 428 de chez FERRANTI sont deux représentant typiques de cette famille.

On peut encore accélérer sensiblement ce procédé en installant non pas un mais autant de comparateurs qu'il y a de pas de tension. Avec 8 bits cela fait 255 comparateurs qui effectuent alors une conversion en parallèle. Ces convertisseurs sont très chers et employés là où l'on a besoin de mesures très rapprochées ainsi que pour la digitalisation des images vidéo.

Le ZN 427 de chez FERRANTI est un convertisseur A/D au rapport performances/prix optimal, dont voici les principales caractéristiques:

++ Comparateur très rapide
++ Simple à intégrer dans un système à microprocesseur
++ Compatible TTL et CMOS
++ Buffers de sortie "3-state"
++ Conversion A/D par la méthode des approximations successives, avec un temps d'exécution très court.
++ Tension de référence très précise, insensible à la température.

Comme inconvénients on peut citer son prix relativement élevé, de l'ordre de 100,- F, et la nécessité d'une tension d'alimentation négative -5V.

On retrouve le schéma synoptique du ZN 427 à la figure 92, le brochage en figure 93.
Peut ceux qui s'intéressent à la technique, nous avons représentés aux figures 94 et 95 un extrait des fiches techniques du ZN 427.

Le ZN 427 est intégré dans un boîtier 18 broches. C'est par la broche 6 que l'on fait entrer la tension analogique à convertir, la sortie logique se fait par les broches 18-11, la broche 18 constituant le bit de poids faible (D0).
La tension de référence, comprise entre 2.475 Volt et 2.625 Volt, est disponible sur la broche 8.
De plus l'utilisateur peut introduire une tension de référence externe par la broche 7. En reliant ensemble ces

ZN 427

FERRANTI

CONVERTISSEUR A/D 8 BITS

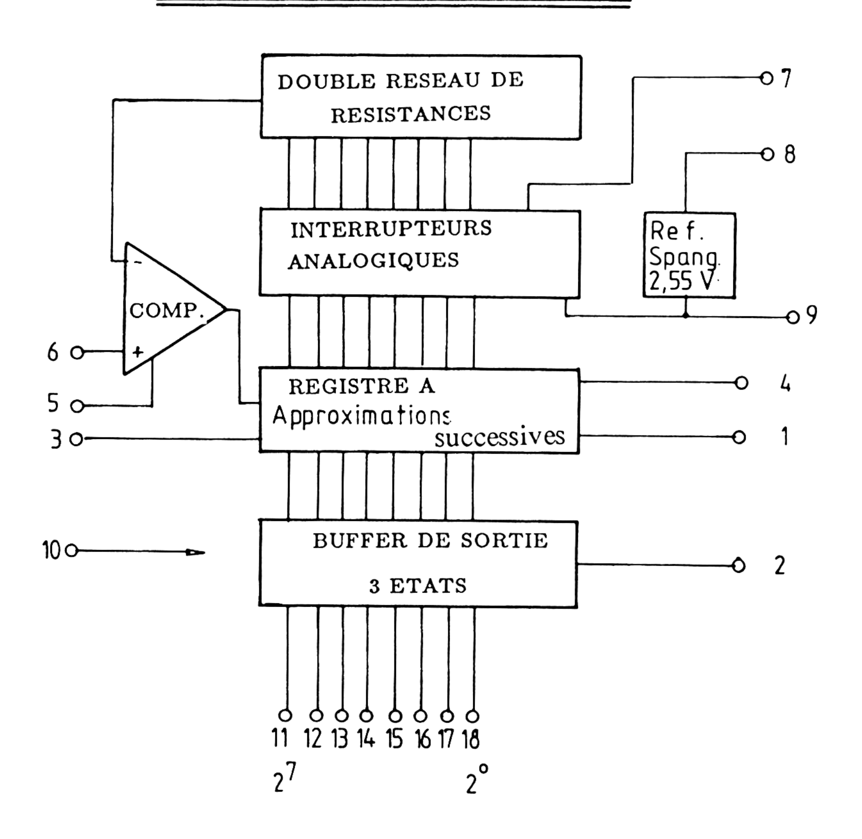
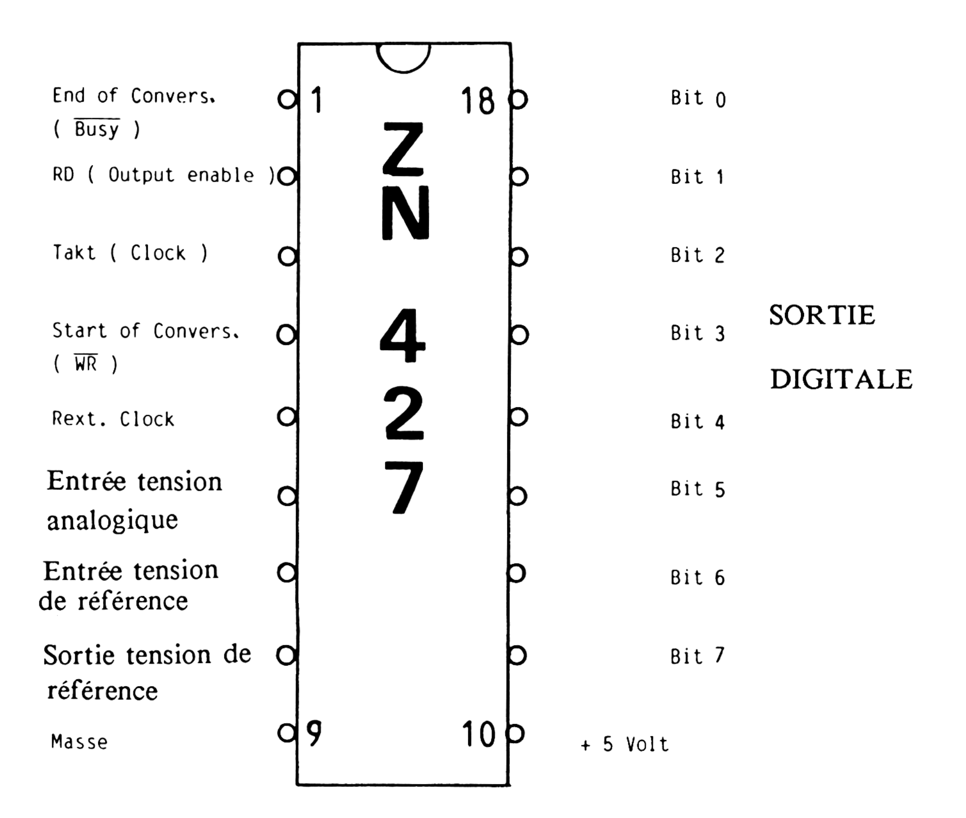


FIGURE 92

FIGURE 93

BROCHAGE DU CONVERTISSEUR A/D ZN 427 (FERRANTI)



deux broches, on obtient un domaine de tensions de +/- 2,56 Volt.
Mais on peut créer d'autres domaines de mesure en connectant des résistances montées en diviseur de tension.
Les broches 1, 2, 3 et 4 véhiculent des signaux de commande entre l'ordinateur et le ZN 427. La figure 96 montre le diagramme des temps d'une conversion (doc. technique FERRANTI).

La conversion est déclenchée par un front positif sur l'entrée "start of conversion", broche 4. Pendant toute la conversion la sortie 1 "BUSY" est mise au niveau L pour signifier à l'ordinateur qu'il n'y a pas de données valables sur les sorties 18-11.
En haut du diagramme de la figure 96 on peut voir la fréquence d'horloge présente sur la broche 3 (clock). Une période de conversion dure exactement 9 impulsions d'horloge, ensuite la ligne "BUSY" reprend l'état H et l'ordinateur peut lire les données sur la sortie (broches 18-11).
La broche 5 doit être alimentée par une tension négative comprise entre -3 Volt et -30 Volt.

FIGURE 94: caractéristiques électriques du ZN 427

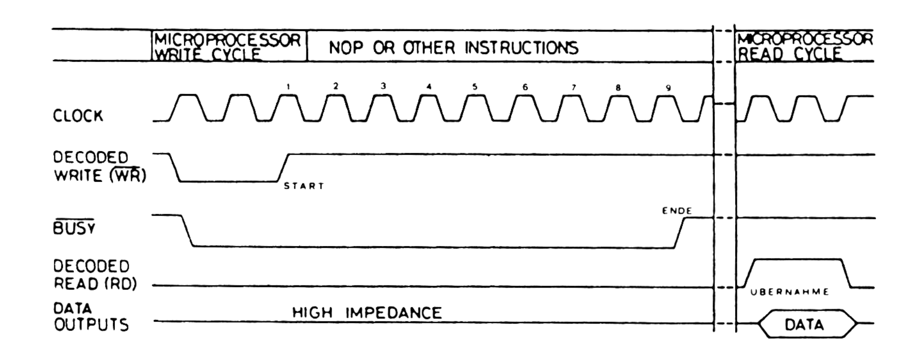
Grandeur	min.	typ.	max.	unité
Tension de référence:				
tension de sortie	2,475	2,560	2,625	V
variations/température	-	50	-	ppm/C
courant	4	-	15	mA
Comparateur:				
courant d'entrée	-	1	-	uA
impédance d'entrée	-	100	-	kOhm
tension négative	-3	-	-30	V
tension d'entrée	-0,5	-	-3,5	V
Convertisseur:				
tension d'alimentation	4,5	-	5,5	V
courant consommé	-	25	40	mA
puissance consommée	-	125	-	mW
temps de conversion	-	-	10	us
résolution	-	8	-	bits
écarts de linéarité	-	-	+/-0,5	LSB

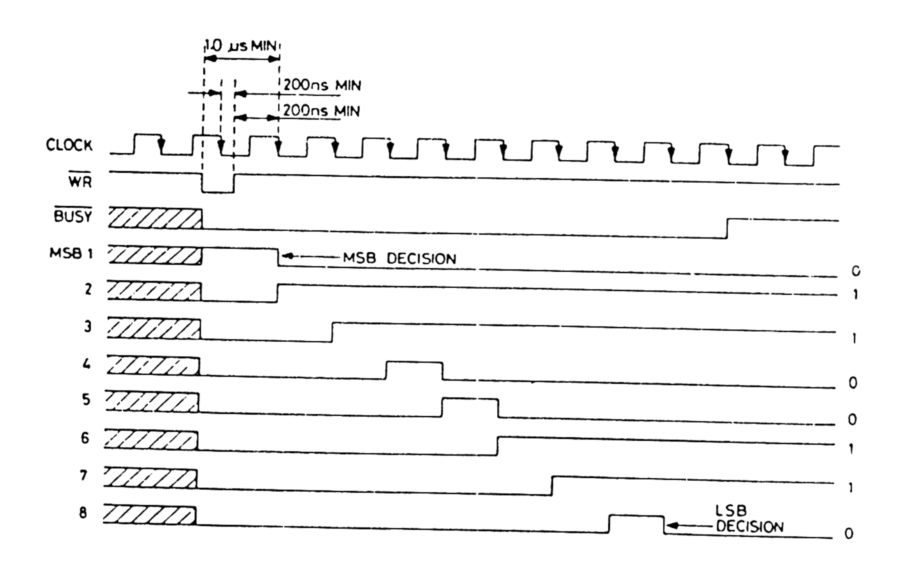
FIGURE 95: données logiques du ZN 427

Grandeur	min.	typ.	max.	unité
niveau H:tension d'entrée	2	-	-	V
niveau L:tension d'entrée	-	-	0,8	V
niveau H:courant de sortie	-	-	50	uA
temps de passage WR- BUSY	-	-	250	ns
largeur d'impulsion	500	-	-	ns
fréquence max. d'horloge	900	1000	-	kHz

FIGURE 96

DIAGRAMME DES TEMPS D'UNE CONVERSION AVEC LE ZN 427





FONCTIONNEMENT DU MONTAGE:

La figure 97 présente le schéma du convertisseur A/D. On retrouve le décodeur d'adresses dont vous pourrez relire la description complète au chapitre 6.1. Ici une seule adresse suffit pour les 8 canaux analogiques.

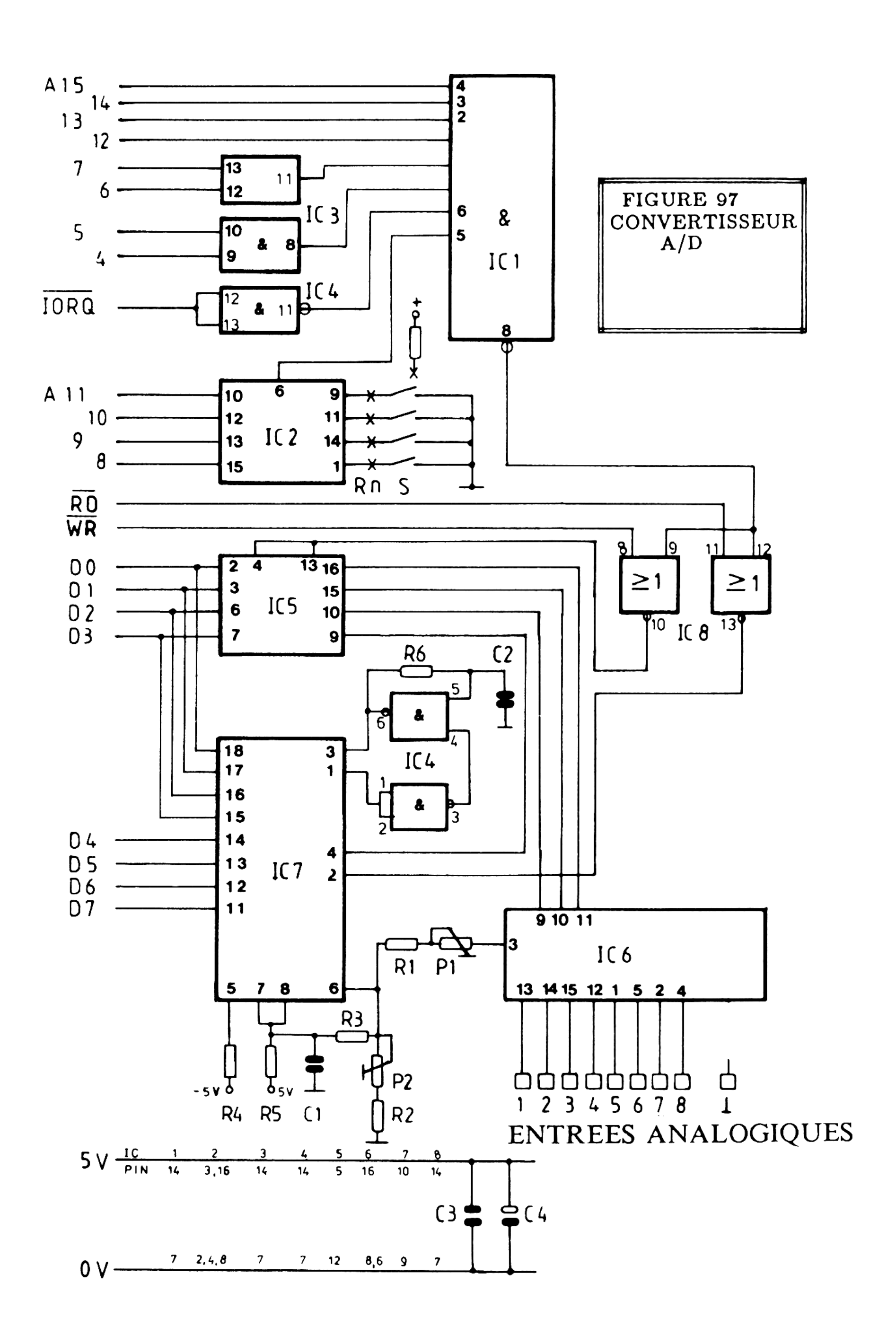
IC 6 est un multiplexeur/démultiplexeur pour signaux analogiques beaucoup utilisé avec les convertisseurs A/D et D/A. Ici son rôle sera de choisir une entrée parmi les huit.

IC 5, une double bascule D, mémorise l'entrée analogique et commande le démarrage du cycle de conversion (broche 9 de IC 5, broche 4 de IC 7).

La tension sur la broche 7 de IC 7 détermine le domaine de mesure. Ici on a connecté le -5V ce qui donne un domaine de +/-5V ou +/-10V suivant la valeur des résistances.

Le seul point un peu délicat de cette réalisation est l'horloge. Celle-ci est réalisée à l'aide de deux portes NAND trigger de Schmitt issues d'un 74LS132, IC 3. La cellule R6/C2 détermine la fréquence d'oscillation. Celle-ci doit se situer entre 400 kHz et 600 kHz. Ces fréquences sont suffisamment élevées pour que la conversion soit correctement achevée avant que la lecture des données ne commence.

Avec des fréquences plus basses on serait obligé de programmer une boucle d'attente. Inversement si on dépasse 600 kHz, l'ordinateur aura du mal à suivre pour lire correctement toutes les données.


FIGURE 97
CONVERTISSEUR
A/D
A15
14
13
12
7
6
5
4
IORQ
A11
10
9
8
RD
WR
D0
D1
D2
D3
D4
D5
D6
D7
IC1
IC2
IC3
IC4
IC5
IC6
IC7
IC8
Rn S
R1 P1
R2
R3
P2
R4 R5 C1
R6 C2
C3 C4
-5V
5V
ENTREES ANALOGIQUES
1 2 3 4 5 6 7 8
5V
0V
IC 1 2 3 4 5 6 7 8
PIN 14 3,16 14 14 5 16 10 14
7 2,4,8 7 7 12 8,6 9 7

REALISATION DU MONTAGE:

Le circuit imprimé double-face est visible aux figures 98 et 99, le schéma d'implantation des composants correspondant se trouve à la figure 100.
Comme d'habitude les endroits où il faut établir une liaisons entre les deux faces sont marqués d'un petit carré.
cette opération terminée, vérifiez toutes les pistes à l'ohmmètre.

Il est très vivement recommandé d'employer des supports pour tous les circuits intégrés. On insère ensuite les composants discrets. La valeur des résistances du réseau n'est pas critique et peut se situer entre 3,9 kOhm et 8,2 kOhm (valeurs standardisées).
Il faut apporter un soin particulier au circuit R6/C2 où l'emploi d'un condensateur au mylar et d'une résistance à couche métallique s'impose. Les portes NAND de IC 4 doivent avoir la caractéristique trigger de Schmitt, c'est pourquoi on utilise un 74LS132 et non pas le vulgaire 7400.
Le ZN 427 ne possédant pas d'entrée Chip-Select, on utilise les entrées RD et WR qui sont reliées au décodeur d'adresses par l'intermédiaire d'une porte NOR. Le convertisseur sera adressé si la bonne adresse à été décodée ET si l'on est en présence d'une demande de lecture ou d'écriture.

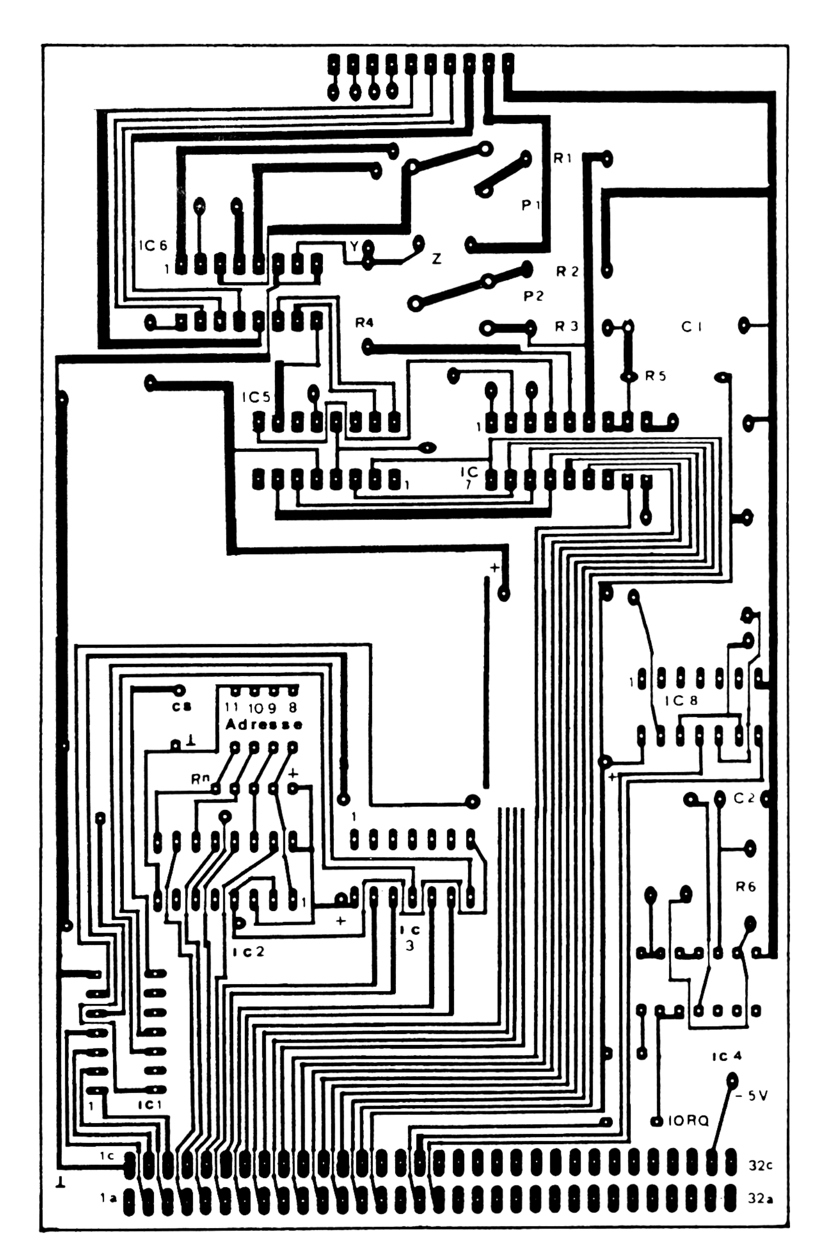


FIGURE 98

CIRCUIT IMPRIME DU CONVERTISSEUR A/D; COTE SOUDURE

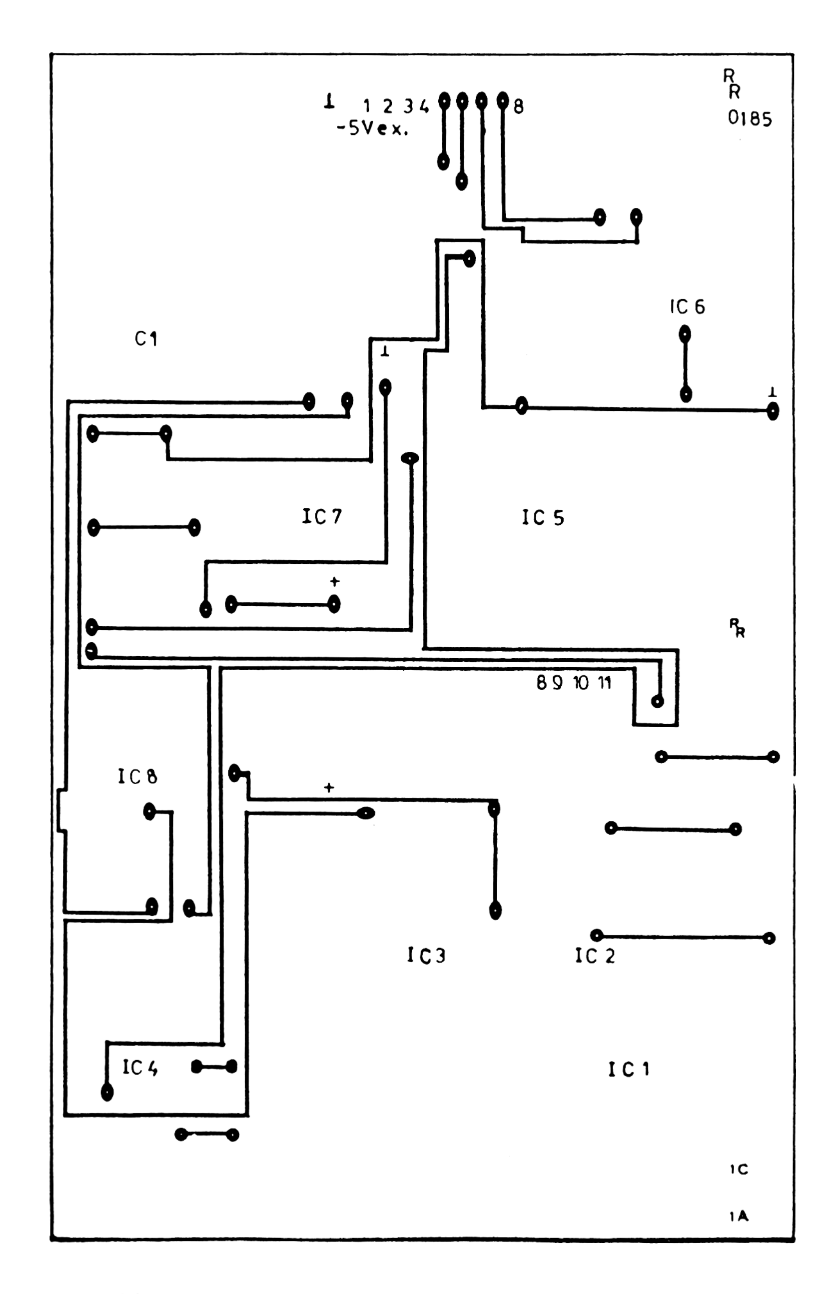


FIGURE 99

CIRCUIT IMPRIME DU CONVERTISSEUR A/D; COTE COMPOSANTS

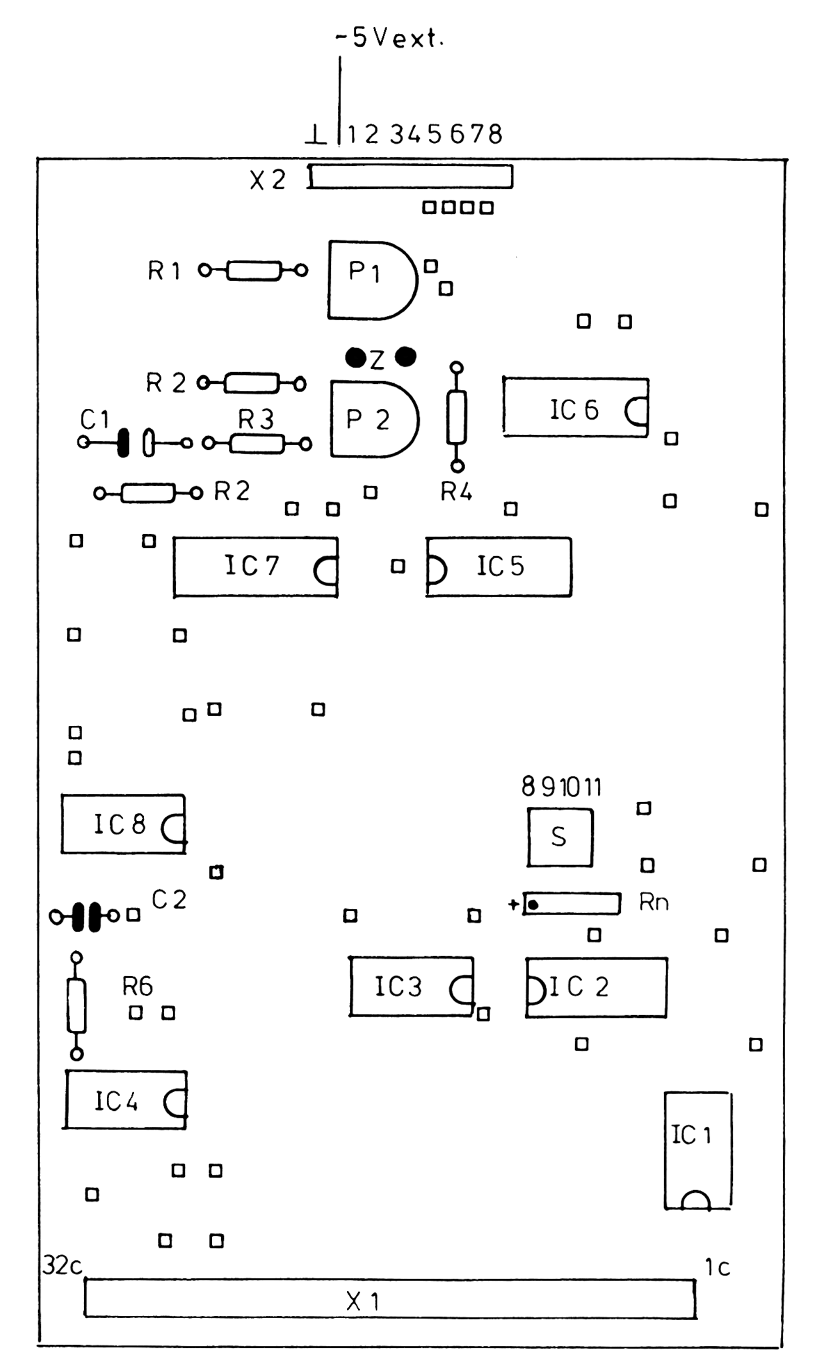


FIGURE 100
DISPOSITION DES COMPOSANTS DU CONVERTISSEUR A/D

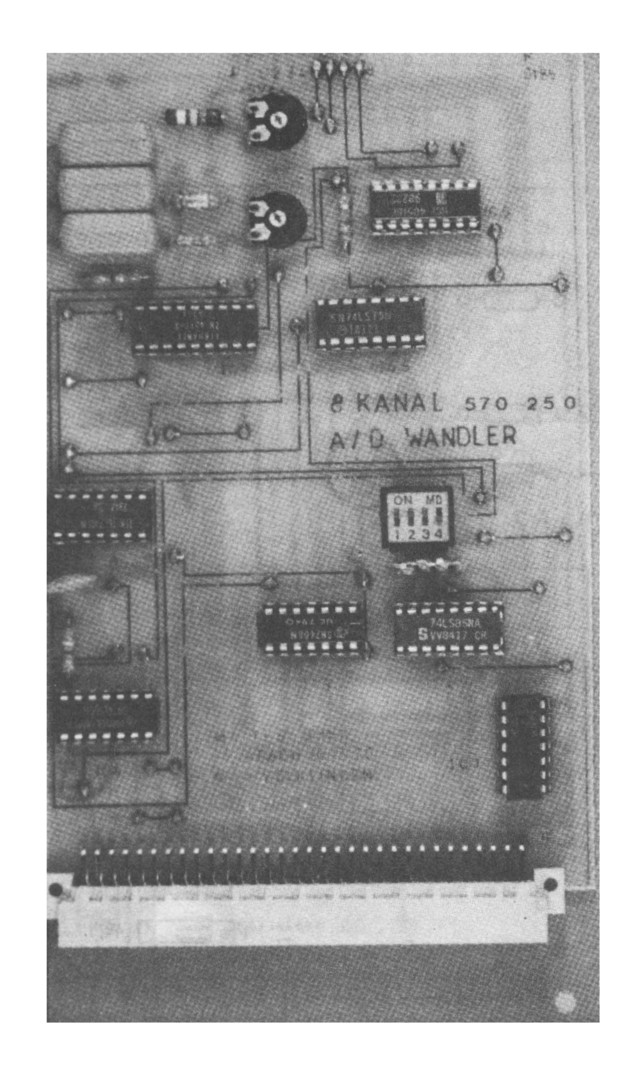


FIGURE 101

PROTOTYPE DU CONVERTISSEUR A/D. LES TROIS CONDENSATEURS QUE L'ON VOIT ONT SERVIS AUX ESSAIS, ILS ONT ETE REMPLACES PAR UN CONDENSATEUR CHIMIQUE SUR LE CIRCUIT DEFINITIF.

LISTE DES COMPOSANTS:

IC 1	=	74LS30	IC 2	=	74LS85
IC 3	=	74LS08	IC 4	=	74LS132
IC 5	=	74LS75	IC 6	=	4051
IC 7	=	ZN 427 (Ferranti)	IC 8	=	74LS02

Rn = Réseau de 4 résistances 4,7 k

R1	=	12kOhm	R2	=	12kOhm
R3	=	7,5kOhm	R4	=	82kOhm
R5	=	390 Ohm	R6	=	330 Ohm métal

C1	=	10 uF/16 V	C2	=	4,7 nF mylar

P1 = Résistance ajustable 5k horizontale (réglage du 0)
P2 = Résistance ajustable 5k horizontale (calibrage)

S = Quadruple inter DIL
X1 = Connecteur VG 2 x 32 broches, coudé, type a+c
X2 = Connecteur à 10 picots au pas de 2,54 mm

Comme le convertisseur nécessite une tension -5V, deux possibilités s'offrent à vous:

1. Vous prélevez le -5V sur le BUS système par l'intermédiaire du connecteur VG, broche 31c. Dans ce cas vous devez câbler le strap à l'emplacement marqué "Z" sur le schéma d'implantation, et vous NE devez PAS relier le -5V sur le connecteur à picots X2.

2. Vous amenez le -5V par le connecteur à picots. Dans ce cas il NE

faut PAS câbler le strap marqué "Z".

Il peut arriver avec certains convertisseurs que vous n'arriviez pas à calibrer correctement votre montage. Dans ce cas un condensateur chimique de 47 uF et un condensateur de 100 nF montés en parallèle sur le +5V devraient y apporter remède.

MISE AU POINT ET UTILISATION

Pour commencer le calibrage il faut d'abord sélectionner une des 8 entrées analogiques...:

N =	0	1	2	3	4	5	6	7
entrée =	E1	E2	E3	E4	E5	E6	E7	E8

...avec l'instruction: OUT adresse,N

Reliez l'entrée choisie avec la masse (0 Volt) et lancez le programme de conversion de la page suivante. Réglez maintenant P1 pour obtenir le nombre 127.
La deuxième étape consiste à mettre l'entrée sur +5V et à régler P2 pour obtenir le nombre 255.

Voilà, votre convertisseur est calibré sur le domaine [-5V,+5V].
Voici maintenant un programme effectuant une conversion continue de la tension analogique:

```
10 a=&F8F0
20 OUT a,8+N
30 OUT a,1
40 OUT a,8+1
50 REM ++ lire la valeur convertie ++
60 PRINT INP(a)
70 GOTO 20
```

Il suffit de très peu de modifications pour changer le domaine de mesures (ici +/-5V).
Pour avoir un domaine de mesures de +/-10V, changez les valeurs des résistances suivantes:

R1 = 8,2k
R2 = 27 k
R3 = 8,2k
P1 = 10 k

Bien entendu il faut dans ce cas relier la broche 7 de IC 7 à -10V.

15. UNITE DE COMMANDE 220 V

Dans ce chapitre il s'agit de relier l'ordinateur à des appareils électriques, et ce de façon sûre. Cela pose des problèmes particuliers, surtout si ces appareils sont alimentés par le secteur 220 V.
Les circuits de commandes décrits dans ce chapitre sont exclusivement du type "zérostart", c.à.d que la contact n'est établit que lorsque la tension passe par 0.

Pour votre sécurité vous ne devriez pas employer d'autres circuits de commande, reliés directement au secteur ou mal protégés. Le léger surcroît de composants, donc de prix, est ici parfaitement justifié.

Ayez toujours à l'esprit que certaines parties du circuits sont parcourues par du 220 V, ne les manipulez jamais avant d'avoir débranché le prise du secteur.

Il faudra également absolument installer le montage dans un boîtier de plastique équipé de prise(s) pour la (les) sortie(s). Les signaux de commande peuvent être amenés sur une prise banane.

L'unité de commande utilise des TRIACS qui commutent directement le 220 V. Dans ce qui suit nous allons brièvement expliquer le fonctionnement de ces composants.

FONCTIONNEMENT DU TRIAC

Le triac, qui est en fait un double thyristor, possède trois broches. Les deux principales, appelées ANODES, véhiculent le courant principal. La troisième broche est la GACHETTE et, comme son nom l'indique, c'est avec elle que l'on commande le courant passant entre les deux anodes. Le symbole électrique du triac est représenté à la figure 102-1.

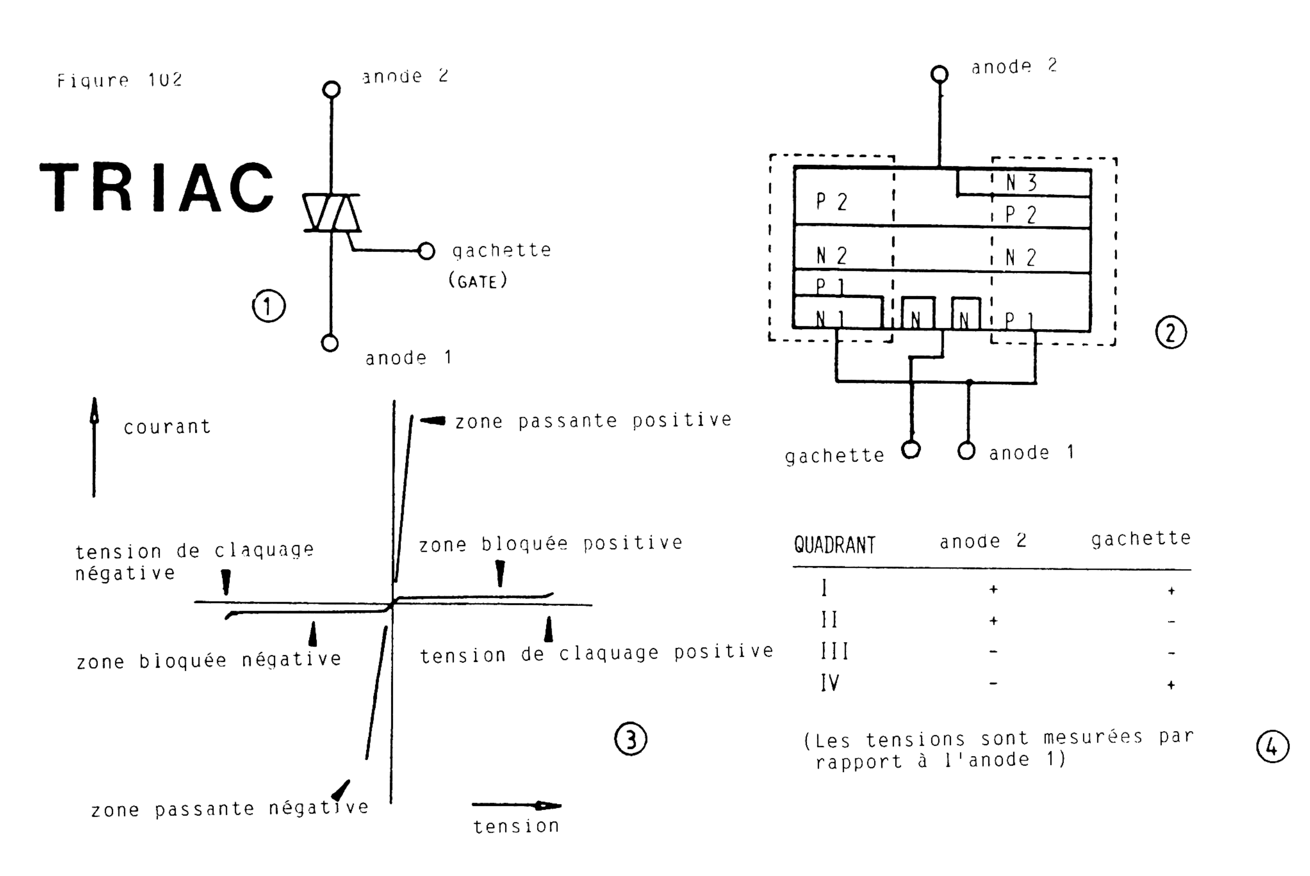
La réalisation physique du triac est montrée à la figure 102-2 où l'on reconnaît les deux thyristors montés tête-bêche, leur gachette reliées ensemble.
C'est pour cela qu'une seule impulsion sur la gachette suffit à déclencher le triac. Dans chacune des directions le courant principal traverse les jonctions PNPN, soit quatre couches semiconductrices.

Pour une meilleure compréhension on subdivise le cycle de déclenchement du triac en 4 quadrants, représentés aux figures 102-3 et 102-4. Remarquez que la sensibilité de la gachette varie suivant le quadrant.

Lorsque le triac doit commander des charges inductives, comme par exemples des moteurs électriques, il faut prendre des précautions particulières. Le triac peut être déclenché à tout moment. S'il l'est pendant le maximum de la tension (qui varie sinusoïdalement), cela entraîne une très brusque variation de tension dans le triac, ce qui peut avoir comme résultat de le déclencher intempestivement.

Figure 102

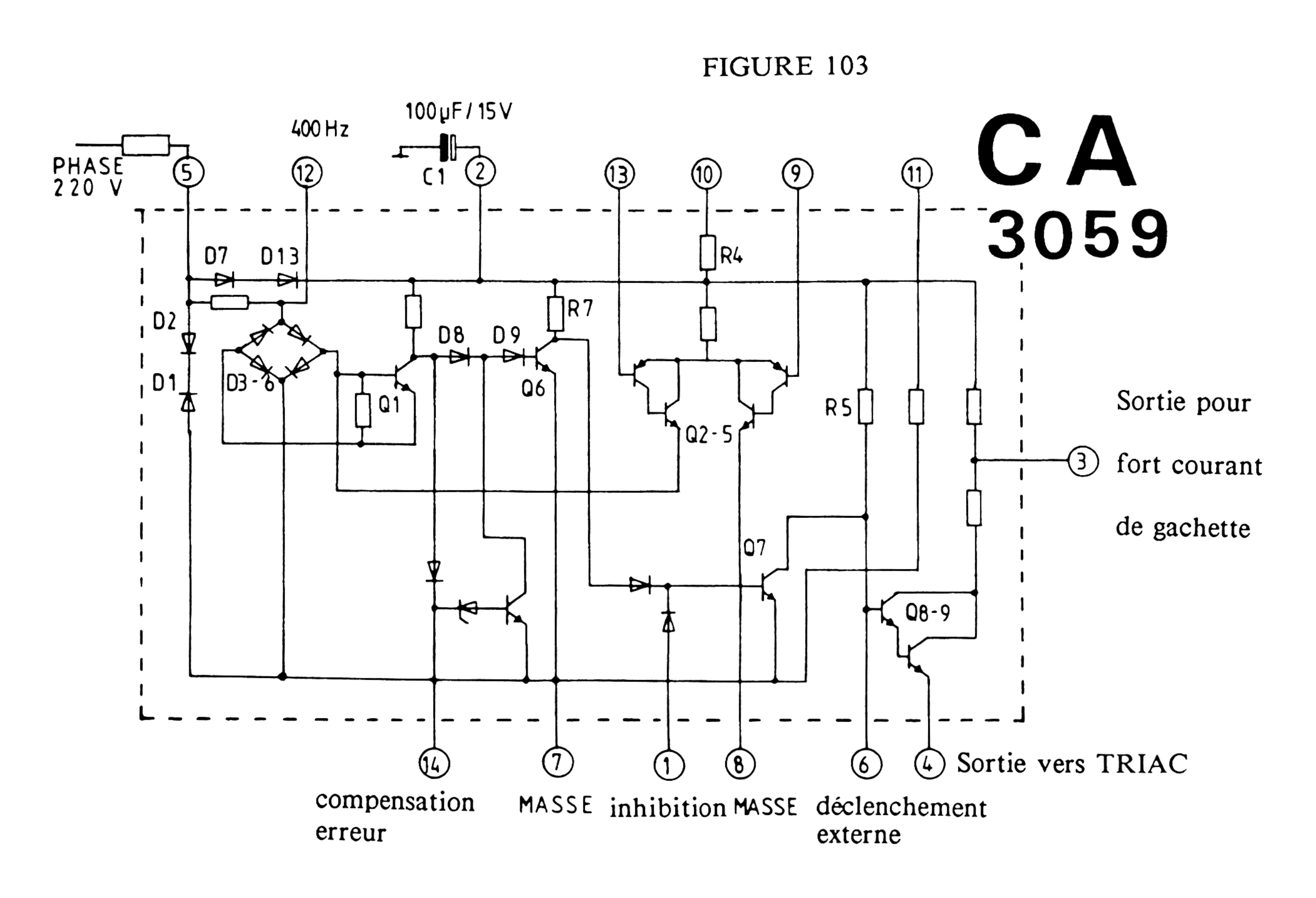
TRIAC



QUADRANT	anode 2	gachette
I	+	+
II	+	-
III	-	-
IV	-	+

(Les tensions sont mesurées par rapport à l'anode 1)

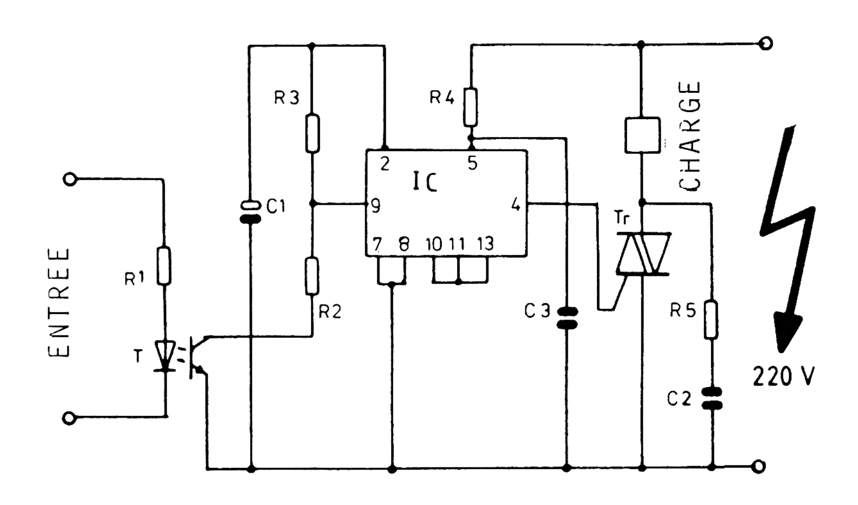
FIGURE 103



CA
3059
PHASE
220 V
400 Hz
100µF/15V
C1
5
12
2
13
10
9
11
D7
D13
D2
D1
D3-6
Q1
D8
D9
Q6
R7
R4
Q2-5
R5
Q7
Q8-9
3
Sortie pour
fort courant
de gachette
14
7
1
8
6
4
Sortie vers TRIAC
compensation
erreur
MASSE
inhibition
MASSE
déclenchement
externe

FIGURE 104

ETAGE DE COMMANDE 220 V AVEC LE 3059



IC = CA 3059

R1 = 470

R2 = 4,7k

R3 = 10k

R4 = 22k/5 W

R5 = 100

C1 = 100 uF/16 V

C2 = 100 nF au moins 400 V

C3 = 10 nF

Tr = Triac 400 V 4-8 A boîtier TO 220

T = Photocoupleur, par exemple TIL 111

D'une manière générale il est recommandé de protéger le triac avec un filtre RC, il en sera ainsi dans tous les montages suivants.

Tout les circuits décrits ici fonctionnent avec un déclenchement au zéro de la tension. Le choix se fera essentiellement sur la disponibilité des circuits intégrés.

UNITE DE COMMANDE 220 V AVEC LE 3059

Le fabriquant RCA propose 3 circuits intégrés CA 3058, CA 3059 et CA 3079, des circuits capables de déclencher un triac au moment du passage par 0 de la tension, garantissant un fonctionnement sans parasites. Le schéma synoptique du CA 3059 est représenté à la figure 103. Le schéma de l'étage de commande vous est proposé à la figure 104.

La totalité du montage est alimentée par le secteur, le CI reçoit sa tension à travers le résistance de limitation R4.

Les deux diodes intégrées D1 et D2 limitent la tension à environ +/- 8 Volt.

Ensuite les diodes D7 D13 constituent un redressement mono-alternance et l'on retrouve environ +6,6 V aux bornes du condensateur de filtrage C1. C'est le transistor Q1 qui, avec le pont de diodes D3-D6, réalise le détecteur de 0 V. Le courant de gachette est fourni sur la broche 4 par les deux transistors Q8-Q9 montés en darlington.

Le triac ne pourra être déclenché que si Q7 est bloqué. Si Q1 est passant alors Q6 est bloqué et Q7 est passant mettant la base de Q8 à la masse, donc pas de signal de sortie. Ainsi le déclenchement ne pourra avoir lieu que si la tension sur la broche 5 est inférieure à 3V.

Le signal de gachette se présente sous la forme d'une courte impulsion dont le centre coïncide avec le passage par zéro de la tension secteur.

Le courant nécessaire à l'impulsion est fourni par le condensateur C1.

Le CA 3059 contient également un amplificateur différentiel, constitué des transistors Q2 et Q5, pouvant servir à des applications supplémentaires.

Autre point intéressant, le CA 3059 possède une entrée permettant d'empêcher la production d'impulsion, c'est la broche 1. Le blocage intervient lorsque la tension en broche 9 devient plus positive qu'en broche 13, ou si un signal externe est présent sur la broche 1. En effet dans ce cas Q7 devient passant et la sortie broche 4 est bloquée. Le condensateur C3 introduit un léger décalage de phase sur la broche 5. Ceci permet de générer l'impulsion gachette un tout petit peu après le passage par 0 de la tension secteur.

Cette précaution est très importante car il pourrait sinon se produire un mauvais déclenchement du triac, la tension à ses bornes n'étant pas encore assez importante.

Le filtre R5/C2 est là pour éliminer les parasites hautes fréquences. Veillez à choisir pour C2 un condensateur supportant au moins 400 V.

Le photocoupleur IC 1 permet d'isoler électriquement la section 220 V de tous les circuits qui la précèdent. Celui-ci est simplement constitué d'une diode LED éclairant un phototransistor, le tout enfermé dans un boîtier étanche. La tension d'isolation de tels composants se situe aux alentours de 5 kV.

REALISATION DU MONTAGE

Le circuit imprimé et son schéma d'implantation des composants se

trouvent aux figures 105 et 106. Employez à tout prix un support pour le CA 3059. Plusieurs trous ont été prévus pour la résistance de limitation R4 pour pouvoir s'adapter aux différentes tailles possibles. Pour une meilleure dissipation de la chaleur il est recommandé de laisser un espace d'au moins 5 mm entre la résistance et la plaque. De même le triac devra être équipé d'un radiateur.

N'oubliez jamais que la totalité du montage, y compris le radiateur (!), se trouve reliée au 220 V.

Pour les connections "220 V" et "CHARGE" vous emploierez des connecteurs à vis pour circuit imprimé.

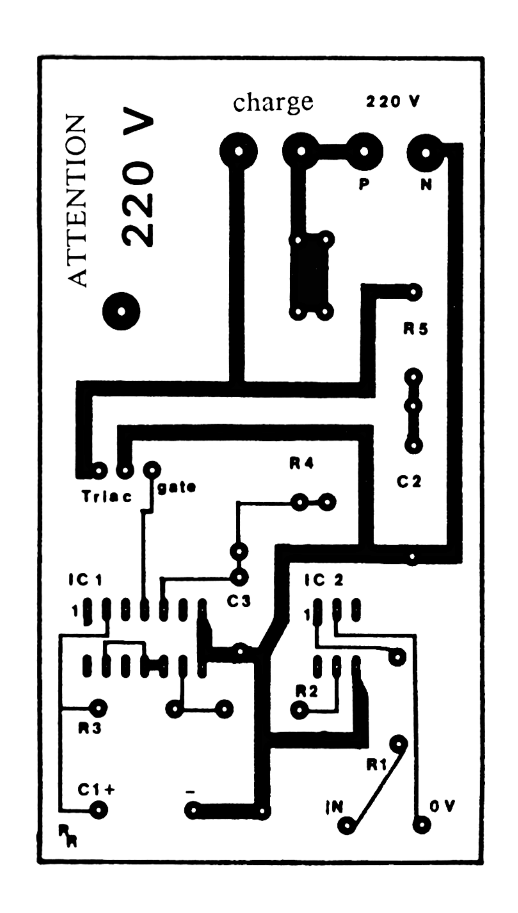


FIGURE 105

CIRCUIT IMPRIME DE L'ETAGE 220 V AVEC CA 3059

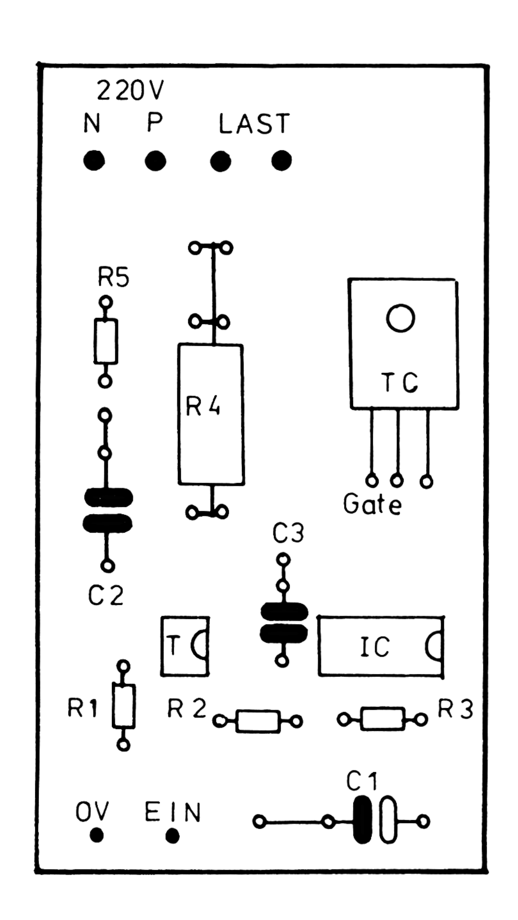


Abbildung: **106**
Bestückungsplan für das
Leistungsteil mit dem
CA 3059

UNITE DE COMMANDE UTILISANT LE TDA 1024

Comme il est possible que vous rencontriez des problèmes d'approvisionnement avec le CA 3059, voici maintenant une unité de commande utilisant le TDA 1024. Ce circuit intégré, dont vous pouvez voir le schéma de principe à la figure 107, est proposé dans un boîtier DIL 8 broches et ne se différencie que peu du CA 3059.

Le TDA 1024 est également alimenté directement à partir du secteur. Après avoir traversé un étage RC, la tension entre par la broche 7. La tension de sortie en broche 2 a une amplitude d'environ 6 V. Contrairement au CA 3059, le TDA 1024 ne nécessite pas de résistance de limitation. Comme vous pouvez le voir sur le schéma figure 108, un étage R9/C4 introduit un léger retard, limitant la puissance dissipée dans le triac.

La largeur de l'impulsion est déterminée par la résistance R8. La valeur de 180 kOhm donne une largeur d'environ 150 us. La résistance R8 ne devrait pas excéder 680 kOhm, dans ce cas la largeur de l'impulsion vaut 650 us.
Eventuellement il faudra doubler la valeur de 180 kOhm si vous ne branchez qu'une faible charge, par exemple une lampe de 40 Watt. Les 150 us ne suffirait alors plus à déclencher correctement le triac.
Le choix du photocoupleur n'est pas critique, n'importe quel modèle courant conviendra. R7 et C3 sont là pour déparasiter le triac. Choisissez un condensateur supportant une tension d'au moins 400 V, même remarque en ce qui concerne C4.

TDA 1024

VALVO

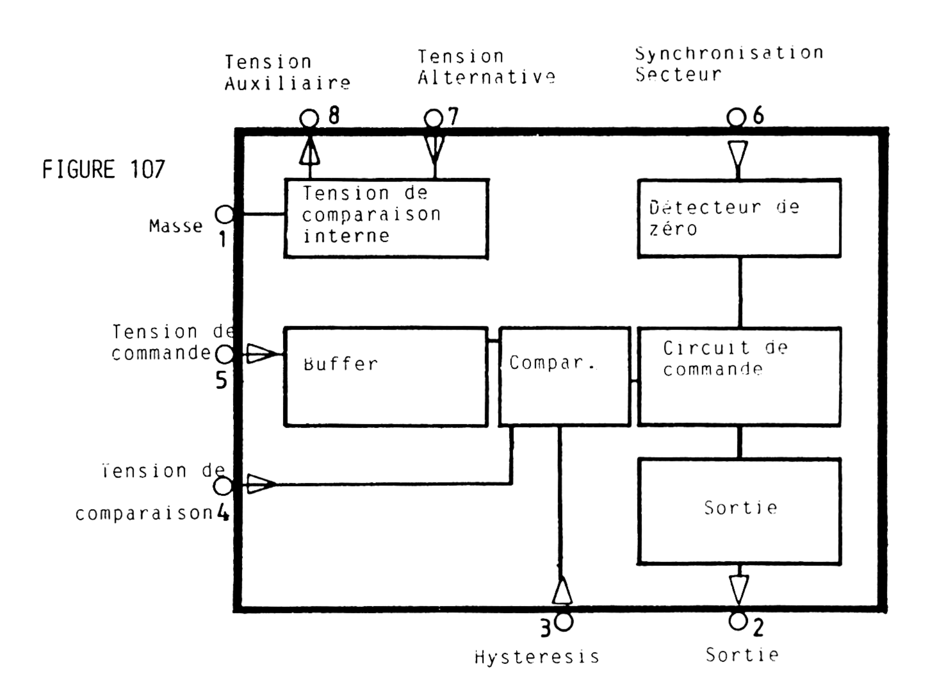
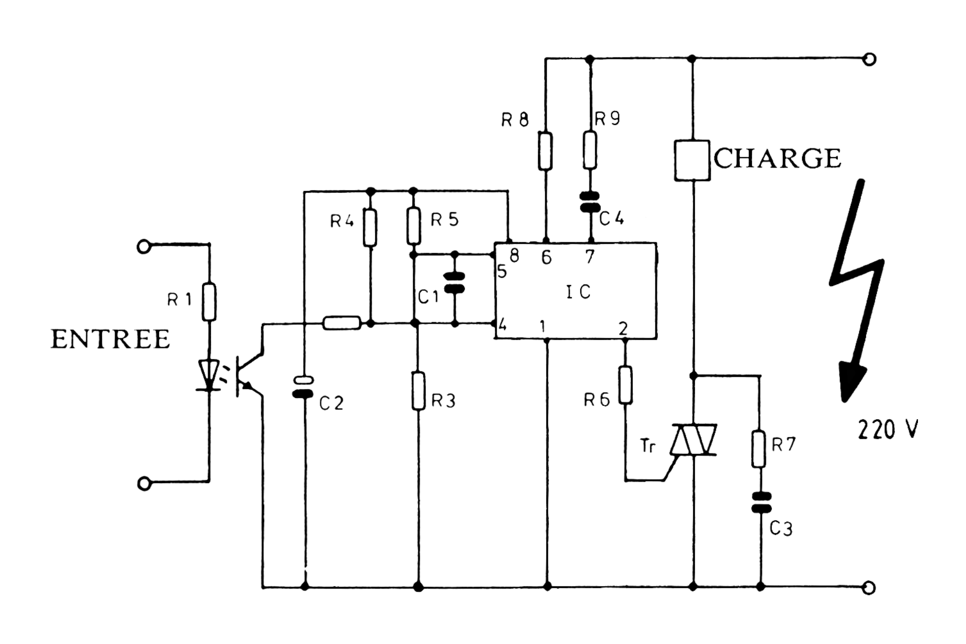


FIGURE 108



R1	=	470	IC	=	TDA 1024
R2	=	10 k	C1	=	100 nF
R3	=	22 k	C2	=	100 uF/16 V
R4	=	22 k	C3	=	100 nF au moins 400 V
R5	=	22 k	C4	=	220 nF au moins 400 V
R6	=	68	Tr	=	Triac 400 V 4-8 A boîtier TO 220
R7	=	100			
R8	=	180 k	T	=	Photocoupleur par exemple TIL 111
R9	=	390			

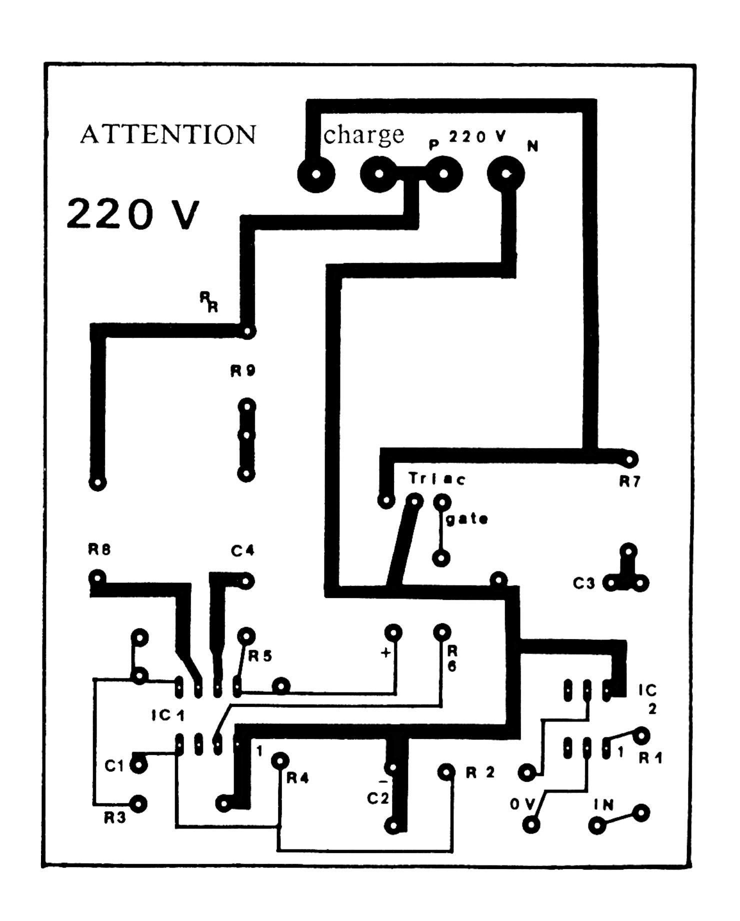


FIGURE 109

CIRCUIT IMPRIME DE L'UNITE DE COMMANDE 220 VOLT EQUIPEE DU TDA 1024

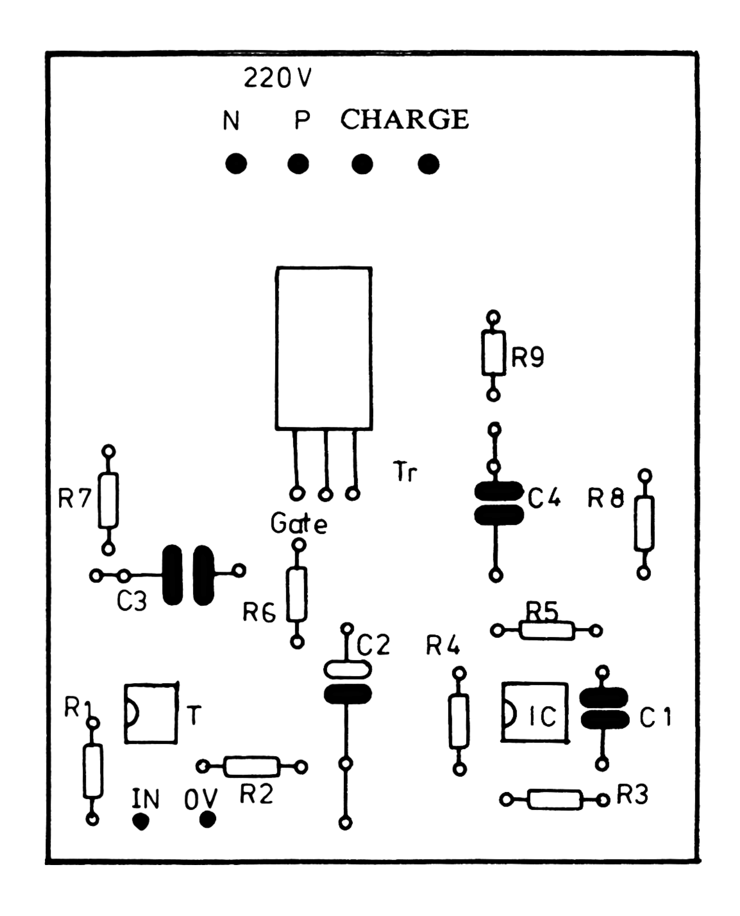


FIGURE 110

SCHEMA D'IMPLANTATION DES COMPOSANTS DE L'UNITE DE COMMANDE

Le tracé du circuit imprimé est visible à la figure 109, le schema d'implantation correspondant se trouve en figure 110.

La totalité du circuit doit être enfermée dans un boîtier isolant de telle manière qu'aucun contact accidentel ne soit possible.
Encore une fois rappelez vous que tous les composants sont reliés au 220 V !

UNITE DE COMMANDE 220 V AVEC LE MOC 3040

Pour terminer ce chapitre voici un montage utilisant le très intéressant circuit intégré MOC 3040 (ou 3041) de chez MOTOROLA. Dans un tout petit boîtier DIL 6 pattes sont intégrés un photocoupleur et un détecteur de zéro de tension. Seulement très peu de composants externes suffisent pour réaliser une unité de commande à triac complète, comme vous pouvez vous en rendre compte à la figure 111.
La résistance R1 limite le courant d'entrée. Sa valeur, qui dépend de la tension appliquée, peut être calculée avec la formule suivante:

$$R1\ (Ohm) = \frac{(Vin-1,3) \times 1000}{I\text{-}LED}$$

Vin est la tension d'entrés exprimée en Volt et I-LED est le courant traversant la LED du photocoupleur intégré dans le circuit. Les valeurs de I-LED sont les suivantes:

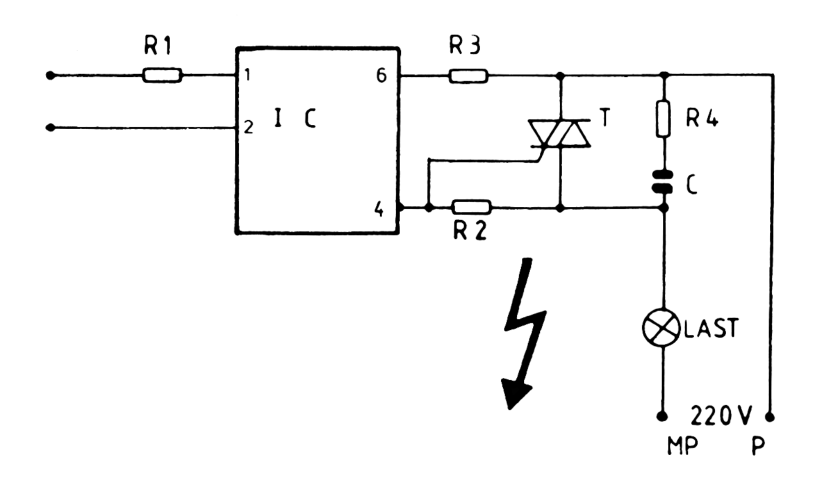
30 mA pour le MOC 3040
15 mA pour le MOC 3041

Dans notre application R1 vaut 120 puisque nous travaillons avec une tension d'entrée de 5 Volt.

Le choix du triac dépend de l'application que l'on désire faire de l'unité de commande. Vous trouverez en annexe les caractéristiques de quelques modèles de triac.

FIGURE 111

SCHEMA DE L'ETAGE DE COMMANDE 220 V AVEC LE MOC 3040



IC = MOC 3040 ou MOC 3041 (Motorola)

R1 = 120 Ohm, voir texte

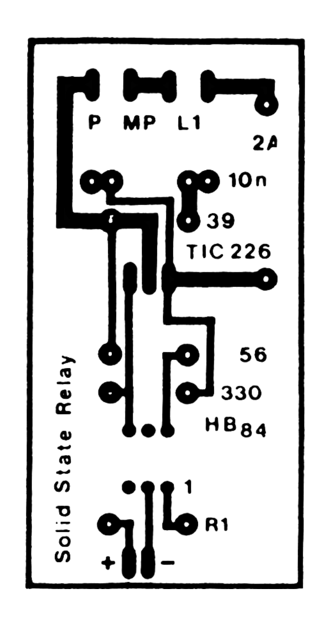
R2 = 330

R3 = 56

R4 = 39

C = 100 nF au moins 400 V

T = Triac, par exemple TIC 226



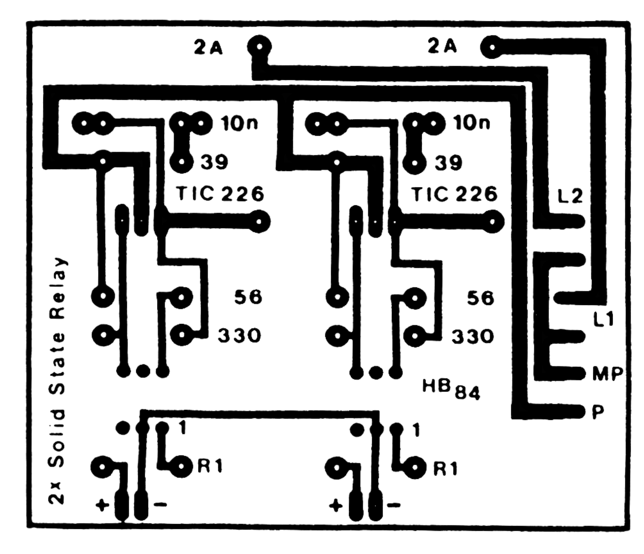


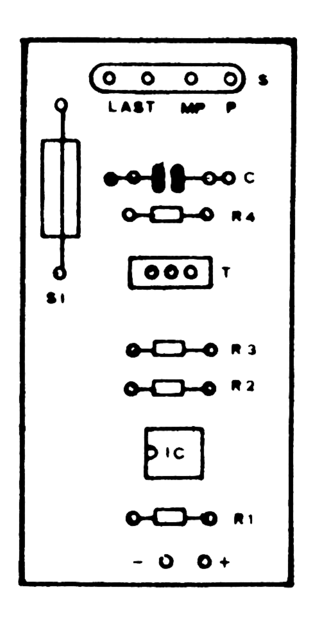
FIGURE 112

CIRCUITS IMPRIMES DE L'UNITE DE COMMANDE 220 VOLT EQUIPEE DU MOC 3040 OU DU MOC 3041.

A GAUCHE UN CIRCUIT SIMPLE, A DROITE UN CIRCUIT DOUBLE.

Il se pourrait que vous ayez quelques problèmes d'approvisionnement avec le MOC 3040, adressez vous dans ce cas à un distributeur MOTOROLA.

Le tracé du circuit imprimé se trouve à la figure 112. Vu le peu de composants nécessaires, il vous est également proposé un circuit imprimé supportant deux étages de commandes.
Remarquez que par rapport au schéma de la figure 111 on a rajouté un fusible. La valeur du courant de coupure de celui-ci dépend de l'usage que vous ferez de l'unité de commande.
Vous trouverez le schéma d'implantation des deux circuits imprimés à la figure 113. Il est vivement recommandé d'utiliser en sortie des connecteurs à vis pour circuit imprimé.
Une fois encore, on ne le répétera jamais assez, n'oubliez pas que la carte est directement reliée au 220 V.
Comme ce circuit ne nécessite que peu de composants, nous vous proposons en figure 114 le tracé du circuit imprimé d'un montage comportant 8 de ces unités de commande.
Le schéma d'implantation correspondant se trouve à la figure 115.



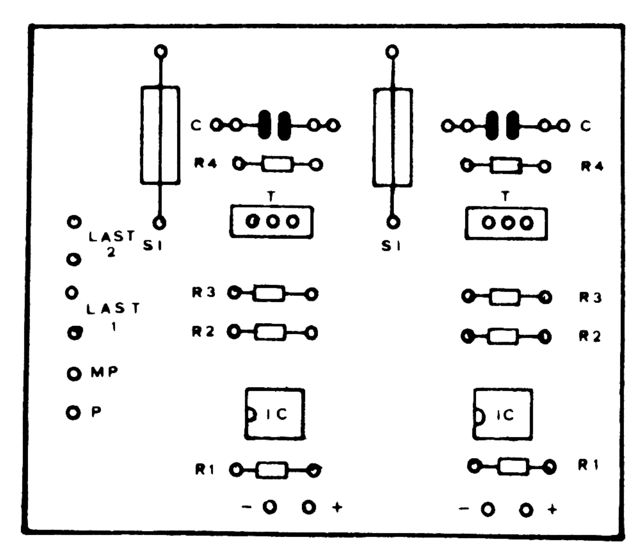


FIGURE 113

SCHEMA D'IMPLANTATION DE L'UNITE DE COMMANDE 220 VOLT EQUIPEE DU MOC 3040 OU DU MOC 3041.

A GAUCHE UN CIRCUIT SIMPLE, A DROITE UN CIRCUIT DOUBLE.

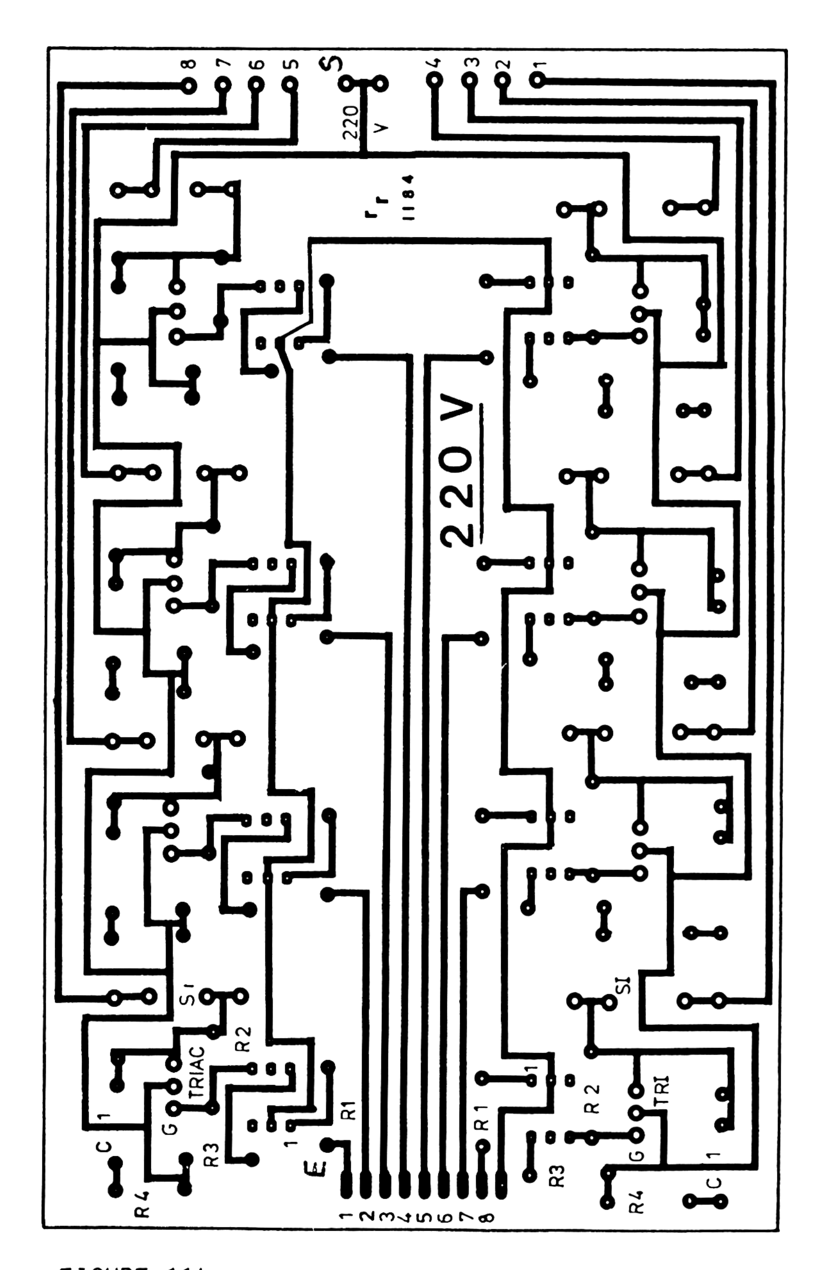


FIGURE 114

CIRCUIT IMPRIME DE LA CARTE A 8 UNITES 220 V

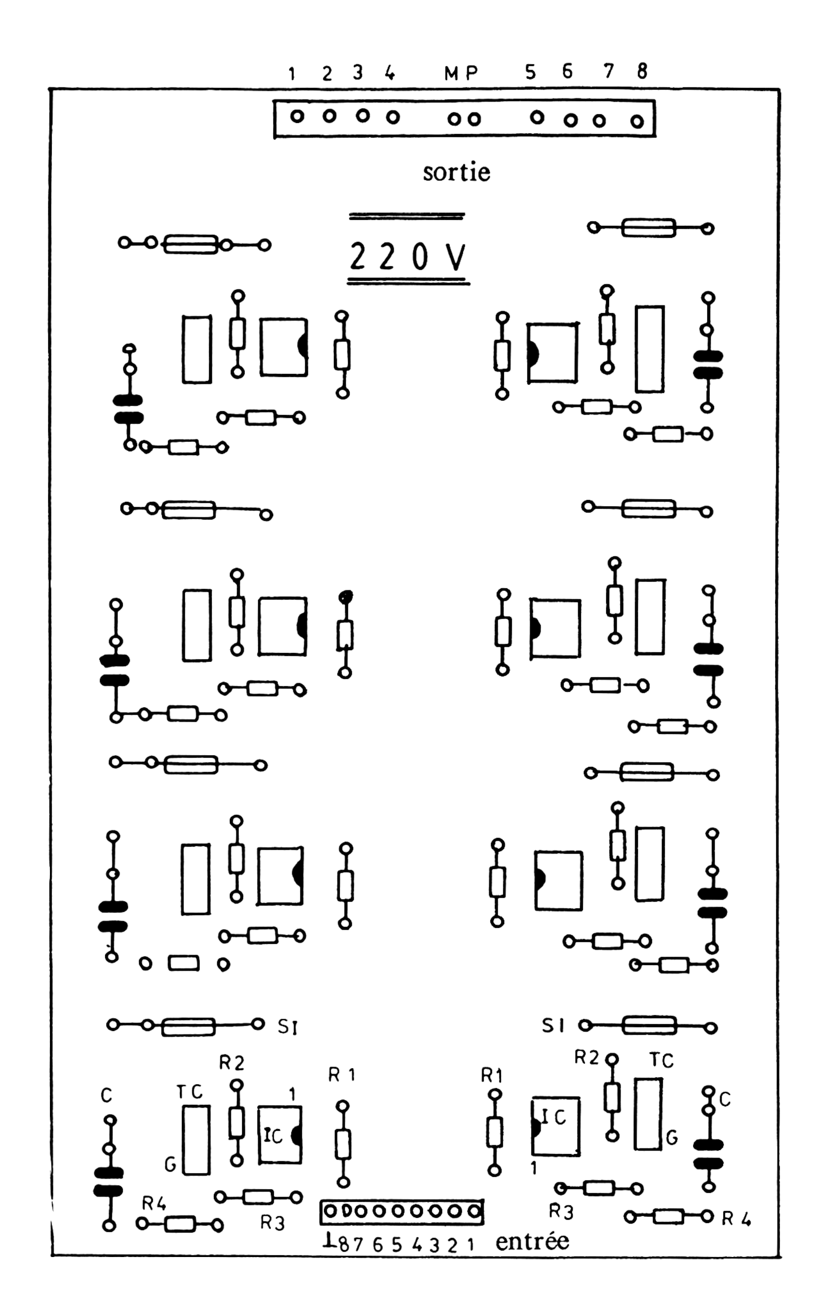


FIGURE 115

SCHEMA D'IMPLANTATION DES COMPOSANTS

16. COMMANDE POUR MOTEUR A COURANT CONTINU

L'interface décrite ici permet la commande de moteurs fonctionnant avec du courant continu. Les applications peuvent être multiples. Si vous avez par exemple réalisé l'unité de commande 220 Volt du chapitre précédent et que vous vouliez l'utiliser pour un jeu de lumière dans une soirée dansante ou dans un concert amateur, il peut être intéressant de pouvoir également diriger les spots qui sont animés par des moteurs à courant continu. Ceci n'est bien sûr qu'un exemple parmi beaucoup d'autres.

Nous allons voir dans ce chapitre un circuit qui se distingue par le peu de composants utilisés. Le circuit intégré employé est un TDA 2002 ou TDA 2003, à l'origine un amplificateur BF ! Vous le retrouverez également au chapitre 19.
Deux exemplaires de ce circuit sont nécessaires pour que le moteur puisse tourner dans les deux sens.
Les entrées des deux CIs peuvent être connectées à deux sorties de n'importe quelle interface. Le schéma du circuit est présenté à la figure 116. Le montage est capable de fournir un courant de 3 A pour une tension continu maximale de 18 V. En aucun cas il ne faut prélever la tension sur l'alimentation de l'ordinateur, même s'il s'agit d'un moteur 5 V. Il faut obligatoirement construire une alimentation séparée, par contre les masses devront être reliées ensemble.

Sur les pages suivantes vous trouverez en figure 117 et 118 le circuit imprimé et le schéma d'implantation.

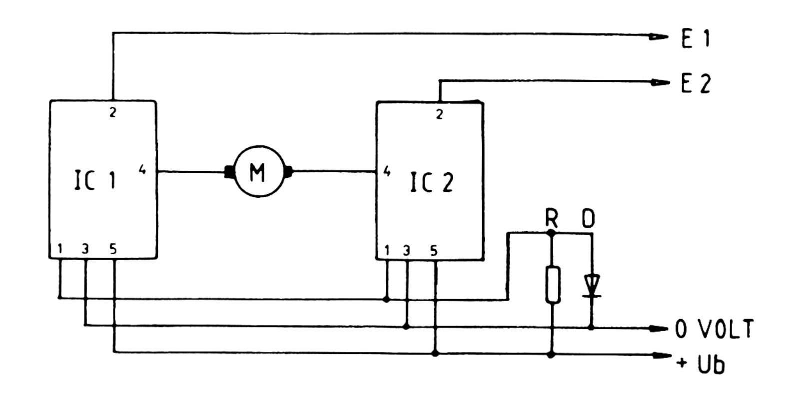


FIGURE 116

COMMANDE DE MOTEUR A COURANT CONTINU

FIGURE 117

CIRCUIT IMPRIME POUR 4 ETAGES

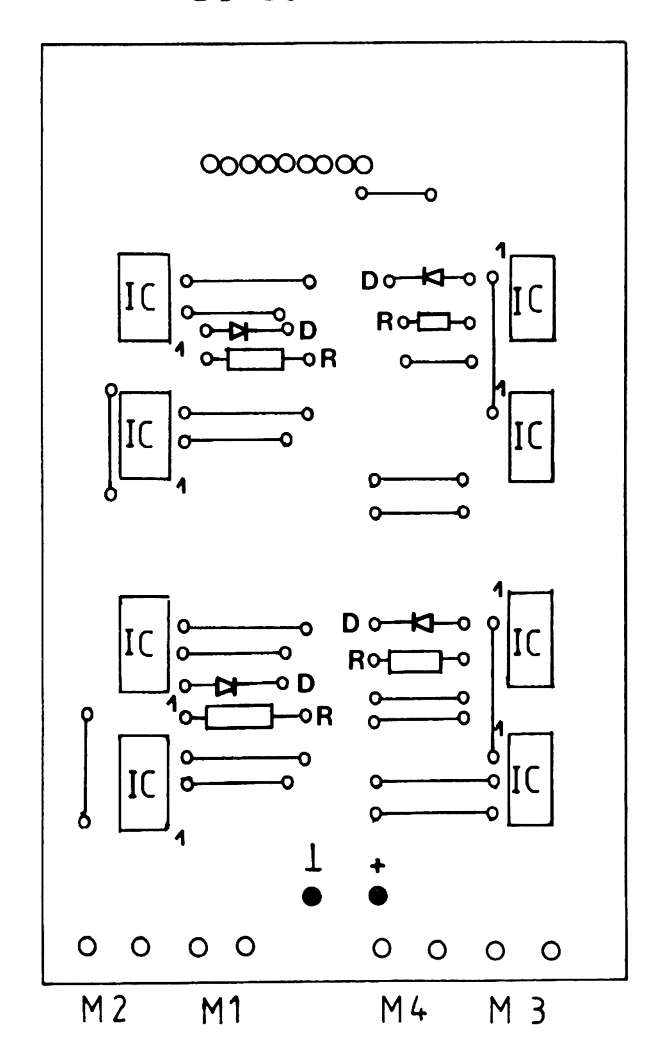


FIGURE 118

SCHEMA D'IMPLANTATION DES COMPOSANTS

Le circuit imprimé peut supporter 4 unités de commandes. Comme chaque moteur nécessite 2 entrées, les 4 moteurs peuvent être commandés par un seul octet.
Les entrées sont marquées E1-E8 sur la carte.

On branchera l'alimentation aux emplacements marqués d'un point noir, celle-ci ne doit pas dépasser 18 Volt.

La programmation de la commande est très simple: Si l'on veut par exemple faire tourner le moteur numéro 3, il faudra mettre un des deux bits E5 ou E6 au niveau H, l'autre restant au niveau L. Le moteur s'arrêtera lorsque les deux entrées seront au niveau L. Il n'est pas permis de mettre les deux entrées au niveau H.

LISTE DES COMPOSANTS:

IC = 4 x TDA 2002 ou TDA 2003
R = 4 x 2,2 k
D = 4 x 1N4148

17. COMMANDE DE MOTEUR PAS A PAS

Le grand avantage de ces moteurs réside dans le fait qu'un tour complet de l'axe peut être décomposé en un nombre connu de pas, l'utilisateur peut à tout moment déterminer dans quelle position se trouve le moteur. Ces moteurs sont essentiellement employés dans les imprimantes, les lecteurs de disquettes et de plus en plus en robotique. Par contre la précision se paie, et ces moteurs sont plus chers que les autres.

Le principe d'un moteur pas à pas est simple: Le stator, ou partie fixe, est équipé d'un certain nombre d'électro-aimants, et le rotor, partie mobile, comporte autant d'aimants permanents. Si l'on fait parcourir les bobinages du stator les uns après les autres par un courant, on crée un champ magnétique tournant que suivent les aimants du rotor.
Cela veut dire que chaque impulsion de courant provoquera une rotation du moteur d'un certain angle, appelé ANGLE DU PAS a. La valeur de cet angle dépend du type de moteur.

Le nombre de pas pour faire une rotation complète s'obtient simplement avec la formule suivante:

nbre pas = 360/a

La vitesse de rotation du moteur dépend de la fréquence des impulsions et se calcule de la manière suivante:

$$tr/min = \frac{fréquence \times a \times 60}{360}$$

Les moteurs pas à pas possèdent certaines propriétés dont il faut absolument tenir compte:

-- Le couple du moteur diminue pendant les accroissements de fréquences, pouvant aller jusqu'à 0. En pratique ces moteurs sont commandés par un programme qui assure une variation continue entre 0 et la fréquence de fonctionnement, et inversement.

-- Le mode de fonctionnement peut être différent d'un type de moteur à un autre. Nous n'entrerons pas ici dans le détail. Voyez les spécifications du fabriquant pour choisir tel ou tel moteur.

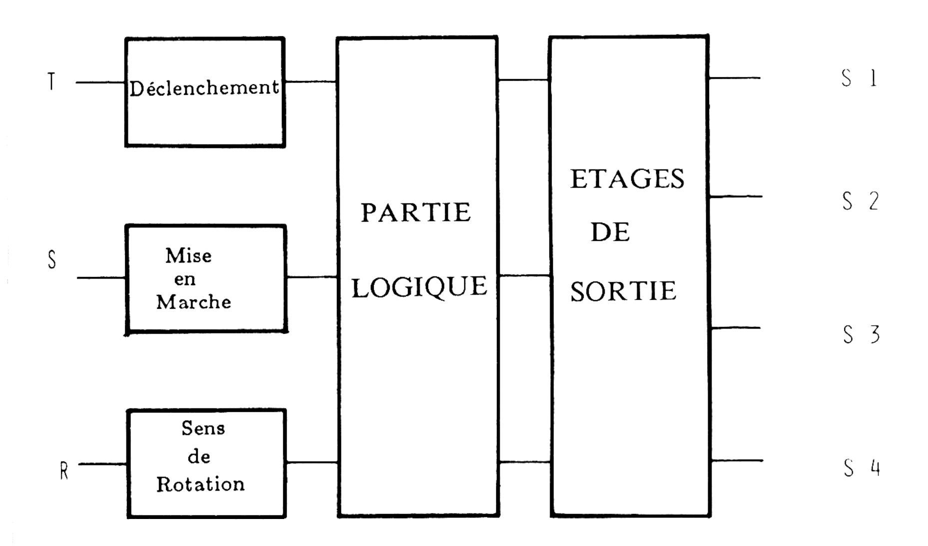
Depuis un certain temps déjà sont apparus dans le commerce des circuits intégrés pour moteurs pas à pas à des prix accessibles pour le bricoleur amateur. Les deux plus connus sont le L 297 de SGS-ATES et le SAA 1027 de VALVO. Le schéma de principe du SAA 1027 est visible à la figure 119.

On peut brancher directement ce CI à la sortie d'une interface. Comme le SAA 1027 n'est pas compatible TTL, on se sert des trois inverseurs avec leurs résistances de polarisation pour garantir les niveaux L et H sur les entrées 2, 3 et 15.

Les entrées R, S et T ont les fonctions suivantes:

FIGURE 119

SAA 1027



Tension d'Alimentation : 12V typ. (9-18 V)

Courant de repos 4,R MA

Tension d'Entrée

LOW 4,5 V

Tension de Sortie

HIGH 7,5 V

R, SENS DE ROTATION, broche 3

Cette entrée peut être positionnée indépendamment des entrées S et T. Suivant qu'elle est à L ou à H le moteur tournera dans un sens ou dans l'autre.

S, MISE EN MARCHE, broche 2

Un niveau H fait démarrer le moteur, un niveau L l'arrête.

T, ENTREE TRIGGER, broche 15

Un front montant sur cette entrée entraîne les variations suivantes sur les sorties, reliées aux bobines du moteur:

S = H / R = L

Trigger (T)	SOR.1	SOR.2	SOR.3	SOR.4
0	L	H	L	H
1	H	L	L	H
2	H	L	H	L
3	L	H	H	L

S = H / R = H

Trigger (T)	SOR.1	SOR.2	SOR.3	SOR.4
0	L	H	L	H
1	L	H	H	L
2	H	L	H	L
3	H	L	L	H

Il faut néanmoins signaler que chacune des sorties du SAA 1027 ne peut fournir qu'un courant maximal de 350 mA.
Pour commander des moteurs consommant plus de courant il faudra prévoir un transistor monté en driver par sortie.
La figure 120 vous présente un schéma de base de commande de moteur pas à pas utilisant le SAA 1027.

LISTE DES COMPOSANTS:

IC 1	= 7606	IC 2	= SAA 1027
R1-3	= 1 kOhm	R 4	= 150/0,5 W
R 5	= 100	C 1	= 100 nF

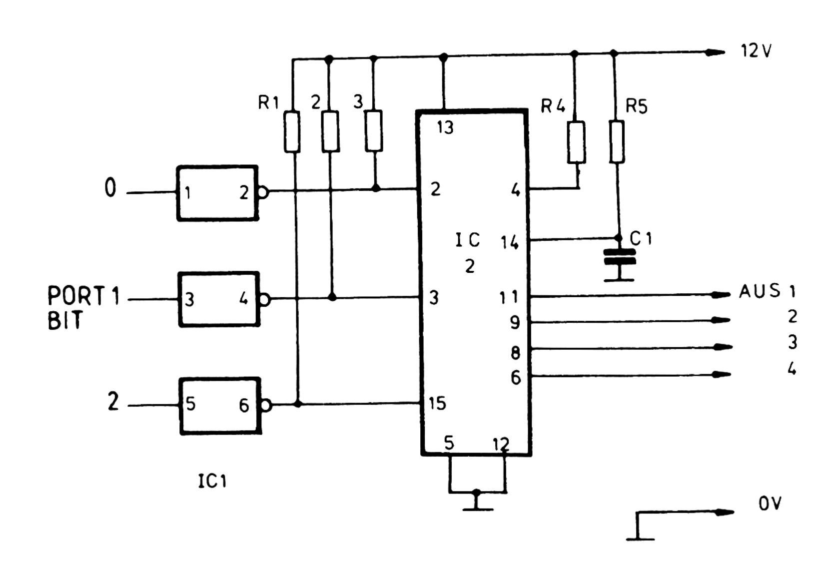


FIGURE 120

SCHEMA DE LA COMMANDE DE MOTEUR PAS A PAS

18. GENERATEUR DE SONS

Le CPC 464 dispose déjà d'un générateur de sons intégré, on peut alors s'interroger sur le pourquoi de ce chapitre.

Le générateur de sons décrit ici utilise le même circuit intégré que celui qui se trouve dans l'ordinateur, une bonne occasion donc de faire plus ample connaissance avec l'AY 3-8912. En combinant les deux circuits, il vous sera possible de créer des sons "doublés" et toutes sortes de sons "impossibles", allant du bruit d'une locomotive à vapeur jusqu'au synthétiseur.
Il n'est pas besoin de connaître le langage machine, toute la programmation s'effectue en BASIC, et le son vous parviendra au travers de l'amplificateur intégré au montage. Bien entendu vous pourrez également utiliser l'amplificateur décrit au chapitre 19, tout comme il vous sera possible de vous connecter sur une chaîne HIFI.

LE CIRCUIT GENERATEUR DE SONS AY 3-8912

Pour ceux qui s'intéressent à la technique, nous allons vous présenter dans ce qui suit les caractéristiques principales de ce circuit intégré représenté à la figure 121.
Le grand avantage de ce CI réside dans le fait qu'il est "memory mapped", c.à.d que chacun des registres peut être adressé comme une case mémoire.

Les valeurs maximales des principales grandeurs électriques sont résumées dans le tableau figure 122. Le schéma de principe et l'organisation interne se trouve en figure 123.

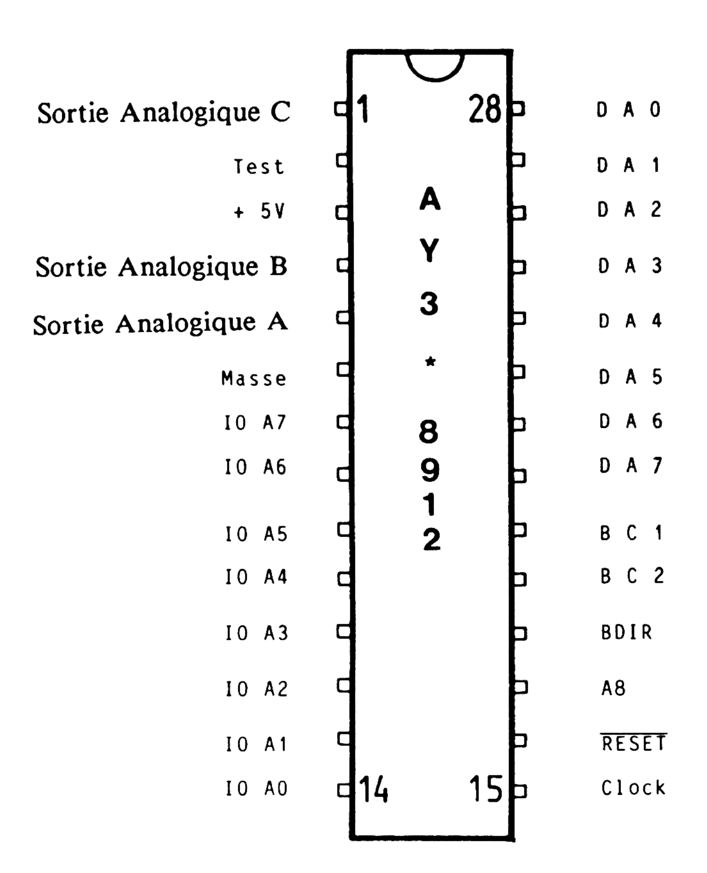

Sortie Analogique C
Test
+ 5V
Sortie Analogique B
Sortie Analogique A
Masse
IO A7
IO A6
IO A5
IO A4
IO A3
IO A2
IO A1
IO A0
1
14
28
15
AY3 * 8912
D A 0
D A 1
D A 2
D A 3
D A 4
D A 5
D A 6
D A 7
B C 1
B C 2
BDIR
A8
RESET
Clock

FIGURE 121

FIGURE 122: Caractéristiques électriques de l'AY 3-8912

Grandeur	Symbole	min.	typ.	max.	Unité
entrées au niveau L	Vil	0	-	0,6	Volt
entrées au niveau H	Vih	2,4	-	5,0	Volt
sorties au niveau L	Vol	0	-	0,5	Volt
sorties au niveau H	Voh	2,4	-	5,0	Volt
RESET Pulse Width (larg.)	tRW	500	-	-	ns
RESET to Bus Control Delay Time (durée délai)	tRB	100	-	-	ns
Diagramme des temps pour Reset: voir fig. 124.4					
A8, DA7-DA0 Adress Mode:					
Setup-Time	tAS	400	-	-	ns
Hold-Time	tAH	100	-	-	ns
Diagramme des temps pour Mode adresse: voir fig. 124.3					
DA7-DA0 Write Mode (écriture)					
Write Data Pulse Width	tDW	500	-	10000	ns
Write Data Setup Time	tDS	50	-	-	ns
Write Data Hold Time	tDH	100	-	-	ns
Diagramme des temps pour Mode écriture: voir fig. 124.1					
DA7-DA0 Read Mode (lecture)					
Read Data Access time	tDA	-	250	500	ns
Tristate Delay Time	tTS	-	100	200	ns
Diagramme des temps pour Mode lecture: voir fig. 124.2					
Tension d'alimentation	Vcc	4,75	5,0	5,25	Volt
Consommation de courant	Icc	-	45	75	mA

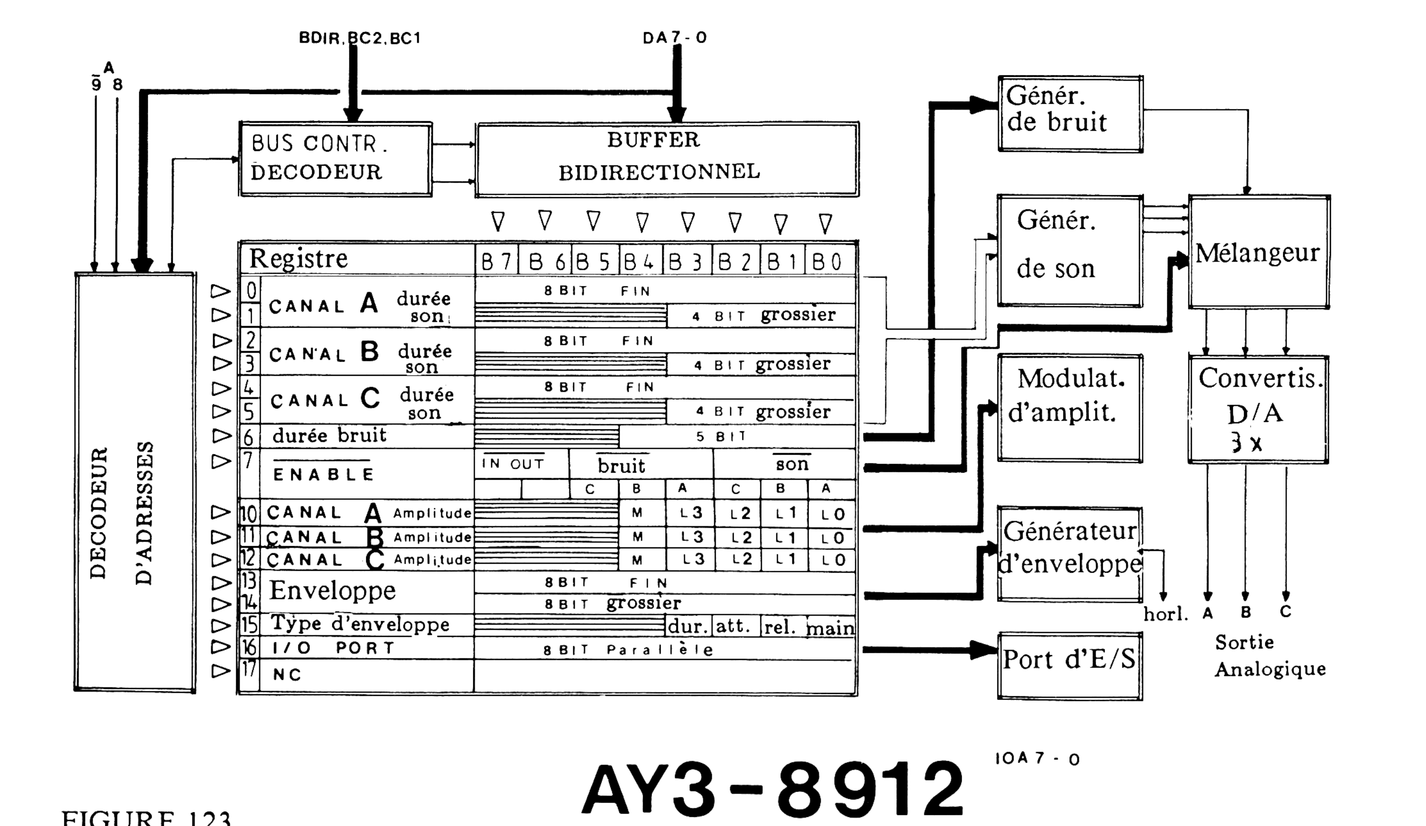
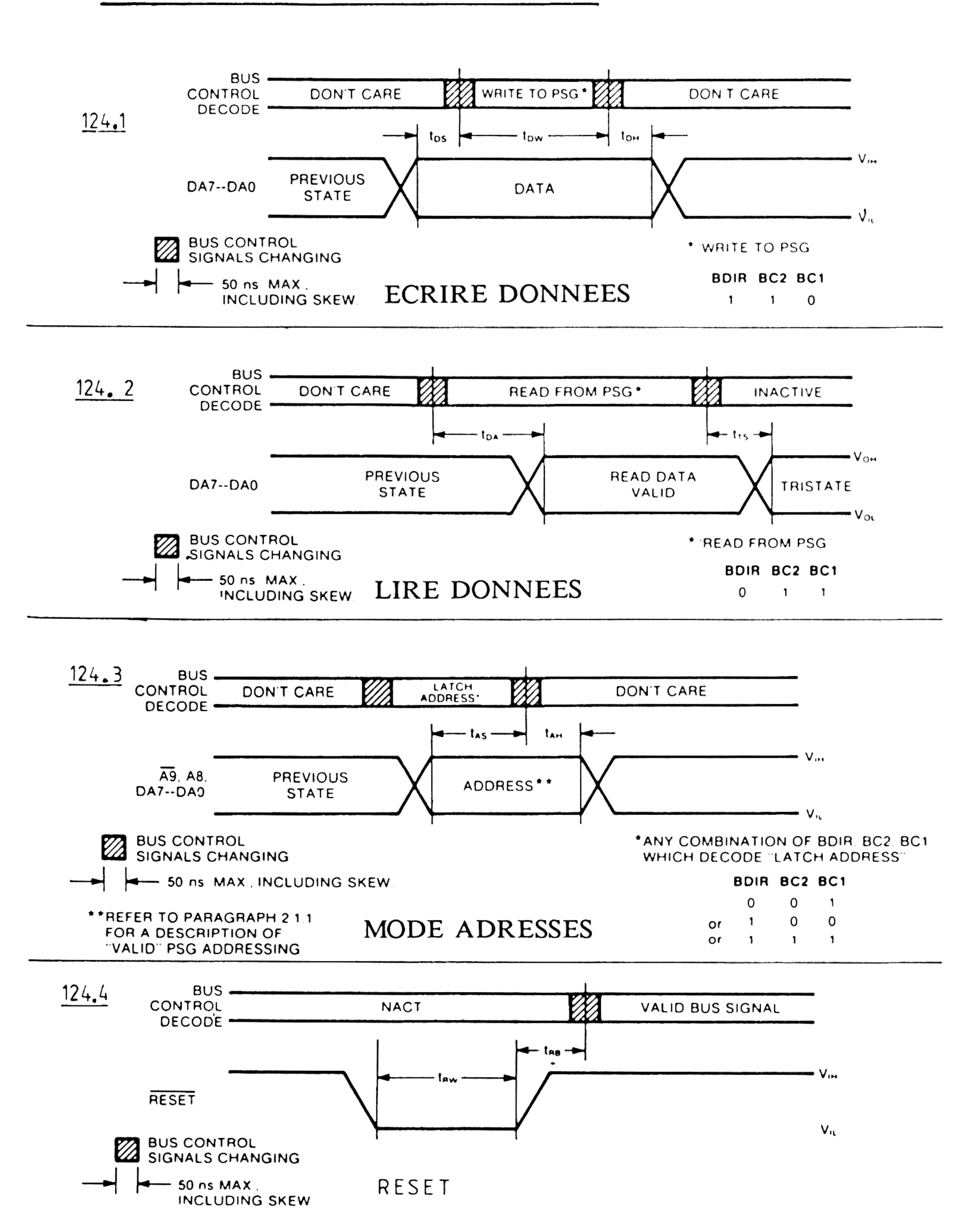


FIGURE 123

ORGANISATION INTERNE DU AY3-8912 (Doc. Général Instruments)

Figure : 124

DIAGRAMME DES TEMPS AY3 - 8912



Lignes de données/adresses DA0-DA7, broches 28-21

C'est sur ces broches que sont collectées les données en provenance de l'ordinateur.
En mode données les lignes DA0-DA7 sont directement reliées aux bits de registre B0-B7. En mode adresse ce sont les bits DA0-DA3 qui sélectionnent un des 16 registres.

BUS Control, broches 18-20

Les lignes de données et d'adresses sont bidirectionnelles, il faut donc pouvoir sélectionner le sens, ainsi que le mode. C'est à cet effet qu'ont été prévues les broches 18-20:

broche 18	direction du BUS	(BDIR)
broche 19	contrôle du BUS	(BC 2)
broche 18	contrôle du BUS	(BC 1)

Le tableau suivant résume l'interactions de ces différents signaux:

BDIR	BC-2	BC-1	fonction
0	1	0	Pas activé
0	1	1	Lecture dans le CI
0	1	0	Ecriture dans le CI
1	1	1	Mode adresse

On remarque qu'ici l'entrée BC-2 est toujours au niveau H, la broche sera donc reliée en permanence au +5V à travers une résistance de 1k. Il restera alors à programmer BC-1 et BDIR.

RESET, broche 16

Un niveau H sur cette broche réinitialise tous les registres.

Sorties analogiques A, B, C, broches 5, 4, 1

C'est ici que l'on prélève le son produit, généré par un convertisseur A/D. Normalement on connecte un amplificateur BF, mais il est également possible de brancher un petit haut-parleur à haute impédance pour contrôler ce qui sort.

Test-1, broche 2

Cette broche ne doit pas être connectée, elle sert à des tests internes.

Horloge, broche 15

Cette entrée, compatible TTL, sert à synchroniser les différents générateurs de sons.

Entrées/sorties IOA7-IOA0, broches 7-14
Adress 8, bit d'adresse supplémentaire, broche 17

Ce sont les bits d'adresse, les signaux transitent dans les deux sens.

PROGRAMMATION DES REGISTRES:

L circuit intégré AY 3-8912 possède 16 registres, c'est en programmant ces registres que l'on détermine les caractéristiques du son. Chaque registre peut être adressé comme une case mémoire, il est donc possible de déterminer par programme quel registre sera activé à quel moment.

Comme vous l'avez vu au passage précédent, les 16 registres sont considérés par le CPU comme un bloc mémoire adressé par 9 bit d'adresse (DA0-DA7 + A8). Ce sont les bits DA0-DA3 qui déterminent quel registre on active, les 5 autres bits (DA4-DA7, ainsi que A8) remplissent la fonction de Chip-Select et contrôlent le buffer de lecture/écriture.

L'AY 3-8912 possède trois oscillateurs indépendants d'amplitudes variables, un générateur de bruit "blanc" et un générateur d'enveloppe. Nous reviendrons plus en détail sur leur fonctionnement. Tout ceci est résumé dans le diagramme de la figure 123.

GENERATEUR DE SON (registres R0-R5)

Chacun des trois générateur possède un registre pour les variations importantes et un registre pour le réglage fin:

R0 Réglage fin générateur A
R1 Réglage grossier générateur A
R2 réglage fin générateur B
R3 Réglage grossier générateur B
R4 réglage fin générateur C
R5 Réglage grossier générateur C

La hauteur du son est déterminée par 12 des 16 bits des deux registres du générateur; voyez pour cela la figure 125. Avec les 12 bits on a la possibilité de sélectionner 4096 valeurs différentes (256 pour R0 x 16 pour R1), et ceci pour chacun des trois générateurs. La fréquence se calcule à l'aide de la formule suivante:

$$f = \frac{1625000}{16 \times (256 \times R1 + R0)}$$

où R1 et R0 représentent le contenu des registres exprimé en valeur décimale.
De même pour les paires R2/R3 (générateur B) et R4/R5 (générateur C).

GENERATEUR DE BRUIT BLANC (registre R6)

Le générateur de bruit vient se superposer aux trois générateurs de son. Le contenu du registre R6 peut varier entre 0 et 31. Plus ce nombre sera grand et plus la composante de bruit sera importante. Seuls les 5 bits de poids faible interviennent, comme vous pouvez le voir à la figure 126.

FIGURE 125

GENERATEUR DE SON AY3 - 8912

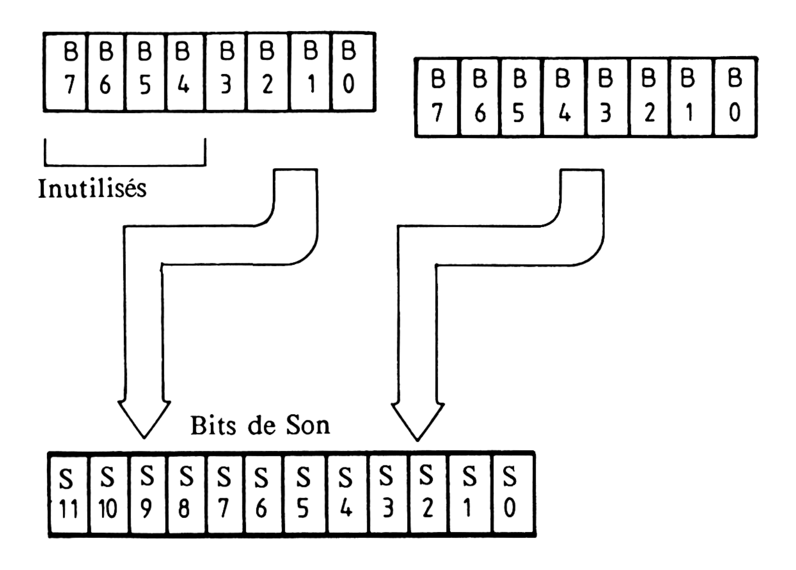


FIGURE 126

GENERATEUR DE BRUIT AY 3 - 8912

Durée du bruit Registre 6

B7	B6	B5	B4	B3	B2	B1	B0

Inutilisés (B7, B6, B5)

CONTROLE MELANGE (registre R7)

Le registre R7 de l'AY 3-8912 a plusieurs fonctions:

Il doit surveiller les générateurs de son et de bruit mais aussi le le port d'E/S (IOA0-IOA7).
Sa première fonction est donc de contrôler les différents générateurs, les bits B0-B5 sont responsables pour cette tâche. La figure 127 vous montre quel générateur est affecté à quel bit. Remarquez au passage que les bits de ce registre sont actifs à L.
Le tableau suivant permettra de ce faire une idée du fonctionnement des bits B0-B5 de R7:

REGISTRE DE CONTROLE R7

B5	B4	B3	B2	B1	B0	MODE
0	0	1	0	0	0	Coupe le bruit dans canal A
0	1	0	0	0	0	Coupe le bruit dans canal B
1	0	0	0	0	0	Coupe le bruit dans canal C
0	0	0	0	0	1	Coupe le son dans canal A
0	0	0	0	1	0	Coupe le son dans canal B
0	0	0	1	0	0	Coupe le son dans canal C

Bien entendu toute combinaison des bits B5-B0 est possible.
Si par exemple tous les bits sont à 0 alors tous les générateurs sont activés.

FIGURE 127

CONTROLE MELANGE AY3 - 8912

REGISTRE 7

B7	B6	B5	B4	B3	B2	B1	B0

Inutilisés

Fonction	ENABLE SON		
Canal	C	B	A

Fonction	ENABLE BRUIT		
Canal	C	B	A

Bit 6 commande le port d'E/S. Comme nous n'en faisons pas usage ici, nous ne nous y attarderons pas plus.

Bit 7 n'est pas utilisé dans l'AY 3-8912, par contre chez le AY 3-8910 qui possède un boîtier à 40 pattes et où il a été intégré un deuxième port d'E/S, bit 7 sert à commander ce dernier.

VOLUME (registres R8, R9, R10)

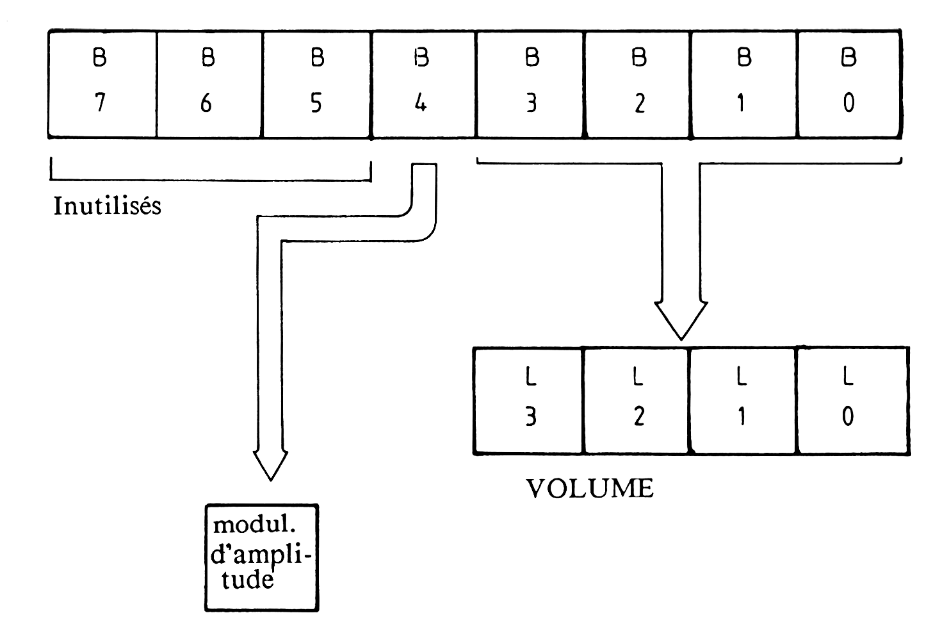
Chaque canal possède son propre registre de volume:

R 8 Volume canal A
R 9 Volume canal B
R10 Volume canal C

Seuls les 5 bits de poids faible interviennent dans le réglage du volume, B3-B0 permettant 16 valeurs (0-15). Si B4 est activé alors la totalité de la commande de volume est effectuée par le registre 13, le générateur d'enveloppe.

FIGURE 128

VOLUME AY3 - 8912

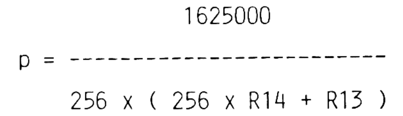


GENERATEUR D'ENVELOPPE (registres R13, R14, R15)

Le générateur d'enveloppe sert à fixer les temps d'attaque et de relâche, ainsi que la durée du signal. Ces trois fonctions sont commandées par les trois bits de poids faible du registre 15. Il est possible de définir les caractéristiques suivantes:

-- tenir la note
-- varier la note
-- temps d'attaque de la note
-- temps de relâche de la note

La figure 129 résume toutes les combinaisons possibles. On peut également y voir la forme du signal correspondant.
Les registres 13 et 14 programment les variations d'amplitude, R13 permettant un réglage fin et R14 un réglage plus grossier.
La période de l'enveloppe se calcule avec la formule suivante:



$$p = \frac{1625000}{256 \times (256 \times R14 + R13)}$$

R14 et R13 pouvant chacun varier dans un domaine de 0-255. Si l'on charge les deux registres avec la valeur maximale de 255, le signal mettra 10 secondes pour atteindre son amplitude maximale.
Les figures 130 et 131 montrent un exemple de forme de signal (doc. GENERAL INSTRUMENTS).

FIGURE 129

ENVELOPPES DE TONALITE AY3 - 8912

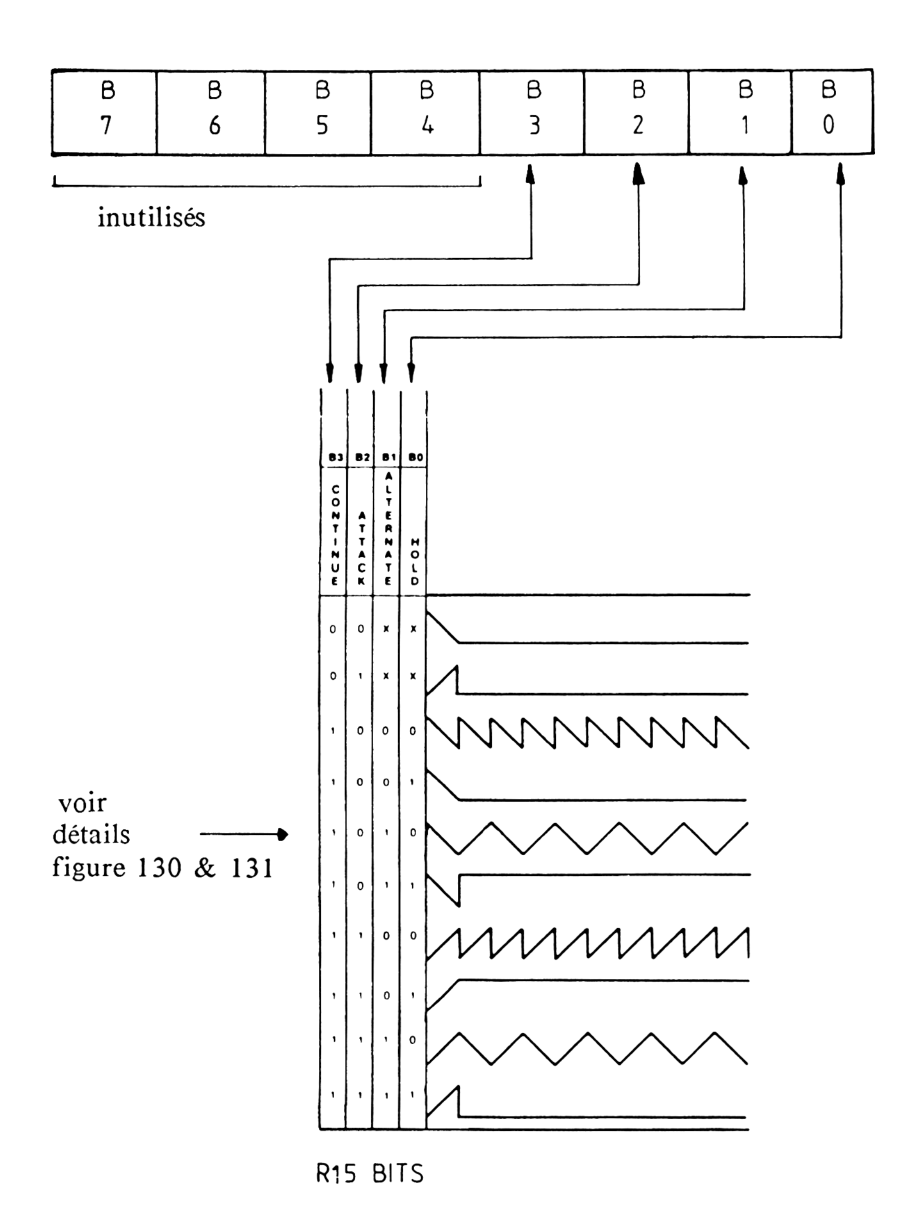
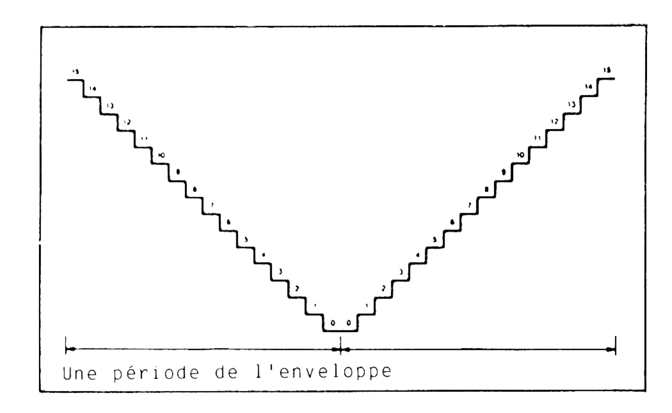


Figure 130

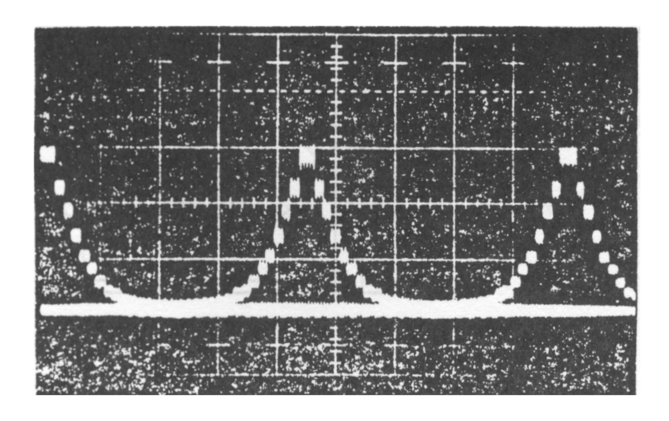
DETAIL D'UNE ENVELOPPE DE TONALITE (1010 BINAIRE)



Représentation des valeurs décimales du générateur d'enveloppe sorties E3-E0

Figure 131

Oscillogramme d'un son simple. Le générateur d'enveloppe contient la valeur binaire '1010'.



MISE EN OEUVRE DU GENERATEUR DE SONS

Le schéma du montage vous est proposé à la figure 132, à côté du générateur de sons on y voit également un amplificateur BF. Le circuit imprimé, simple face, se trouve à la figure 133 et le schéma d'implantation correspondant en figure 134. Le circuit est équipé du décodeur d'adresses simple du chapitre 6.1.
L'AY 3-8912 ne possédant pas d'entrée Chip-Select, on utilise les deux entrées BC1 (20) et BDIR (18) qui sont également reliées aux bits d'adresses A1 et A0 à travers deux portes AND (IC8). On garantit ainsi que l'AY 3-8912 ne soit adressé que si l'on est en présence d'un Chip-Select ET d'un signal sur A1 ou A2 (ou sur les deux).

Comme la fréquence d'horloge du CPC 464 est beaucoup trop élevée, on emploie un diviseur de fréquence par 2, IC 5, qui par le même occasion symétrise le signal d'horloge en lui donnant un rapport cyclique (Duty cycle) de 50:50. Une attention particulière doit être apportée à IC 4. Il doit obligatoirement s'agir d'un modèle du type TTL-LS, l'horloge interne du CPC ne supportant pratiquement aucune charge.

La partie amplification est construite autour d'un LM 386. Il se peut que certains modèles soient particulièrement sensibles à la "ronflette" de l'alimentation. Il faut dans ce cas augmenter la valeur du condensateur C3 jusqu'à 470 uF.

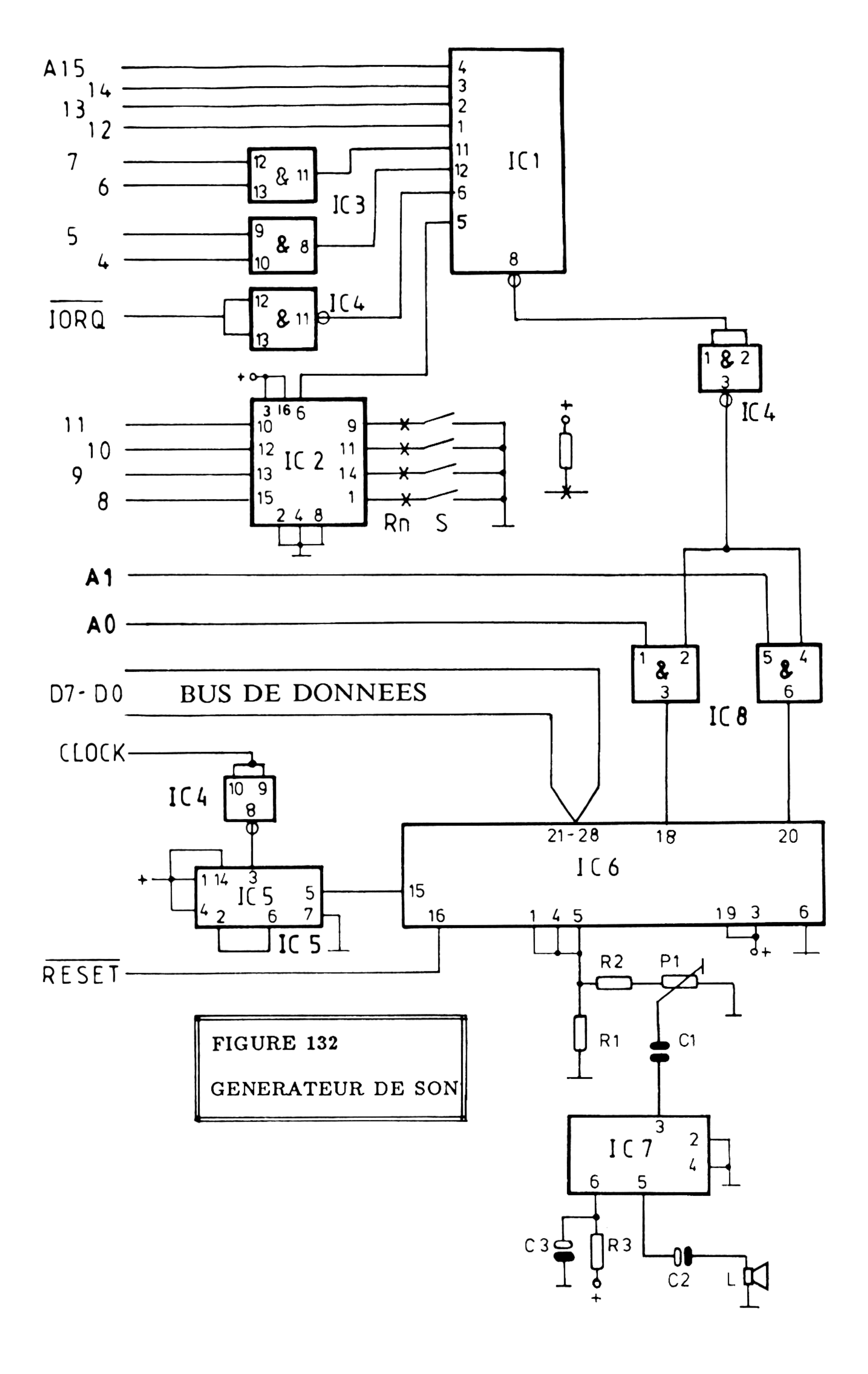


FIGURE 132

GENERATEUR DE SON

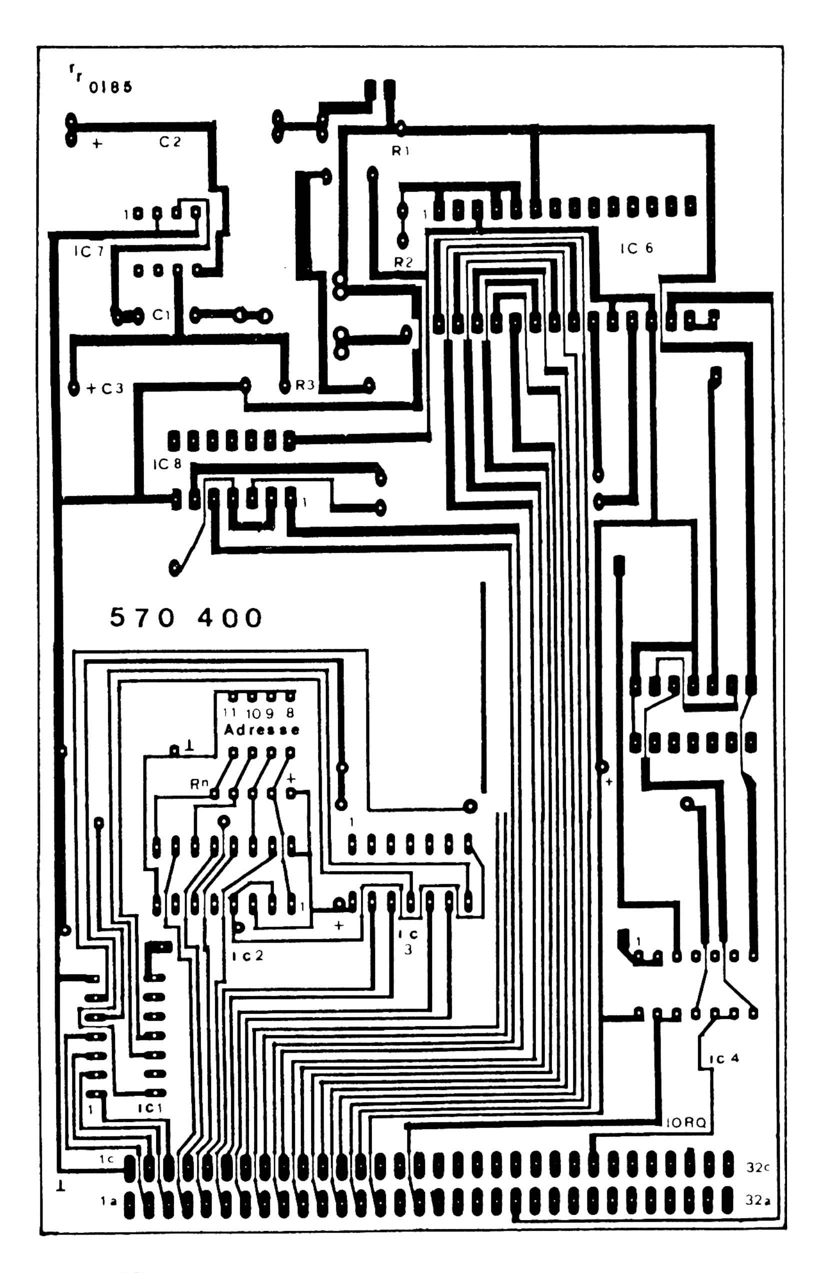


FIGURE 133

CIRCUIT IMPRIME DU GENERATEUR DE SON

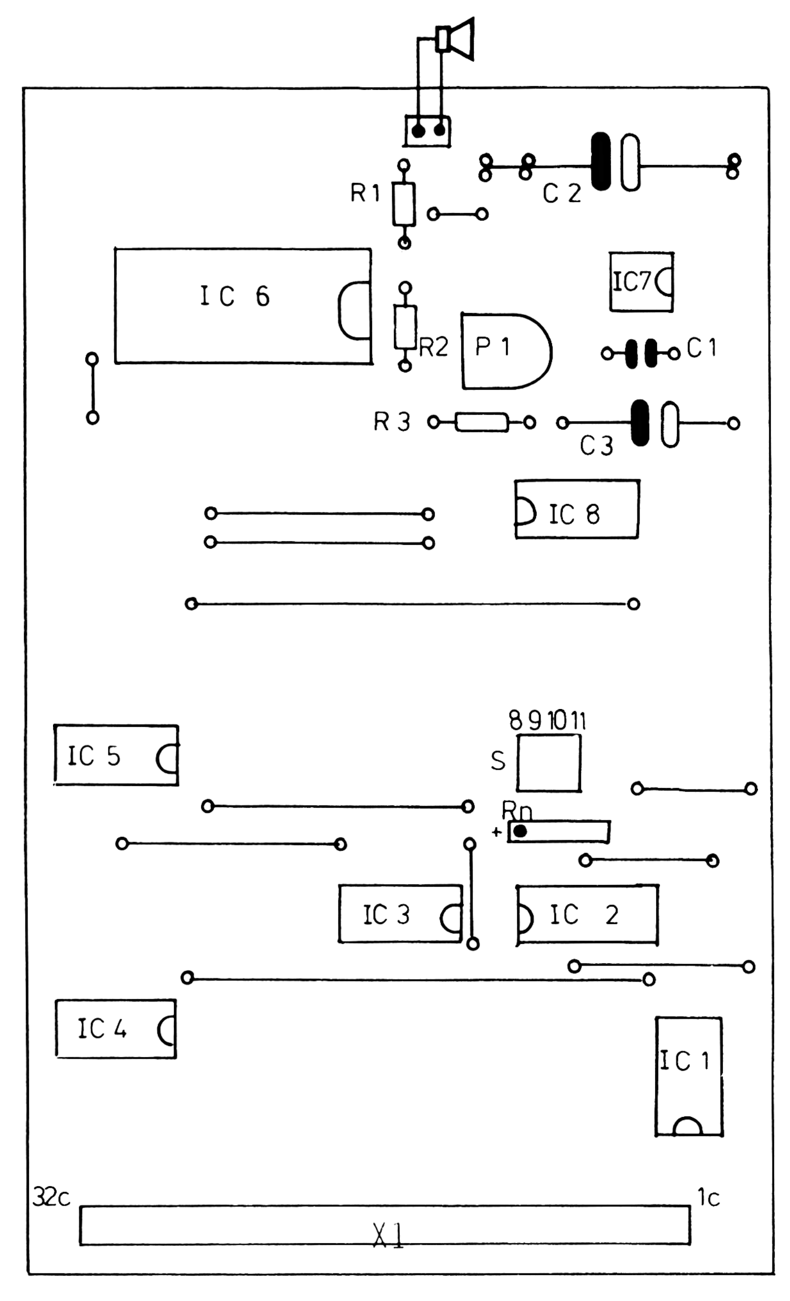


FIGURE 134

SCHEMA D'IMPLANTATION DU GENERATEUR DE SON

LISTE DES COMPOSANTS:

IC 1	=	74LS30	IC 2	=	74LS85
IC 3	=	74LS08	IC 4	=	74LS00
IC 5	=	74LS74	IC 6	=	AY 3-8912
IC 7	=	LM 386	IC 8	=	74LS08

Rn = Réseau de résistances 4 x 4,7k

R 1 = 1k R 2 = 100k

R 3 = 22

C 1 = 100 nF C 2 = 220 uF/25 V

C 3 = 100 uF/16 V

P 1 = Résistance ajustable, horizontale, 100k

L = Haut-parleur 4-8 Ohm/ 1 Watt

autres:

X 1 = Connecteur 64 broches, coudé, type a+c

X 2 = Connecteur à 2 picots au pas de 2,54 mm

Vous trouverez à la figure 135 quelques exemples de programmes pour le générateur de son, à vous de faire des recherches et de les développer.

```
1 '+++ PROGRAMME TEST POUR CPC 464
2 '--- GENERATEUR DE SON
3 '
4 '
5 '--- ADRESSE DONNEE: F8F1
6 '--- ADRESSE REGISTRES:F8F3
7  d=&F8F1
8  r=&F8F3
9  OUT r,7
10 OUT d,62
11 OUT r,8
12 OUT d,15
13 OUT r,0
14 FOR x=48 TO 252:NEXT
15 OUT d,x
16 FOR z=1 TO 40:NEXT
17 NEXT
18 OUT r,7
19 OUT d,45


20 '+++ EXPLOSION
21 '
22 d=&F8F1
23 r=&F8F3
24 OUT r,6
25 OUT d,31
26 OUT r,7
27 OUT d,7
28 OUT r,8
29 OUT d,16
30 OUT r,9
31 OUT d,16
32 OUT r,10
33 OUT d,16
34 OUT r,12
35 OUT d,56
36 OUT r,13
37 OUT d,0
```

```
40 '+++ BOMBE
41 '
42 d=&F8F1
43 r=&F8F3
44 OUT r,7
45 OUT d,62
46 OUT r,8
47 OUT d,15
48 FOR c=48 TO 225
49 OUT r,0
50 OUT d,c
51 FOR z=1 TO 20:NEXT
52 NEXT
53 OUT r,7
54 OUT d,45


60 '+++ ORGUE ELECTRONIQUE
70 ' POUR JOUER UTILISER
80 ' LES TOUCHES 1...0
90  d=&F8F1
100 r=&F8F3
110 FOR x=1 TO 11
120 OUT r,x
130 OUT d,0
140 NEXT
150 OUT r,7
160 OUT d,62
170 OUT r,8
180 OUT d,16
190 OUT r,12
200 OUT d,30
210 DIM b(10)
220 b(1)=252:b(2)=225:b(3)=200:b(4)=189:b(5)=168
221 b(6)=150:b(7)=134:b(8)=126:b(9)=112:b(10)=89
230 g$=INKEY$:if g$="" THEN 230
240 IF g$<"0" OR g$>"9" THEN GOTO 230
250 g=VAL(g$)
260 OUT r,0
270 OUT d,b(g)
280 OUT r,13
290 OUT d,0
300 GOTO 230
```

19. AMPLIFICATEUR BF AVEC REGLAGE DE TONALITE

Un amplificateur de puissance raisonnable peut s'avérer utile, en particulier en liaison avec le générateur de son.

Dans ce chapitre un tel ampli vous est proposé, il comporte en plus un réglage de tonalité.

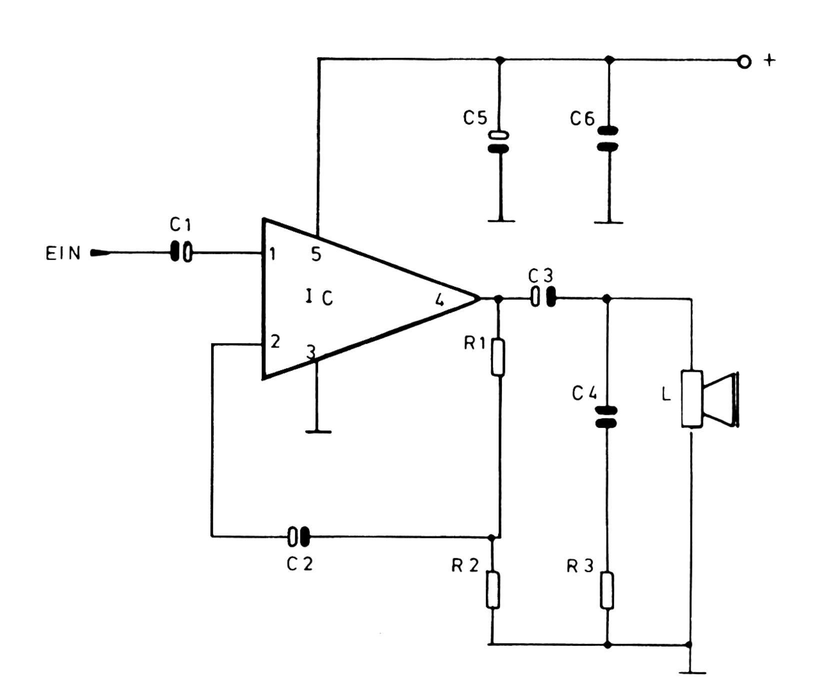
Au coeur de la partie amplificatrice (fig.137) on trouve un TDA 2003, possédant les avantages suivants:

++ Courant de pointe pouvant atteindre 3,5 A
++ Faible taux de distorsion
++ Protection contre les surcharges thermiques
++ Protection contre les surcharges électriques

Les principales données du CI sont résumées dans le tableau de la figure 136.

FIGURE 136: Données techniques du TDA 2003

Grandeur	min.	typ.	max.	Unité
Tension de sortie au repos(Vcc=14V)	6,3	6,9	7,5	Volt
Courant de repos	-	45	80	mA
Puissance de sortie				
Vcc=14,4 V/Z=4 Ohm	5,5	6,0	-	Watt
Vcc=14,4 V/Z=2 Ohm	8,0	10	-	Watt
Vcc=14,4 V/Z=3,2 Ohm	-	7,5	-	Watt
Impédance d'entrée	100	150	-	kOhm
Sensibilité d'entrée	-	300	-	mV
Résistance thermique du boîtier	-	-	1	C/W
Tension d'alimentation	5	18	25	Volt


+
C5
C6
C1
EIN
1
5
IC
4
C3
2
3
R1
C4
L
C2
R2
R3

Le TDA 2003 est capable de fournir une puissance de 6 Watt sur un haut-parleur d'impédance 4 Ohm, ceci pour une tension d'alimentation de 14,4 V. Vous trouverez à la figure 138 les diagrammes donnant la puissance de sortie en fonction de la tension d'alimentation et de l'impédance de charge (doc. SIEMENS).

Comme le montage de la figure 137 se contente de très peu de composants, aucun tracé de circuit imprimé ne vous est proposé. Le plus simple est de de monter le circuit sur une plaque Veroboard.

C'est la résistance de contre-réaction R2 qui détermine le gain de l'amplificateur. Pour une valeur comprise entre 1 Ohm et 3,3 Ohm on obtient un gain compris entre 40 dB et 50 dB. Sachez néanmoins que la distorsion augmente avec le gain.

PARTIE CORRECTEUR DE TONALITE:

Le montage, très simple, qui vous est proposé permet une correction très efficace de la tonalité. Il permet de faire varier le volume, les aigus et les graves à l'aide d'une tension continue. Un "loudness" est également prévu.
Tout ceci est assuré par un seul CI, le TDA 4290 de chez SIEMENS, dont vous pouvez voir les caractéristiques techniques dans le tableau de la figure 139.

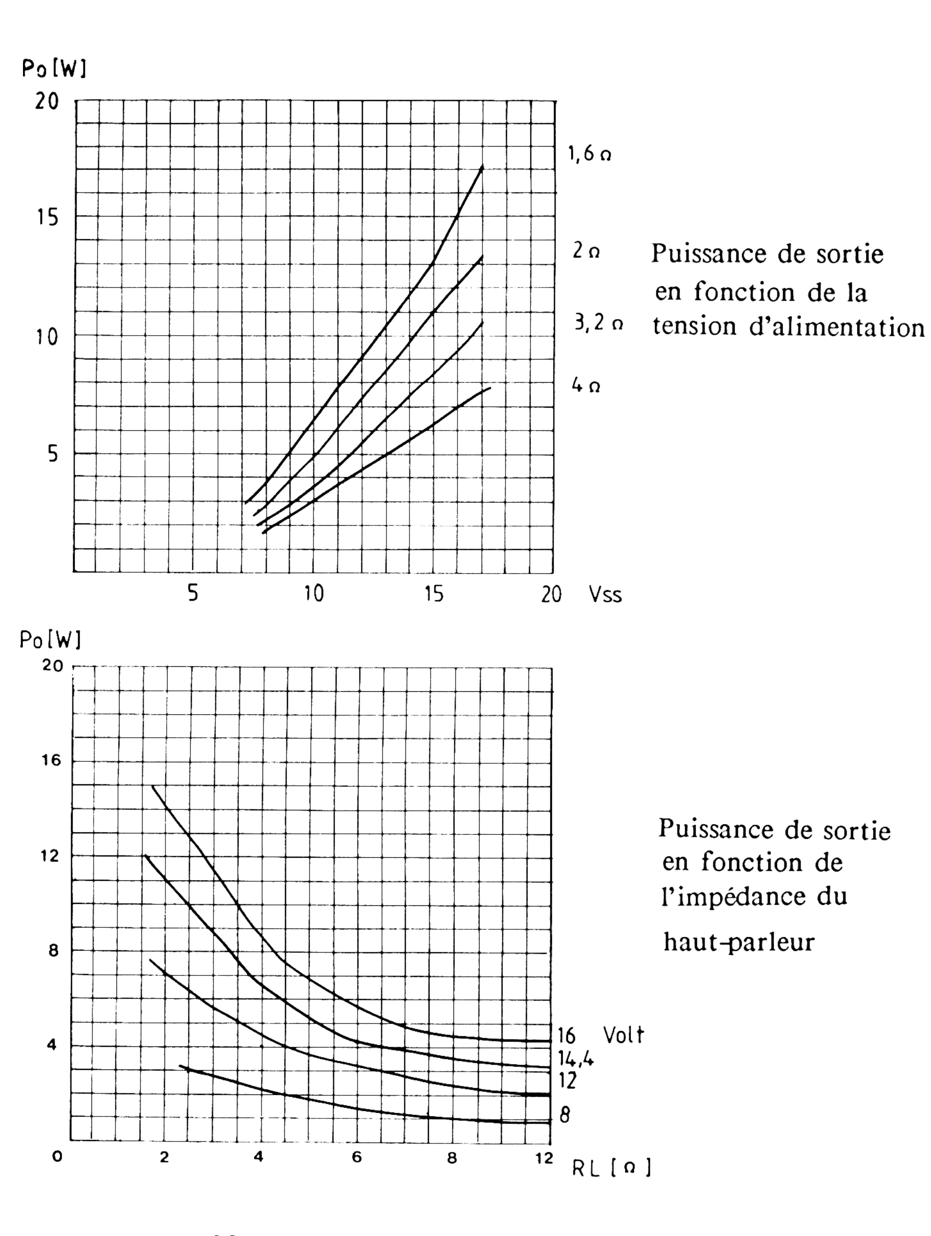


FIGURE 138

TDA 2003

De par sa conception, le TDA 4290 offre les avantages suivants:

++ Les graves, les aigus et le volume sont commandés par une tension continue il y a donc moins de risques de ronflette.

++ Grande plage de tension d'alimentation entre 10 V et 18 V.

++ Satisfait à la norme HIFI DIN 45500.

++ Possibilité de mettre en- et hors-service un loudness.

Encore une fois, vu le peu de composants, nous vous conseillons une plaque Veroboard pour réaliser le montage.

La valeur maximale de l'atténuation et de l'amplification des aigus dépend de la tension continue sur la broche 14 et de la capacité du condensateur C2. Vous pouvez essayer différentes valeurs pour ce dernier, sachez que c'est lui qui détermine la fréquence à partir de laquelle commence l'amplification (ou l'atténuation).
Pour les graves c'est la tension sur la broche 8 qui est responsable des variations et c'est le condensateur C5 qui détermine la fréquence charnière.
Le volume se règle en faisant varier la tension continue sur la broche 5. Une tension de 0 Volt sur cette entrée provoque une atténuation du signal de 80 dB.

FIGURE 139: Données techniques du TDA 4290

Grandeur	min.	typ.	max.	unité
Consommation en courant	-	35	50	mA
Tension d'alimentation	10	-	18	V
Tension de référence (interne)	4,5	4,85	5,2	V
+++++ amplification +++++				
(1 kHz, entrée 300 mV eff.)				
S1 en pos.lin. et Ub sur br.5=0 V	-	-80	-	dB
S1 en pos.lin. et Ub sur br.5=1 V	-	-60	-	dB
S1 en pos.phy. et Ub sur br.5=1 V	-	inchangé	-	dB
Modification du gain à 1000 Hz:				
avec graves/aigus au max.	-	+2	-	dB
avec graves/aigus au min.	-	-2	-	dB
Bande passante (à -1dB)	20	-	2000	Hz
Distorsion harmonique	-	0,2	0,7	%
Bruit à 0dB, volume à -20dB	-	30	50	uVeff

L'interrupteur S1 permet de choisir entre une reproduction linéaire et le mode LOUDNESS. Ce mode est efficace surtout à faible volume et permet de s'adapter à la courbe de réponse de l'oreille humaine en rehaussant les graves et les aigus.
La figure 140 montre divers diagrammes pour des valeurs de composants données (doc. SIEMENS). Le montage complet vous est proposé à la figure 141.

LISTE DES COMPOSANTS:

AMPLIFICATEUR

IC	=	TDA 2003	R 1	=	330 Ohm
R 2	=	1-3,3 Ohm voir texte	R 3	=	1 Ohm/1 Watt
C 1	=	10 uF/63 V	C 2	=	470 uF/10 V
C 3	=	1000 uF/16 V	C 4	=	100 nF
C 5	=	100 uF/16 V	C 6	=	100 nF
L	=	Haut-parleur 4-8 Ohm/6 Watt			

CORRECTEUR DE TONALITE

IC	=	TDA 4290	R 1	=	10 k
R 2	=	22 k	R 3	=	820 Ohm
R 4	=	1 k	C 1	=	10 uF/16 V
C 2	=	6,8 nF	C 3	=	10 uF/16 V
C 4	=	330 pF	C 5	=	100 nF
C 6	=	100 nF	C 7	=	10 uF/16 V
C 8	=	100 uF/25 V	C 9	=	100 nF
C 10	=	3,3 nF			

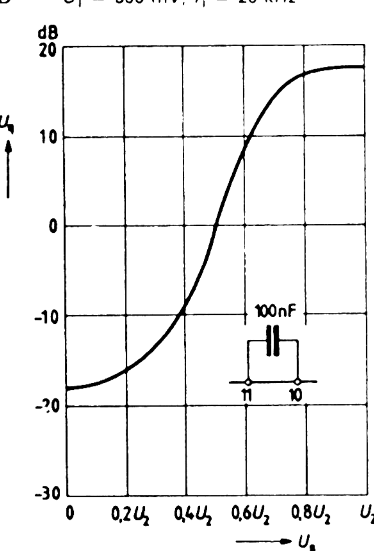
P1,P2,P3 = 3 x potentiomètre linéaire 10k

S 1 = Interrupteur simple

Réglage des graves
Si ouvert : Ui = 300 mV eff ;
U_I = 300 mV, f_I = 20 Hz Volume = odB

dB
20 10 0 -10 -20 -30
U_q
6,8nF
13
0 0,2U_2 0,4U_2 0,6U_2 0,8U_2 U_2
U_{14}

Réglage des Aigus
Si ouvert; U_I = 300 mV$_{eff}$; Volume = odB
U_I = 300 mV, f_I = 20 kHz



Efficacité du Loudness
(Aigus et Graves en position linéaire)
U_I = 300 mV, f_I = 1,6 kHz

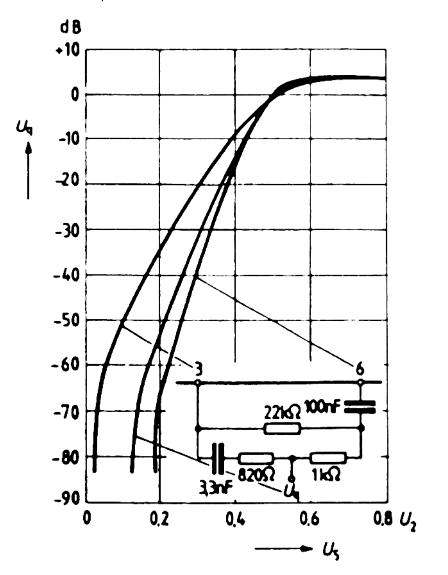
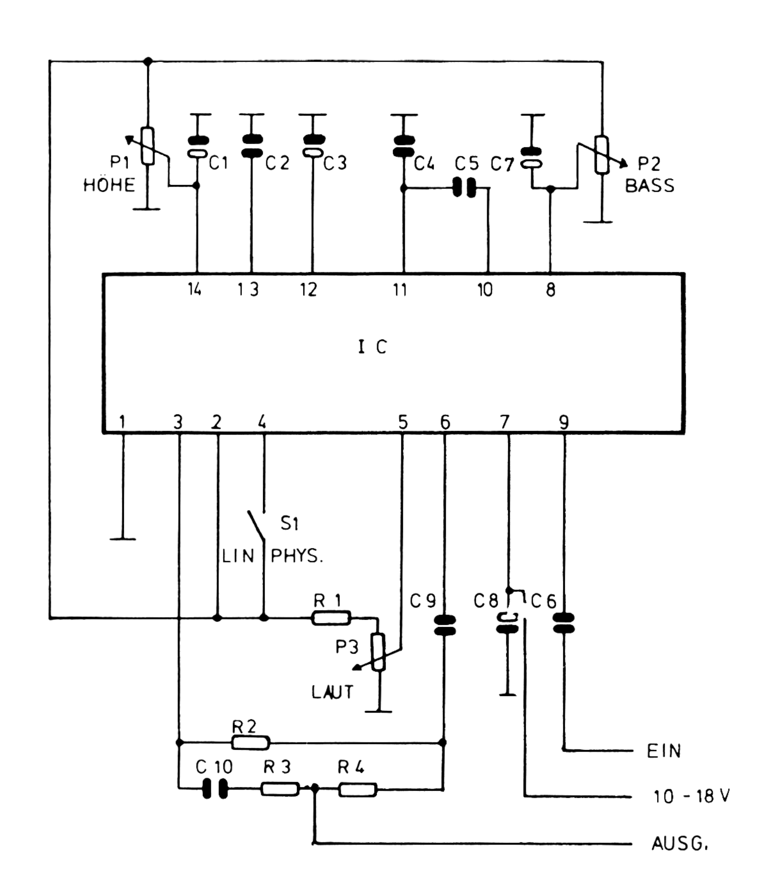


FIGURE 140

TDA 4290


P1
HÖHE
C1
C2
C3
C4
C5
C7
P2
BASS
14
13
12
11
10
8
I C
1
3
2
4
5
6
7
9
S1
LIN
PHYS.
R 1
C 9
C 8
C 6
P3
LAUT
R 2
C 10
R 3
R 4
EIN
10 - 18 V
AUSG.

20. PROGRAMMATEUR D'EPROM

Il est fort probable que beaucoup d'entre vous n'auront jamais à s'intéresser à la programmation d'EPROM.
Néanmoins lorsque l'on utilise très souvent un programme ou des données, comme par exemple un jeu de caractères spéciaux pour une imprimante, un programme moniteur langage machine ou encore des routines dont on se sert souvent, il peut être très intéressant de les "fixer" dans une EPROM, ils seront ensuite disponibles dès la mise en route de l'ordinateur, sans nécessiter de temps de chargement.

Il existe dans le commerce des programmateurs d'EPROM autonomes, mais leurs prix dépassent souvent celui de l'ordinateur lui-même.
Ce chapitre va vous montrer, comment, à l'aide d'un peu de périphérie et d'un logiciel adapté, il est possible de transformer le CPC 464 en un programmateur d'EPROM performant. Autre avantage, le montage décrit ici utilise en partie des circuits déjà vus précédemment.
Notre programmateur d'EPROM est constitué de quatre parties distinctes:

-- Une PIO avec le 8255
-- La partie programmation proprement dite
-- Une alimentation 25 Volt
-- Un logiciel de programmation

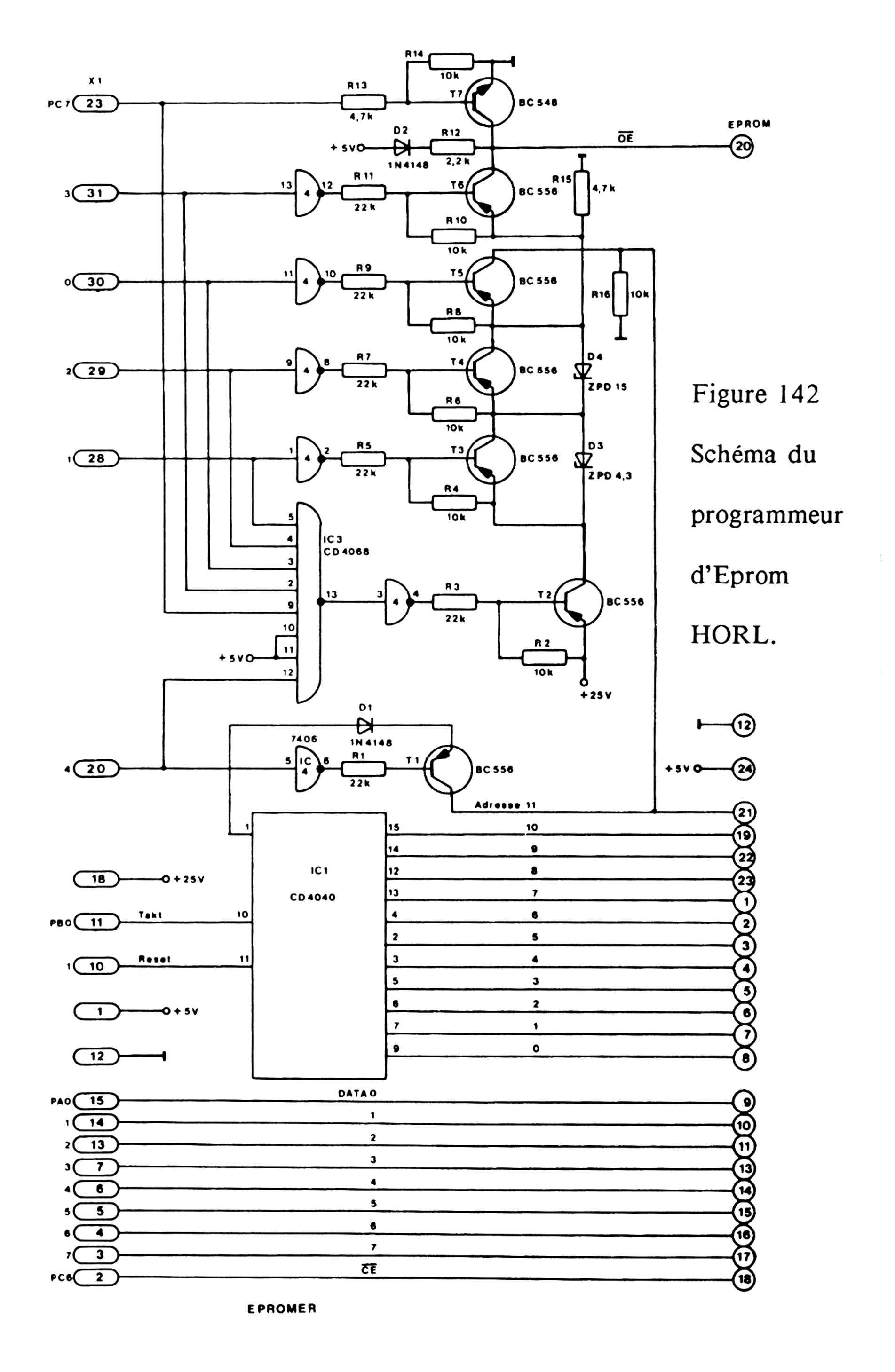
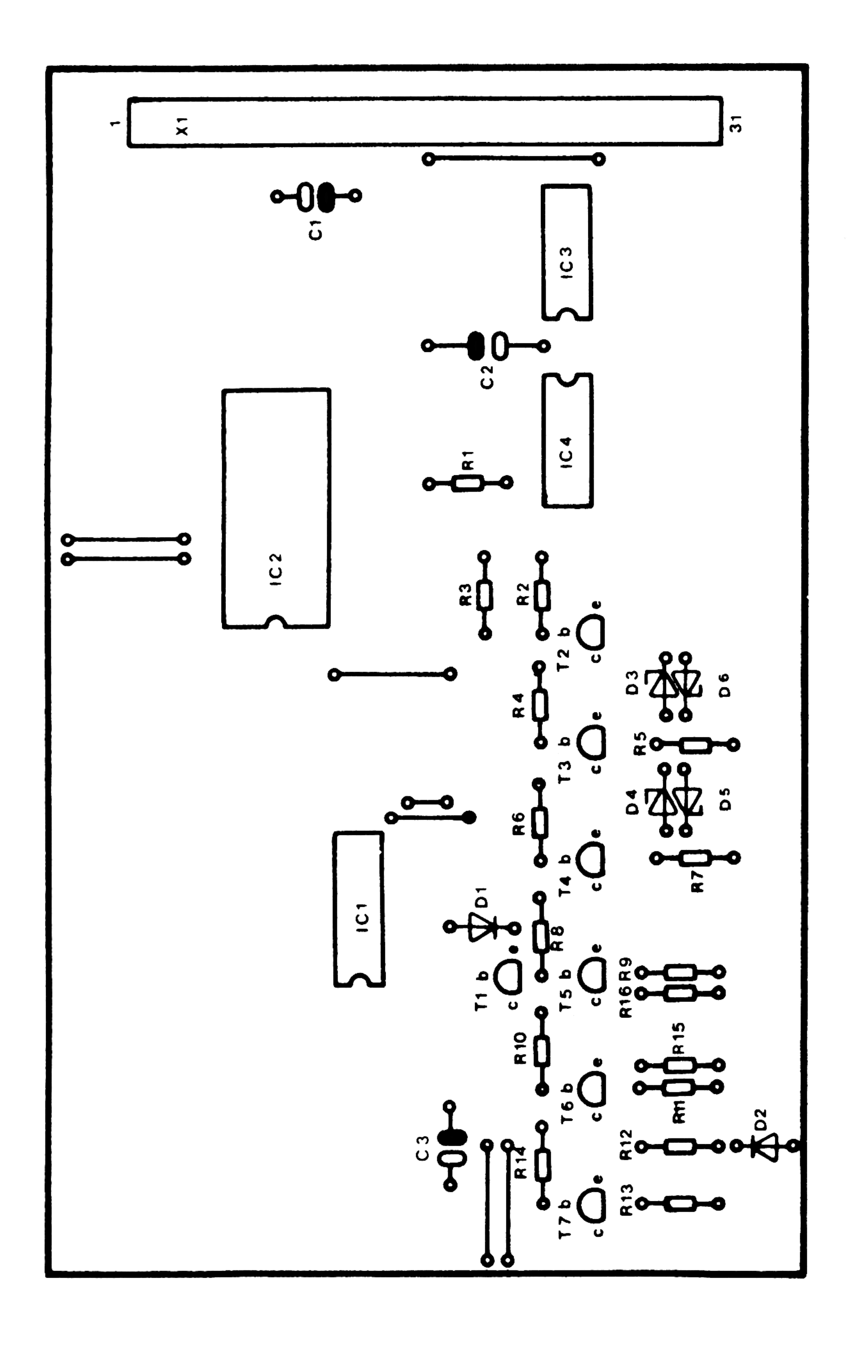


Figure 142
Schéma du programmeur d'Eprom HORL.

FONCTIONNEMENT DU MONTAGE

Le schéma du programmateur vous est proposé à la figure 142. Le circuit IC1, un compteur binaire par 12 en technologie C-MOS, permet d'adresser toutes les cases mémoire d'une EPROM de capacité maximale de 4 kO. Sans IC1 il aurait fallu disposer de 11 lignes d'adresses.
Le compteur, qui vous est présenté en détail en annexe, tout comme les autres CI utilisés d'ailleurs, reçoit son signal d'horloge directement de la PIO par l'intermédiaire du port B0.
IC3 possède une protection qui interdit à une tension incorrecte d'atteindre l'EPROM. Pour cette tâche on a choisi le 4068, une porte NAND C-MOS à 8 entrée.
Pour pouvoir programmer, en plus du 2716 bien connu, également des EPROMs de 4kO du type 2732 et 2732 A, il a fallu rajouter une porte de IC4 et le transistor T1. Ceux-ci ont pour fonction d'adapter correctement la broche 21 de l'EPROM; en effet sur le 2716 c'est ici que l'on branche la tension servant à la programmation, alors que sur le modèle 2732 cette broche correspond au bit d'adresse A11.
Les autres composants ont pour fonction d'adapter la tension de programmation aux différents modèles d'EPROM. Si d'aventure la tension ne convenait pas tout à fait, il faudrait modifier la valeur des diodes zener D3 et D4.
Les transistors peuvent être d'un modèle quelconque.
Le circuit imprimé comporte 5 straps par lesquels il faudra commencer lors du câblage. Veillez à la polarité des condensateurs chimiques et des diodes, vous pouvez suivre pour cela le schéma d'implantation de la figure 143. Le circuit imprimé quant à lui est représenté à la figure 144.

FIGURE 143: SCHEMA D'IMPLANTATION DU PROGRAMMATEUR D'EPROM



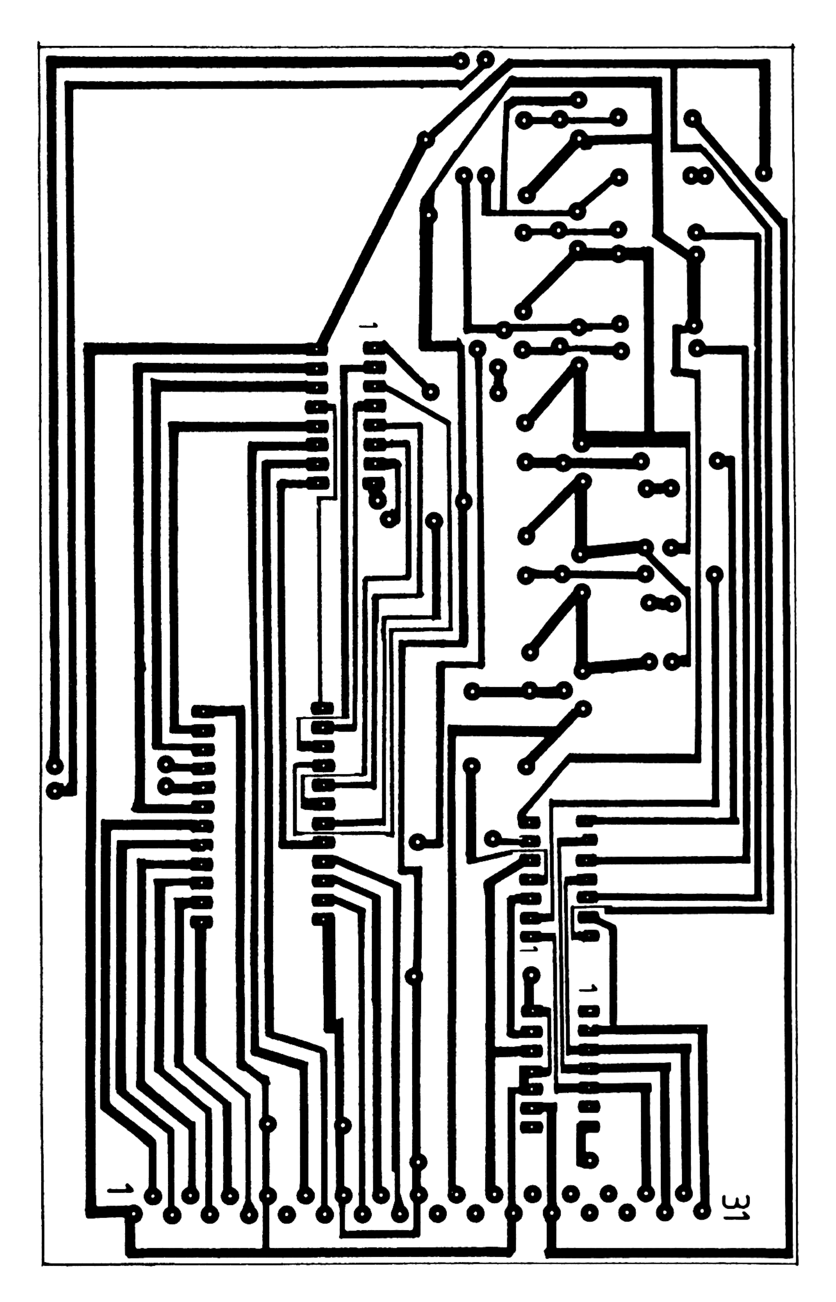


FIGURE 144

CIRCUIT IMPRIME DU PROGRAMMATEUR D'EPROM

Pour le support d'EPROM il est vivement recommandé d'employer un modèle à force d'insertion nulle (Textool).

En dernier recours vous pouvez utiliser un support de CI à 24 broches, mais il faudra faire très attention, au moment d'insérer ou de retirer l'EPROM, à ne pas plier de patte.

La carte sera munie d'un connecteur coudé dont les 31 broches seront reliées à la PIO au moyen d'un câble plat en suivant les indications du tableau ci-après:

No. broche	Signal correspondant
1	+ 5 Volt
2	PORT C, bit 6
3	PORT A, bit 7
4	PORT A, bit 6
5	PORT A, bit 5
6	PORT A, bit 4
7	PORT A, bit 3
10	PORT C, bit 5
11	PORT B, bit 1
12	Masse
13	PORT A, bit 2
14	PORT A, bit 1
15	PORT A, bit 0
18	+ 25 Volt
20	PORT C, bit 4
23	PORT C, bit 7
28	PORT C, bit 1
29	PORT C, bit 2
30	PORT C, bit 0
31	PORT C, bit 3

LISTE DES COMPOSANTS:

IC 1	= 4040	IC 2	= Support de CI 24 broches à force d'insertion nulle
IC 3	= 4068		
IC 4	= 7406		
T1-6	= BC 556 ou équ.	T 7	= BC 548 ou équ.
R 1	= 22 k	R 2	= 10 k
R 3	= 22 k	R 4	= 10 k
R 5	= 22 k	R 6	= 10 k
R 7	= 22 k	R 8	= 10 k
R 9	= 22 k	R10	= 10 k
R11	= 22 k	R12	= 2,2 k
R13	= 4,7 k	R14	= 10 k
R15	= 4,7 k	R16	= 10 k
D1,D2	= 1N4148	D 3	= ZPD 4,3
D 4	= ZPD 15	D5,D6	= 1N4148 ou équ.
C1-C3	= 10 uF/35 V		
X 1	= Connecteur 31 broches, coudé		

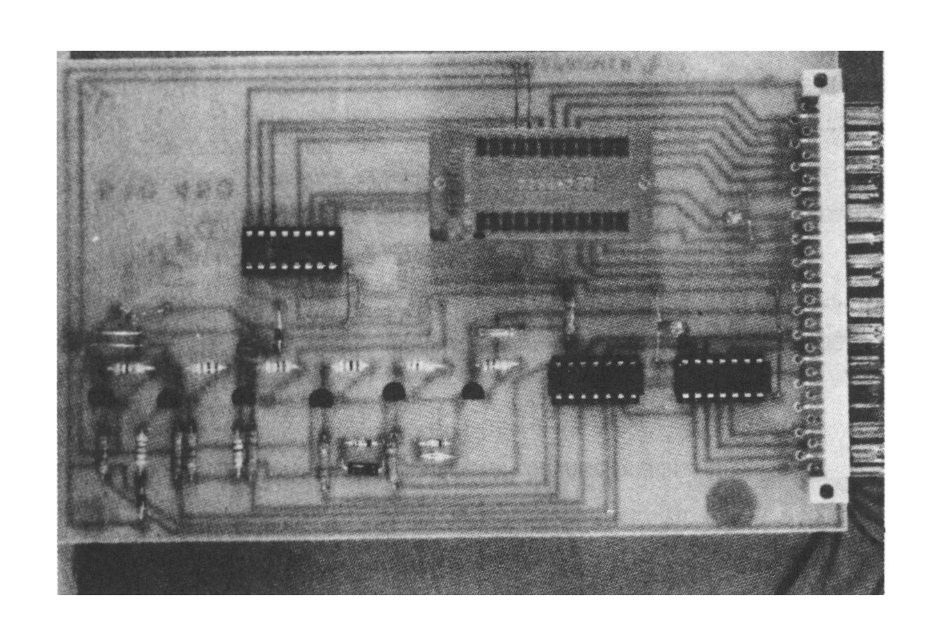


FIGURE 145

VUE DE LA CARTE PROGRAMMATEUR D'EPROM TERMINEE

DESCRIPTION DU LOGICIEL DE PROGRAMMATION

La présentation de ce logiciel est basée sur les menus, permettant ainsi à quiconque, sans connaissances préalables, de programmer ses EPROMs.
Toutes les données devant être lues ou programmées dans l'EPROM commencent par être stockées dans la RAM de l'ordinateur.

Il a fallu prendre cette mesure parce que le compteur binaire ne peut pas être initialisé à n'importe quelle valeur, il faut toujours commencer à zéro. C'est pourquoi on copie d'un coup toutes les données dans la RAM.

Lorsque l'on a choisi un point du menu, il faut valider la commande par la touche ENTER.
Dans ce qui suit, toutes les possibilités du programmateur d'EPROM vont vous être présentées en s'appuyant sur les fenêtres écran, figures 146 1-3, que vous rencontrerez tout au long du programme.

Le premier menu vous demande de sélectionner le type d'EPROM à programmer. Après avoir choisi un des points 1, 2 ou 3 validez votre choix avec la touche ENTER, vous accédez alors au menu numéro 2, figure 2.

!! ATTENTION !!
Ne faites rien tant que le programme ne vous y a pas invité, cela est valable en particulier pour l'insertion de l'EPROM.

FIGURE 146.1

PROGRAMMATEUR D'EPROM

BALTES VÖLKLINGEN

1 = 2716

2 = 2732

3 = 2732 A

Type d'EPROM : __

FIGURE 146.2

PROGRAMMATEUR D'EPROM

BALTES VÖLKLINGEN

Type d'EPROM = 2716

1 = PROGRAMMER
2 = LIRE EPROM
3 = APPRETER PRG.
4 = MODIFIER
5 = CONTENU
6 = FIN

Choix de la Fonction : _

FIGURE 146.3

PROGRAMMATEUR D'EPROM

BALTES VÖLKLINGEN

Type d'EPROM = 2716

1 = AUTOMATIQUE
2 = TEST D'EFFACEMENT
3 = PROGRAMMER
4 = VERIFIER
5 = FIN

Choix de la Fonction : __

A la figure 146.2 vous pouvez choisir entre les différentes fonctions 1-6, une ligne vous rappelle l'EPROM que vous avez sélectionnée à l'image 1.

Voici maintenant le détail des différentes fonctions:

FONCTION 1, PROGRAMMER

Lorsque vous avez sélectionné cette fonction, le programme vous demande d'insérer l'EPROM. C'est seulement à ce moment que vous pouvez le faire. Pressez ensuite n'importe quelle touche, vous obtiendrez le message suivant:

PROGRAMMATION EN COURS

En effet le contenu de la mémoire tampon définie à cet effet est copié dans l'EPROM. Lorsque ceci est terminé, le message suivant s'affiche sur l'écran:

PROGRAMMATION TERMINEE

Pour retourner au menu No.2 vous devez presser la touche "M" puis ENTER.

FONCTION 2, LIRE EPROM

Le contenu de l'EPROM est recopié dans la mémoire du CPC.

FONCTION 3, APPRETER LE PROGRAMME

Cette fonction permet de préparer un nouveau programme en vue de son transfert dans l'EPROM. Toutes les valeurs numériques seront exprimées sous forme hexadécimale. On commence par donner l'adresse de départ. Suivant le type d'EPROM, les domaines d'adresses suivants sont autorisés:

2716	de 000 à 7FF
2732	de 000 à FFF
2732 A	de 000 à FFF

On retourne au menu en pressant "M". Toutes les commandes doivent être entrées en mode MAJUSCULE et doivent être validées par ENTER. L'adresse de départ doit comporter au maximum 4 chiffres, les données de programme au maximum 2.
Vous pouvez choisir une nouvelle adresse de départ en pressant la touche "S".

FONCTION 4, MODIFIER

Avec cette fonction vous pouvez modifier le contenu de certaines cases mémoire. Vous avez le choix entre différentes commandes:

M = Retour au menu No.2
D = Entrer une nouvelle adresse de départ
R = Revenir en arrière d'une case mémoire
ENTER = Avancer d'une case mémoire

Le contenu de la dernière adresse affichée peut être modifié en entrant simplement la nouvelle valeur (hexadécimale).

FONCTION 5, CONTENU

Après vous avoir demandé l'adresse de départ, le programme affiche le contenu de la mémoire tampon (dans laquelle se trouvent les données lues/à lire).
Lorsque une page écran est pleine on peut voir la suite en appuyant sur la barre d'espacement.
Avec "S" on peut stopper et recommencer à partir d'une nouvelle adresse.
On revient au menu No.2 en pressant la touche "M".

FONCTION 6, FIN

Cette fonction provoque un retour au début du programme et sur l'image No.1.

Vous obtiendrez l'image No.3 si vous choisissez l'option PROGRAMMER du 2ième menu. Dans ce cas vous avez à nouveau le choix entre plusieurs possibilités que voici:

1 AUTOMATIQUE

En premier lieu le programme vous demande d'insérer l'EPROM. Ceci fait appuyez sur n'importe quelle touche et toute la programmation s'effectue automatiquement.

Le cycle de programmation automatique comporte les routines suivantes:

++ TEST D'EFFACEMENT DE L'EPROM

Au cas où l'EPROM contiendrait déjà des données, cette partie du programme le manifesterait en affichant le message:
"EPROM NON EFFACEE"
Avec la touche "E" vous pouvez recommencer le test, sinon on revient au menu avec la touche "M". Mais auparavant il faut bien sûr remplacer l'EPROM par un exemplaire correctement effacé.

++ PROGRAMMATION DE L'EPROM

C'est ici qu'a lieu le transfert des données de la mémoire tampon de l'ordinateur vers l'EPROM. Pendant la phase de programmation le clavier du CPC est rendu inopérant.

++ VERIFICATION

Cette partie du programme compare l'EPROM que l'on vient de programmer avec le contenu de la mémoire tampon.

Lorsque la programmation est terminée et que tout c'est bien passé le message suivant s'affiche à l'écran:

EPROM CORRECTEMENT PROGRAMMEE

Avec "M" on revient au menu No.2 et avec "E" on peut commencer une nouvelle programmation.
Si par contre une erreur est survenue pendant la programmation alors le programme vous le signale avec le message:

ERREUR DANS PROGRAMMATION

Vous pouvez alors retirer l'EPROM puis presser une des touches "M" ou "E".

2 TEST D'EFFACEMENT

Vous pouvez sélectionner cette fonction si vous voulez tester si une EPROM est programmable, c.à.d si elle est vierge de toute donnée.

3 PROGRAMMER

Après avoir sélectionné cette fonction, attendez que le programme vous le demande avant d'insérer une EPROM. Pressez ensuite n'importe quelle touche et la programmation commence, c'est à dire que le contenu de la mémoire tampon est transféré dans l'EPROM. Lorsque ceci est terminé le programme vous affiche le message:

PROGRAMMATION TERMINEE

Notez bien qu'ici la programmation n'est pas suivie d'une vérification.
On revient au menu avec "M" et on peut effectuer une nouvelle programmation avec "E".

4 VERIFIER

Cette routine compare les contenus de l'EPROM et de la mémoire tampon. Une éventuelle différence est signalée. Les touches "M" et "E" gardent leur fonction.

5 FIN

Retour au menu No.2

LOGICIEL DE PROGRAMMATION D'EPROM

=================================

Le listing du logiciel que nous venons de décrire se trouve à la figure 147.

```
1 MEMORY &5FB4
2 INK 0,1:INK 1,18:INK 2,26:INK 3,6
5 GOSUB 9800
10 LOCATE 15,10:PRINT "1 = 2716"
30 LOCATE 15,12:PRINT "2 = 2732"
50 LOCATE 15,14:PRINT "3 = 2732 a"
60 LOCATE 8,16:PEN 3:PRINT "CHOIX DU TYPE D'EPROM:":PEN 2
70 x$=INKEY$:IF x$<"1" OR x$>"3" THEN 70:ELSE a=VAL(x$)
80 IF a=1 THEN a1=2047:t$="2716"
90 IF a=2 THEN a1=4095:t$="2732"
100 IF a=3 THEN a1=4095:t$="2732 a"
105 POKE 15100,a1-256*INT(a1/256):POKE 15101,INT(a1/256)
110 '
120 GOSUB 9890
130 LOCATE 12,11:PRINT "1 = PROGRAMMER"
150 LOCATE 12,12:PRINT "2 = LIRE EPROM"
170 LOCATE 12,13:PRINT "3 = APPRETER PROGRAMME"
190 LOCATE 12,14:PRINT "4 = MODIFIER"
210 LOCATE 12,15:PRINT "5 = CONTENU"
230 LOCATE 12,16:PRINT "6 = FIN"
260 LOCATE 10,18:PEN 3:PRINT "CHOIX DE LA FONCTION:":PEN 2
265 x$=INKEY$:IF x$=<"1" OR x$>"6" THEN 265 ELSE b=VAL(x$)
280 IF b=6 THEN RUN
290 ON b GOSUB 1000,2000,3000,4000,5000
300 GOTO 110
1000 '
1010 GOSUB 9890
1020 LOCATE 12,12:PRINT "1 = AUTOMATIQUE"
1030 PRINT
1040 PRINT SPC(11)"2 = TEST D'EFFACEMENT"
1050 PRINT
1060 PRINT SPC(11)"3 = PROGRAMMER"
1070 PRINT
1080 PRINT SPC(11)"4 = VERIFIER"
1090 PRINT
1100 PRINT SPC(11)"5 = FIN"
1110 PRINT:PEN 3:PRINT SPC(8)"CHOIX DE LA FONCTION:":PEN 2
1120 x$=INKEY$:IF x$<"1" OR x$>"5" THEN 1120 ELSE b=VAL(x$)

1130 f=0
1140 l=0
1150 IF b=5 THEN RETURN
1160 IF b=1 THEN f=1
1170 ON b GOSUB 1820,1210,1380,1570
1200 GOTO 1000
1210 LOCATE 1,10:PRINT CHR$(20):LOCATE 10,14:PEN 3
1220 PRINT CHR$(24)"TEST D'EFFACEMENT"CHR$(24):PEN 2
1225 IF f=1 THEN PEN 3:LOCATE 22,14:PRINT"(AUTOMATIQUE)":PEN 2
1230 OUT &F8F3,144:OUT &F8F1,2:OUT &F8F1,0
1240 GOSUB 1790
1250 GOSUB 1750
1260 PEN 3:PRINT CHR$(24)"TEST D'EFFACEMENT EN COURS"CHR$(24)
1270 PEN 2:GOSUB 10400
1280 IF j=0 AND f=1 THEN RETURN
```

```
1290 IF j=0 THEN GOSUB 9890:GOTO 1315
1310  PRINT:  PRINT:  PRINT  SPC(5)CHR$(24)"EPROM NON EFFACEE adr.:"  CHR$(24);:
PRINT"";: b=j:GOSUB 3800:GOTO 1320
1315 PRINT:PRINT SPC(5)CHR$(24)"EPROM EFFACEE"CHR$(24)
1320 PRINT:PRINT:PRINT"      m=menu e=encore"
1325 x$=INKEY$
1330 IF x$="m" AND f=1 THEN l=1:RETURN
1340 IF x$="m" AND f=0 THEN RETURN
1350 IF x$="e" AND f=1 THEN l=0:RETURN
1360 IF x$="e" AND f=0 THEN GOTO 1210
1370 GOTO 1325
1380 GOSUB 1790
1390        LOCATE        1,10:PRINT        CHR$(20):PRINT:PEN        3:PRINT
SPC(10)CHR$(24)"PROGRAMMATION"CHR$(24): PEN 2
1400 IF f=0 THEN GOSUB 1750
1410   PRINT:PRINT:PRINT   SPC(7)"PROGRAMMATION   EN    COURS":IF    f=1    THEN
PRINT"(AUTOMATIQUE)"
1420 IF a=1 THEN OUT &F8F2,65:in=71:out=7
1430 IF a>1 THEN OUT &F8F2,80
1440 IF a=2 THEN in 30:out=94
1450 IF a=3 THEN in=28:out=92
1460 OUT &F8F3,128:OUT &F8F1,0
1470 IF a=1 THEN OUT &F8F2,7
1480 IF a=2 THEN OUT &F8F2,94
1490 IF a=3 THEN OUT &F8F2,92
1500 GOSUB 10700
1510 OUT &F8F3,144:OUT &F8F1,2:OUT &F8F1,0


1520 IF f=1 THEN RETURN
1530 PRINT:PRINT:PRINT SPC(10)"m=menu e=encore"
1540 IF INKEY$="m" THEN RETURN
1550 IF INKEY$="e" THEN GOTO 1380
1560 GOTO 1540
1570 '
1580       LOCATE       1,10:PRINT       CHR$(20):PRINT:PRINT:PEN        3:PRINT
SPC(10)CHR$(24)"VERIFICATION"CHR$(24)
1582 PEN 2:IF f=0 THEN GOSUB 1750
1585 PRINT:PEN 3:PRINT SPC(7)CHR$(24)"VERIFICATION EN COURS"CHR$(24):PEN 2
1590 OUT &F8F3,144:OUT &F8F1,2:OUT &F8F1,0
1595 GOSUB 1790
1600 GOSUB 10500
1610 IF j<>0 THEN 1660
1630 '
1640 PRINT:PEN 3:PRINT SPC(7)CHR$(24)"EPROM CORRECTEMENT  PROGRAMEE"CHR$(24):PEN
2
1645 IF F=1 THEN RETURN
1650 GOTO 1700
1660 GOSUB 9800:GOSUB 1790
1670 PRINT:PRINT:PRINT:PRINT:PRINT "ERREUR DE PROGRAMMATION"
1690 PRINT "adresse:";:b=j:GOSUB 3800
1700 PRINT:PRINT:PRINT SPC(10)"m=menu e=encore"
1710 IF INKEY$="m" THEN RETURN
1720 IF INKEY$="e" AND f=0 THEN GOTO 1570
1730 IF INKEY$="e" AND j<>0 THEN l=1:RETURN
1740 GOTO 1710
```

```
1750 PRINT:PRINT:PRINT "        VEUILLEZ INSERER L'EPROM"
1760 IF INKEY$="" THEN GOTO 1760
1770 '
1780 RETURN
1790 IF a=1 THEN OUT &F8F2,129
1800 IF a>1 THEN OUT &F8F2,144
1810 RETURN
1820 f=1
1830 GOSUB 1210
1840 IF j=1 THEN RETURN
1850 GOSUB 1380
1860 GOSUB 1570
1870 IF j=1 THEN RETURN
1880 PRINT "m=menu e=encore"
1890 IF INKEY$="m" THEN RETURN
```

```
1900 IF INKEY$="e" THEN GOTO 1820
1910 GOTO 1890
2000 '
2010  LOCATE  1,10:PRINT  CHR$(20):PRINT:PEN  3:PRINT  SPC(10)CHR$(24)"LIRE
EPROM"CHR$(24):PEN 2
2020 GOSUB 1750
2025 PRINT:PRINT:PEN 3:PRINT SPC(7)CHR$(24)"LECTURE EPROM"CHR$(24):PEN 2
2030 OUT &F8F3,144:OUT &F8F1,2:OUT &F8F1,0
2040 GOSUB 1790
2050 GOSUB 10300
2060 IF a=1 THEN OUT &F8F2,65
2070 IF a>1 THEN OUT &F8F2,80
2080 RETURN
3000 CLS
3010 az$="A":GOSUB 4000:az$="":RETURN
3800 h=4096
3805 w=INT(b/h)+48
3810 IF w>57 THEN w=w+7:PRINT CHR$(w);:GOTO 3820
3815 PRINT CHR$(w);
3820 b=b-INT(b/h)*h
3830 h=h/16
3840 IF h>1 THEN 3805
3850 PRINT" ";
3860 RETURN
3900 '
3910 FOR x=1 TO LEN(a$)
3920 y=code a$(x)-48
3930 IF y>9 THEN y=code a$(x)-87
3940 an=an*16+y
3950 NEXT x
3960 RETURN
4000 CLS
4010 IF az$="A" THEN PRINT SPC(10)"****APPRETER PROGRAMME****":PRINT ELSE  PRINT
SPC(10)"****MODIFIER****":PRINT
4020 INPUT "adresse de départ";a$
4030 IF LEN(a$)>4 THEN 4020
4040 an=0
4050 an$="&"+a$:an=VAL(an$)
4055 ad=an
```

```
4060 PRINT
4062 PRINT "r=retour en arriere d'1 case m=menu":PRINT
4063 b=ad:GOSUB 3800:PRINT " -> ";
4065 FOR n=1 TO 8
4070 h=16
4080 b=PEEK(ad+25000)
4090 GOSUB 3805
4100 INPUT "valeur hexa. -> ";a$
4110 IF LEN(a$)>2 THEN 4100
4112 IF a$="r" OR a$="R" THEN ad=ad-1:PRINT: GOTO 4190
4113 IF a$="m" OR a$"M" THEN GOSUB 9800:RETURN
4120 IF a$="" THEN PRINT:GOTO 4180
4140 an=0
4150 an$="&"+a$:an=VAL(an$):PRINT
4160 by=an
4170 POKE 25000+ad,by
4180 ad=ad+1
4190 b=ad
4200 GOSUB 3800
4205 PRINT " -> "
4210 NEXT n
4230 CLS
4235 IF az$="A" THEN  PRINT  SPC(10)  "****APPRETER PROGRAMME****":  PRINT  ELSE
PRINT SPC(10)"****MODIFIER****": PRINT
4240 b=ad
4270 GOTO 4062
5000 CLS
5010 PRINT "            ****CONTENU****":PRINT
5020 INPUT "  adresse de départ  ";a$
5030 IF LEN(a$)>4 THEN 5020
5040 an=0
5050 an$="&"+a$:an=VAL(an$)
5060 ad=an
5080 PRINT "m=menu  s=stop"
5085 PRINT
5086 b=ad
5090 FOR z=1 TO 17
5095 GOSUB 3800
5100 FOR p=1 TO 8
5101 in$=INKEY$
5102 IF in$="m" OR in$="M" THEN GOSUB 9800:RETURN
5104 IF in$="s" OR in$="S" THEN 5000
5110 h=16
5120 b=PEEK(25000+ad)
5130 GOSUB 3805
5140 ad=ad+1
5150 NEXT p
5155 PRINT
5160 b=ad
5190 NEXT z
5200 PRINT "m=menu  ESPACE=encore"
5210 IF INKEY$="m" OR INKEY$="M" THEN GOSUB 9800:RETURN
5220 IF INKEY$=CHR$(32) THEN 5240
```

```
5230 GOTO 5210
5240 CLS
5250 PRINT "****CONTENU****"
5260 PRINT
5270 b=ad
5280 IF b>4100 THEN RETURN
5290 GOTO 5080
9800 CLS
9810 PEN 1:PRINT SPC(7)"**************************"
9820 PRINT SPC(7)"*"SPC(24)"*"
9830 PRINT SPC(7)"* PROGRAMMATEUR D'EPROM  *"
9840 PRINT SPC(7)"*"SPC(24)"*"
9850 PRINT SPC(7)"*  ";CHR$(164);"  R. & A. BALTES     *"
9860 PRINT SPC(7)"*"SPC(24)"*"
9870 PEN 1:PRINT SPC(7)"**************************":PEN 2
9880 RETURN
9890 LOCATE 12,9:PRINT CHR$(20)"Type d'EPROM= ";t$; CHR$(13)CHR$(22)CHR$(1);:PEN
3: PRINT "              ----------------" CHR$(22)CHR$(0):PEN 2
9900 RETURN
10000 FOR x=32 TO 255
10100 PRINT CHR$(x);" ";
10200 NEXT
10300 'lire eprom
10310 ra=25000
10320 FOR ep=0 TO a1
10330 by=INP(&F8F0)
10340 POKE ra,by
10350 ra=ra+1
10360 OUT &F8F1,1:OUT &F8F1,0
10370 NEXT
10380 RETURN
10400 'test d'effacement
10410 FOR ep=0 TO a1
10420 by=INP(&F8F0)
10430 IF by<>255 THEN 10470
10440 OUT &F8F1,1:OUT &F8F1,0:NEXT
0450 j=0
10460 RETURN



10470 j=ep
10475 IF j=0 THEN j=1
10480 RETURN
10500 'verification
10510 ra=25000
10520 FOR ep=0 TO a1
10530 by=INP(&F8F0)
10540 IF by<>PEEK(ra) THEN 10600
10550 ra=ra+1
10560 OUT &F8F1,1:OUT &F8F1,0
10570 NEXT
10580 j=0
10590 RETURN
10600 j=ep
10605 IF j=0 THEN j=1
10610 RETURN
```

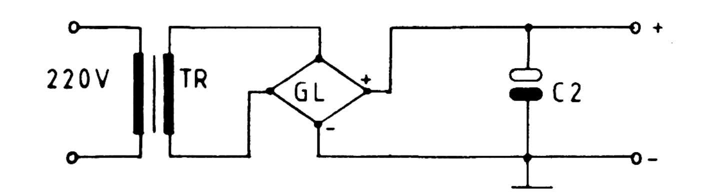
```
10700 'programmer
10710 ra=25000
10720 FOR ep=0 TO a1
10730 by=PEEK(ra)
10740 OUT &F8F0,by
10750 OUT &F8F2,in
10760 'boucle pour 50 ms
10770 FOR zz=0 TO 50:NEXT
10780 OUT &F8F2,out
10790 OUT &F8F1,1
10800 OUT &F8F1,0
10810 ra=ra+1
10820 NEXT
10830 RETURN
```

21. ALIMENTATION POUR LE PROGRAMMATEUR D'EPROM

La programmation des EPROMs avec le circuit décrit précédemment est vraiment une opération très simple. Mais vous avez déjà vu lors de sa description que l'on nécessite une tension positive de 25 Volt.

Le circuit qui vous est présenté ici est une petite alimentation satisfaisant tout à fait aux conditions de stabilité et de rapidité requises pour l'application qui lui est demandée. En ce qui concerne la rapidité les spécifications du constructeur précisent que lors de la programmation d'une EPROM la tension doit pouvoir passer de zéro à sa valeur maximale en un temps compris entre 0,5 et 2,5 secondes.

Un avantage particulier de cette alimentation réside dans la possibilité de programmer la tension de sortie; +5V lors de la lecture de l'EPROM et +25V lors de la programmation. La sélection se fait à l'aide du transistor: un niveau L à son entrée entraîne une tension de sortie de 5v alors qu'un niveau H produit du 25V.s12
Le schéma électrique, figure 148, est construit autour du régulateur LM 723 bien connu. La tension sera fournie par un petit transformateur pour circuit imprimé 30V/40mA, elle sera redressé par un pont de diode puis filtrée avec C2. La tension de référence pour le 723 est réglée à l'aide de la résistance ajustable P1 pour avoir en sortie du 5V. On fera ce réglage sans signal sur le transistor, celui-ci étant alors bloqué. Lorsque au contraire un niveau H sur son



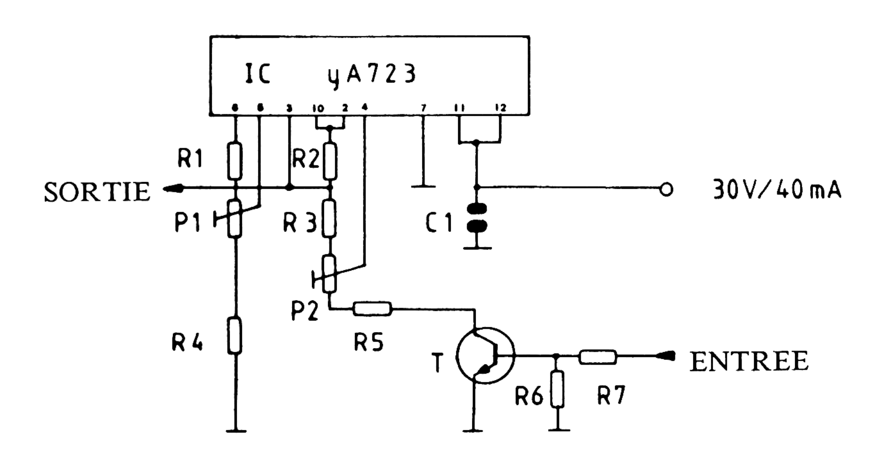


FIGURE 148

ALIMENTATION POUR LE PROGRAMMATEUR D'EPROM

entrée le rend passant, la tension sur l'entrée inverseuse du 723 (broche 4) diminue et la tension de sortie augmente pour compenser cette chute. L'entrée de compensation, broche 13, n'a pas été connectée, le circuit garde alors toute sa rapidité.

Le circuit imprimé de l'alimentation vous est proposé à la figure 149, le schéma d'implantation se trouve à la figure 150. Le 723 existe dans différents boîtier, le circuit imprimé à été prévu pour la version en boîtier DIL 14 pattes.

La mise au point de l'alimentation est très simple:

1. Branchez un Voltmètre à la sortie de l'alimentation, l'entrée restant en l'air. Mettez sous tension et réglez la résistance ajustable P1 de telle manière à obtenir 5V en sortie.

2. Connectez l'entrée du transistor sur du +5V (externe) et ajustez P2 pour avoir 25V en sortie.

La mise au point est maintenant terminée.
Vous pouvez bien sûr employer toute autre alimentation ayant les bonnes tensions de sortie.
La figure 151 montre une réalisation de l'alimentation.

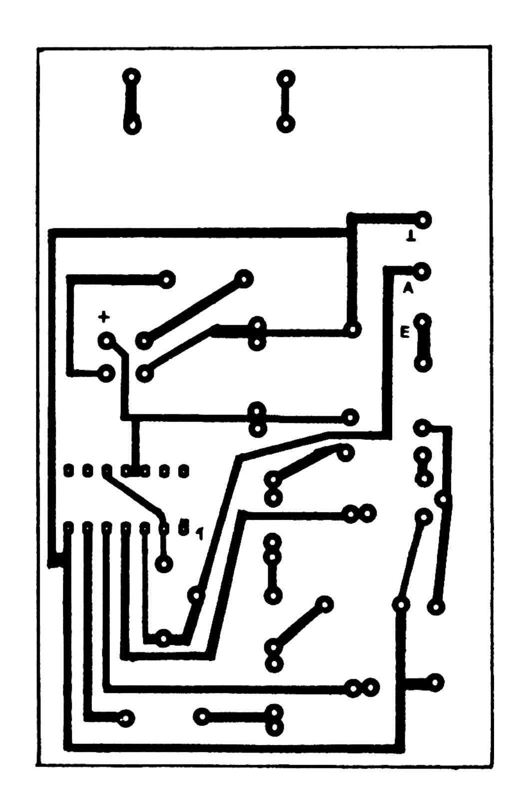


FIGURE 149

CIRCUIT IMPRIME DE L'ALIMENTATION

POUR LE PROGRAMMATEUR D'EPROM

LISTE DES COMPOSANTS

IC	=	uA 723 (DIL)	GL	=	Pont de diodes 40V/1A
T	=	BC 547 ou équ.	TR	=	Transfo pour CI 30V/40mA
C1	=	100 nF	C2	=	50 uF/50 V
R1	=	2,5 k	R2	=	1,8
R3	=	4,7 k	R4	=	4,7 k
R5	=	1 k	R6	=	470
R7	=	1 k			

P1 = Résistance ajustable 1 k, horizontale

P2 = Résistance ajustable 1 k, horizontale

FIGURE 150: SCHEMA D'IMPLANTATION DES COMPOSANTS

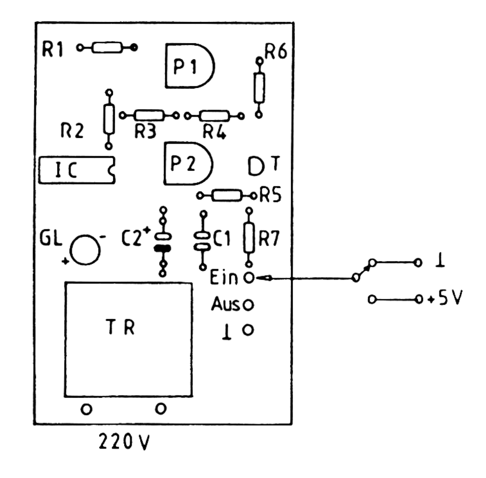
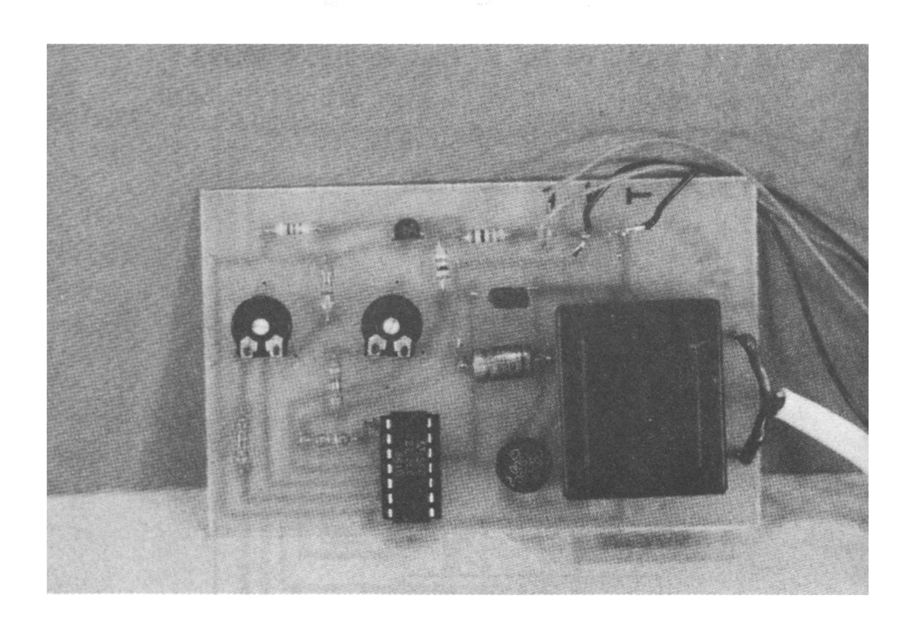


FIGURE 151

VUE DE L'ALIMENTATION POUR

PROGRAMMATEUR D'EPROM



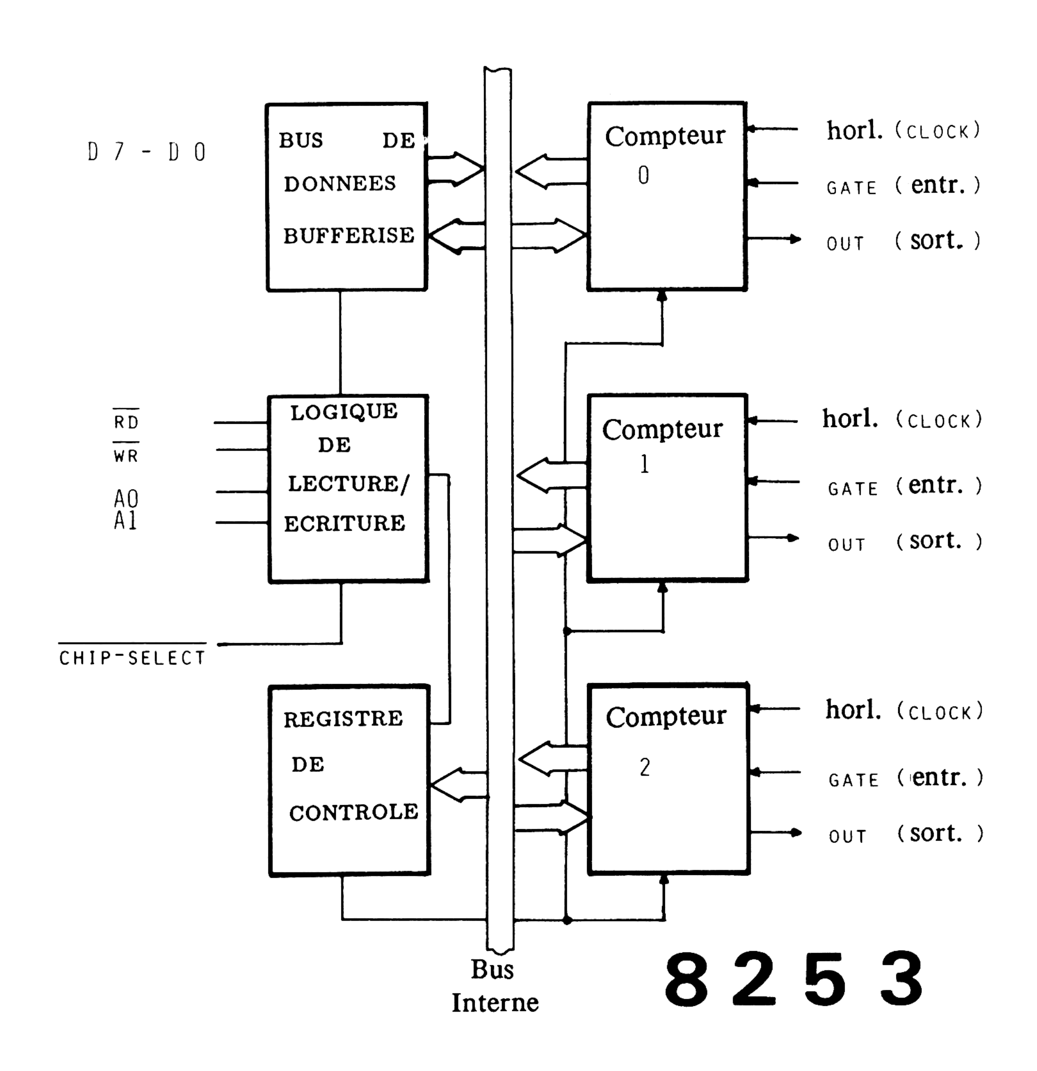
22. LE TIMER PROGRAMMABLE 8253

Les plus gros problèmes que l'on rencontre lors de la conception d'un système à microprocesseur sont ceux liés à la synchronisation. C'est pourquoi on a développé parallèlement au CPU des circuits Timer qui, correctement programmés, peuvent s'occuper de certaines tâches de temporisation ou de comptage.
Pour le Z80 les deux plus connus sont le 8253 et le Z80-CTC. Dans ce chapitre nous étudierons exclusivement le premier, alors que le Z80-CTC sera traité au chapitre 23.
La conception des deux ne diffère que de peu.
Vous pouvez voir l'organisation interne du 8253 à la figure 152, son brochage se trouve en figure 153.
Le 8253 possède trois compteurs 16 bits ayant chacun leur entrée horloge, une entrée et une sortie.

Le BUS de données est bidirectionnel, il possède un buffer interne. Par la même occasion une adaptation CMOS- TTL est effectuée. Le BUS de données véhicule des informations de commande ainsi que les constantes avec lesquelles seront chargés les compteurs.

En appliquant différents niveaux logiques à ces lignes de commande on peut sélectionner toutes les fonctions du Timer.

FIGURE 152


D 7 - D 0
BUS DE DONNEES BUFFERISE
Compteur 0
horl. (CLOCK)
GATE (entr.)
OUT (sort.)
RD
WR
A0
A1
LOGIQUE DE LECTURE/ ECRITURE
Compteur 1
horl. (CLOCK)
GATE (entr.)
OUT (sort.)
CHIP-SELECT
REGISTRE DE CONTROLE
Compteur 2
horl. (CLOCK)
GATE (entr.)
OUT (sort.)
Bus Interne
8253

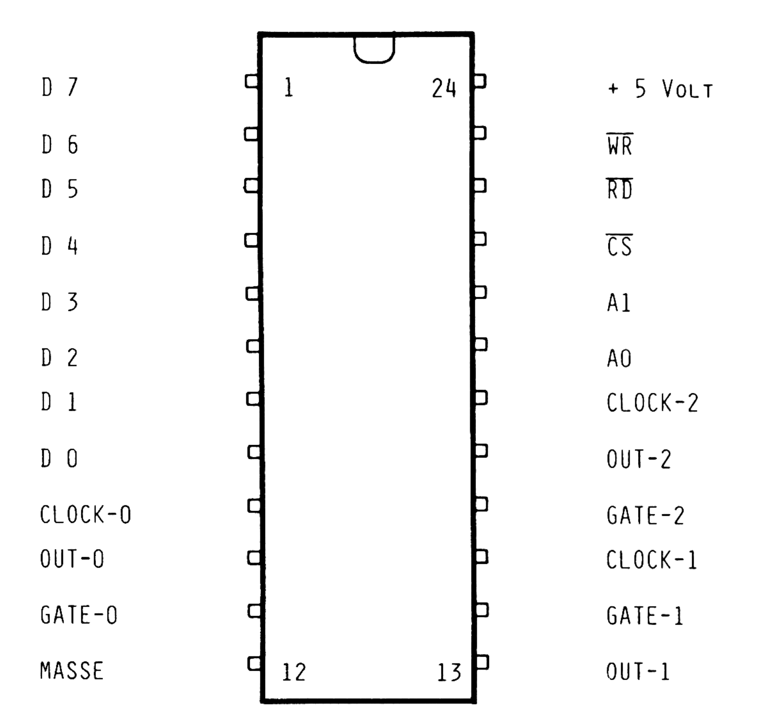


FIGURE 153 **8253**

No.	A1	AO	WR	RD	CS	Fonction
A.	L	L	L	H	L	Le compteur 0 est chargé avec la constante se trouvant sur le BUS de données.
B.	L	H	L	H	L	Le compteur 1 est chargé avec la constante se trouvant sur le BUS de données.
C.	H	L	L	H	L	Le compteur 2 est chargé avec la constante se trouvant sur le BUS de données.
D.	H	H	L	H	L	Sélectionne le mode.
E.	L	L	H	L	L	Le compteur 0 est interrogé sur sa position actuelle.
F.	L	H	H	L	L	Le compteur 1 est interrogé sur sa position actuelle.
G.	H	L	H	L	L	Le compteur 2 est interrogé sur sa position actuelle.
H.	H	H	H	L	L	Circuit inactif, le BUS de données est en haute impédance.
I.	x	x	x	x	H	Circuit inactif, ttes les sorties 3-state sont en haute impédance.

J. x x H H L Circuit déconnecté.

PROGRAMMATION DU 8253

Les mots de commande se reconnaissent par le fait que les bits A1 et A0 sont actifs (niveau H).

Le mot de commande permet de programmer le compteur, il détermine:

-- Lequel des 3 compteurs est adressé.

-- Quel mode de fonctionnement est choisi.

-- Le mode de comptage, binaire ou décimal.

-- Combien d'octets de données vont suivre.

Il n'est pas nécessaire de faire suivre le mot de commande immédiatement par les données. Il est au contraire préférable d'envoyer d'abord les mots de commande pour les trois compteurs, puis les données correspondantes.

Intéressons nous tout d'abord au registre de commande dont vous pouvez voir le détail à la figure 154.

REGISTRE DE CONTROLE

8253

FIGURE 154

ZÄHLERAUSWAHL		lect./ecrit.		Mode de Fonct.			Compt.
D 7	D 6	D 5	D 4	D 3	D 2	D 1	D 0

TYPE DE COMPTAGE

1 = décimal , MAX 10^4

0 = binaire , MAX 2^{16}

MODE

D3	D2	D1	SIGNIFICATION
L	L	L	MODE 0: INT. à la dernière impulsion
L	L	H	MODE 1: Timer programmable
L	H	L	MODE 2: Générateur d'horloge
L	H	H	MODE 3: Générateur de signaux carrés
H	L	L	MODE 4: Impulsion déclenchée par programme
H	L	H	MODE 5: Impulsion déclenchée extérieurement

MODE LECTURE/ECRITURE

D5	D4	SIGNIFICATION :
L	L	La position actuelle du compteur est stockée et peut être lue par le CPU
L	H	Lecture et écriture de l'octet de poids faible
H	L	Lecture et écriture de l'octet de poids fort
H	H	Lecture et écriture des deux octets, l'octet de poids faible en premier.

CHOIX DU COMPTEUR

D7	D6	SIGNIFICATION
L	L	Compteur 0
L	H	Compteur 1
H	L	Compteur 2
H	H	INDETERMINE

MODES DE FONCTIONNEMENT DU 8253

Le 8253 dispose au total de 6 modes de fonctionnement différents, pouvant être sélectionnés séparément pour chaque compteur à l'aide des bits D3, D2 et D1.
Vous trouverez les diagrammes des temps des divers modes aux figures 155 et 156 (doc. technique INTEL).

MODE 0 (Interruption à la dernière impulsion)
(Interrupt on terminal count)

Le compteur est chargé avec une valeur, puis il décompte à partir de cette valeur au rythme de l'horloge. Arrivé à zéro, la sortie passe au niveau H et y restera jusqu'à ce qu'on écrive à nouveau dans le registre.
On peut interrompre le comptage en mettant l'entrée GATE au niveau L; mais il faudra dans ce cas recommencer le comptage depuis le début.

MODE 1 (Temporisateur programmable)
(Programmable One Schot)

Au repos la sortie est au niveau H. Un front positif sur l'entrée GATE fait démarrer le comptage et met la sortie sur LOW. Lorsque le compteur arrive à zéro il s'arrête et la sortie repasse au niveau H.
Si pendant le comptage une impulsion apparaît sur l'entrée GATE, le cycle recommence.

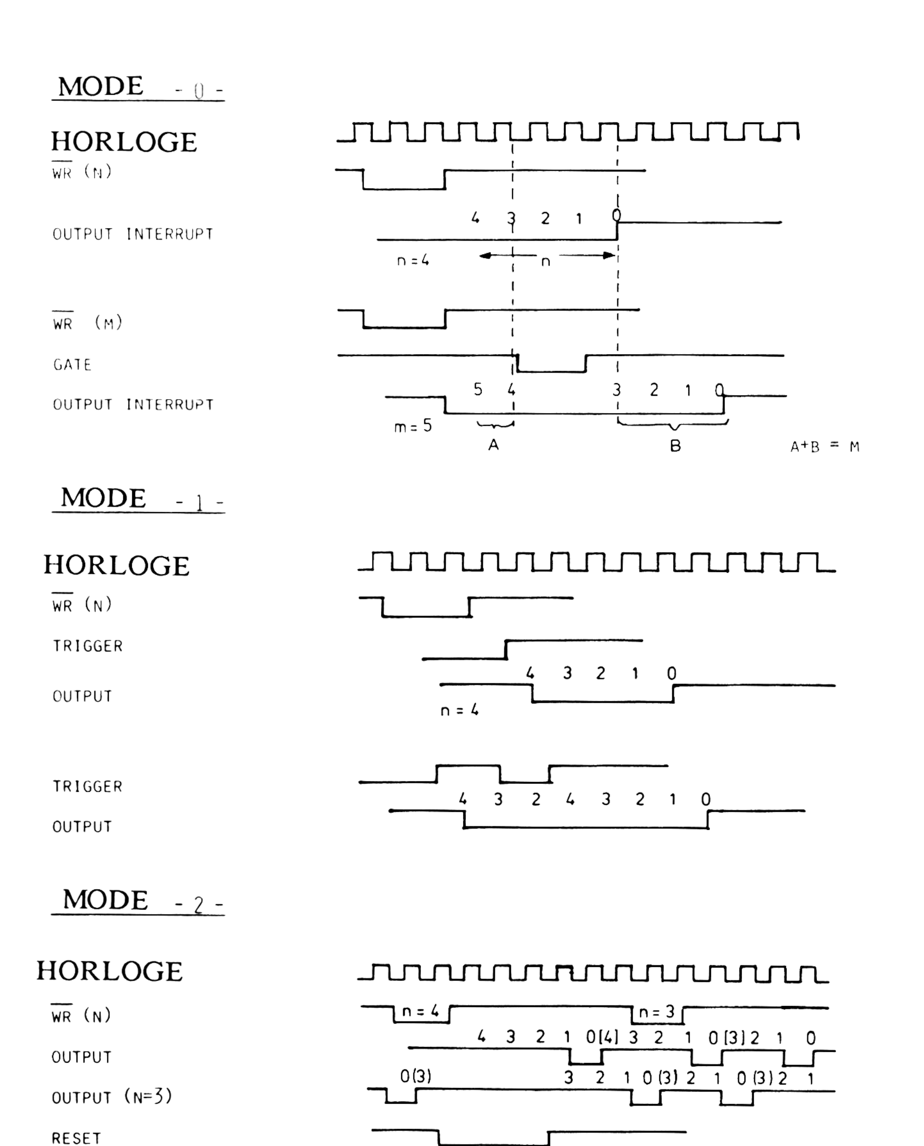


FIGURE 155
DIAGRAMMEDESTEMPSDUTIMERPROGRAMMABLE8253(MODES0,1,2)

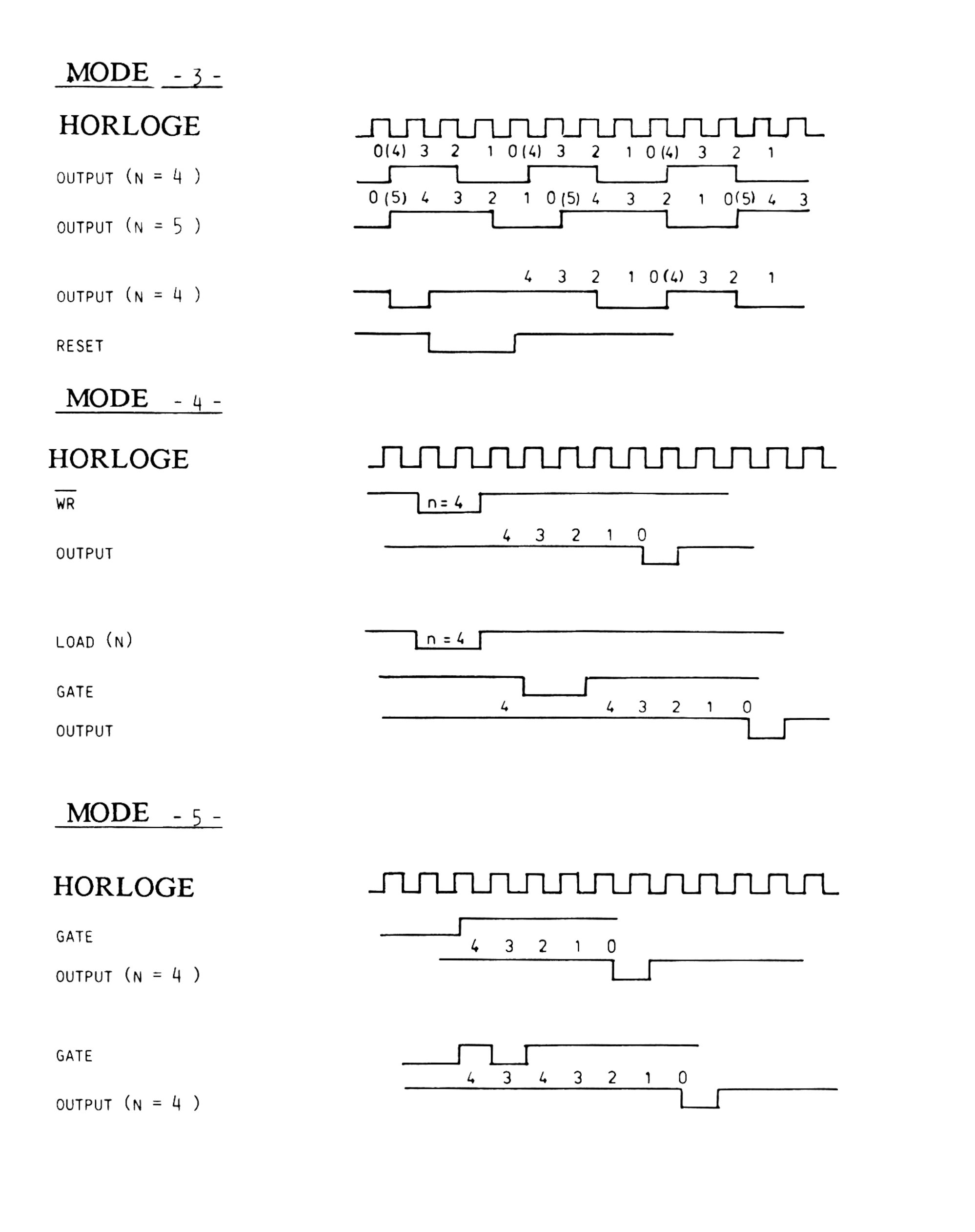
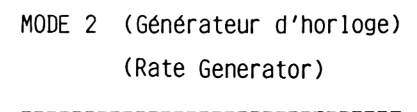


FIGURE 156
DIAGRAMME DES TEMPS DU TIMER PROGRAMMABLE 8253 (MODE 3,4,5)



MODE 2 (Générateur d'horloge)
(Rate Generator)

Ce mode sert à synchroniser le CPU (rapide) avec des circuits d'entrée/sortie (plus lents). La fréquence présente sur l'entrée CLOCK est divisée par la valeur de départ du Timer. Dès que le compteur est arrivé à zéro la sortie envoie une impulsion à L, puis le cycle recommence, le compteur étant automatiquement réinitialisé à la valeur de départ.
On peut interrompre le processus en envoyant un front montant sur l'entrée GATE.s12

MODE 3 (Générateur de signaux carrés programmable)
(Programmable Square Wave Generator)

Ce mode ressemble beaucoup au précédent avec la différence que le signal de sortie est symétrique, c.à.d que pendant une demi-période le signal reste à L et pendant l'autre demi-période il passe à H. Une seule restriction: la symétrie n'est possible que si la valeur chargée au départ est divisible par deux.
Avec une valeur impaire le signal aura une légère dissymétrie.

MODE 4 (Impulsion déclenchée par programme)
(Software triggered strobe)

Dès que l'on a chargé la valeur de départ, le compteur démarre. On peut interrompre le processus avec un front montant sur l'entrée GATE.
A la sortie apparaît une impulsion L d'une durée d'une période d'horloge.

MODE 5 (Impulsion déclenchée extérieurement)
(Hardware triggered strobe)

Correspond au mode 5 avec la différence que le compteur est démarré avec un front montant sur l'entrée GATE.

DESCRIPTION DU MONTAGE:

Le 8253 possède un adressage quasiment identique à celui du 8255. Les signaux RD et WR sont directement reliés au BUS système, tout comme le BUS de données. si vous n'utilisez pas la carte d'adaptation il faut installer des buffer du type 74LS245 sur les lignes de données. Le bit de direction (DIR) du 74LS245 sera relié à la broche RD du Timer.

Le schéma électrique vous est proposé à la figure 157. On a eu à nouveau recours aux possibilités étendues du décodeur d'adresses universel du chapitre 6.2.
Plusieurs possibilités s'offrent à nous en ce qui concerne la fréquence d'horloge:

Le compteur No.1 reçoit sa fréquence d'un oscillateur à quartz 2 MHz.

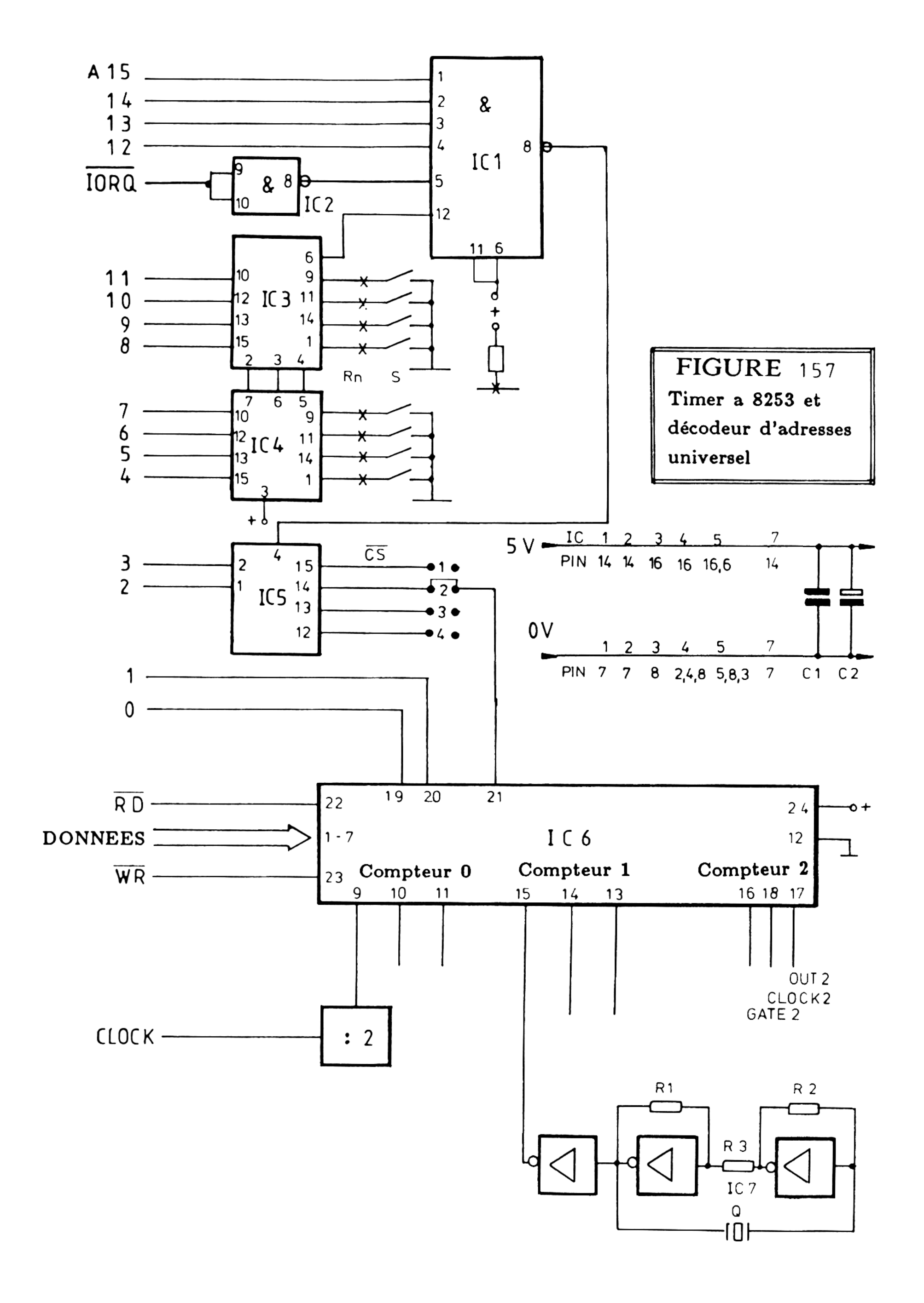


FIGURE 157
Timer a 8253 et décodeur d'adresses universel

Il est primordial de choisir pour le Timer un modèle acceptant la fréquence élevée du CPC 464, donc un modèle 8253-AC5.
La deuxième possibilité, qui a été retenue pour le compteur No.0, est de prélever l'horloge du CPC 464 avec un diviseur par deux, nécessaire si vous utilisez la version 2 MHz du 8253, comme cela a déjà été vu au chapitre sur le générateur de son; avec la version rapide le diviseur de fréquence n'est pas obligatoire.

Vous pouvez voir sur le schéma qu'ici on a utilisé le Chip-Select 2, libre à vous d'en choisir un autre.

Il n'a pas été prévu de tracé de circuit imprimé, l'emploi d'un Timer étant moins courant que les circuits décrits précédemment. Il est d'autre part très facile de compléter le circuit imprimé du décodeur universel avec celui du Timer, il reste suffisamment de place sur la carte.

LISTE DES COMPOSANTS:

IC 1	=	74LS30	IC 2	=	74LS00
IC 3	=	74LS85	IC 4	=	74LS85
IC 5	=	74LS138	IC 6	=	8253 pour 2 MHz
					8253-AC5 pour 4 MHz
Rn	=	Réseau de résistances 8 x 4,7 k			
R1-3	=	220 Ohm			
C1	=	100 nF	C2	=	100 uF/12 V
Q	=	Quartz 2 MHz			

23. APPLICATIONS DU Z80-CTC

Alors que le circuit décrit précédemment était issu de le famille des 8080, le CTC fait partie des Z80.
Encore une fois il existe deux versions différentes, le Z80-CTC tourne à 2 MHz alors que le Z80A-CTC peut monter jusqu'à 4 MHz.
Nous utiliserons la version A.

Le Z80-CTC se distingue du 8253 par le fait qu'il comporte 4 compteur au lieu de 3. Par contre il manque une entrée sur le quatrième compteur, il ne restait plus de place sur les 28 broches du boîtier.
Le Z80-CTC possède également une logique complète d'interruption sur laquelle nous ne nous attarderons pas.

Le Z80-CTC n'est pas recommandé pour le débutant, sa programmation est en effet très complexe. On lui préférera le 8253.

Le schéma de principe se trouve à la figure 158 et le brochage à la figure 159.

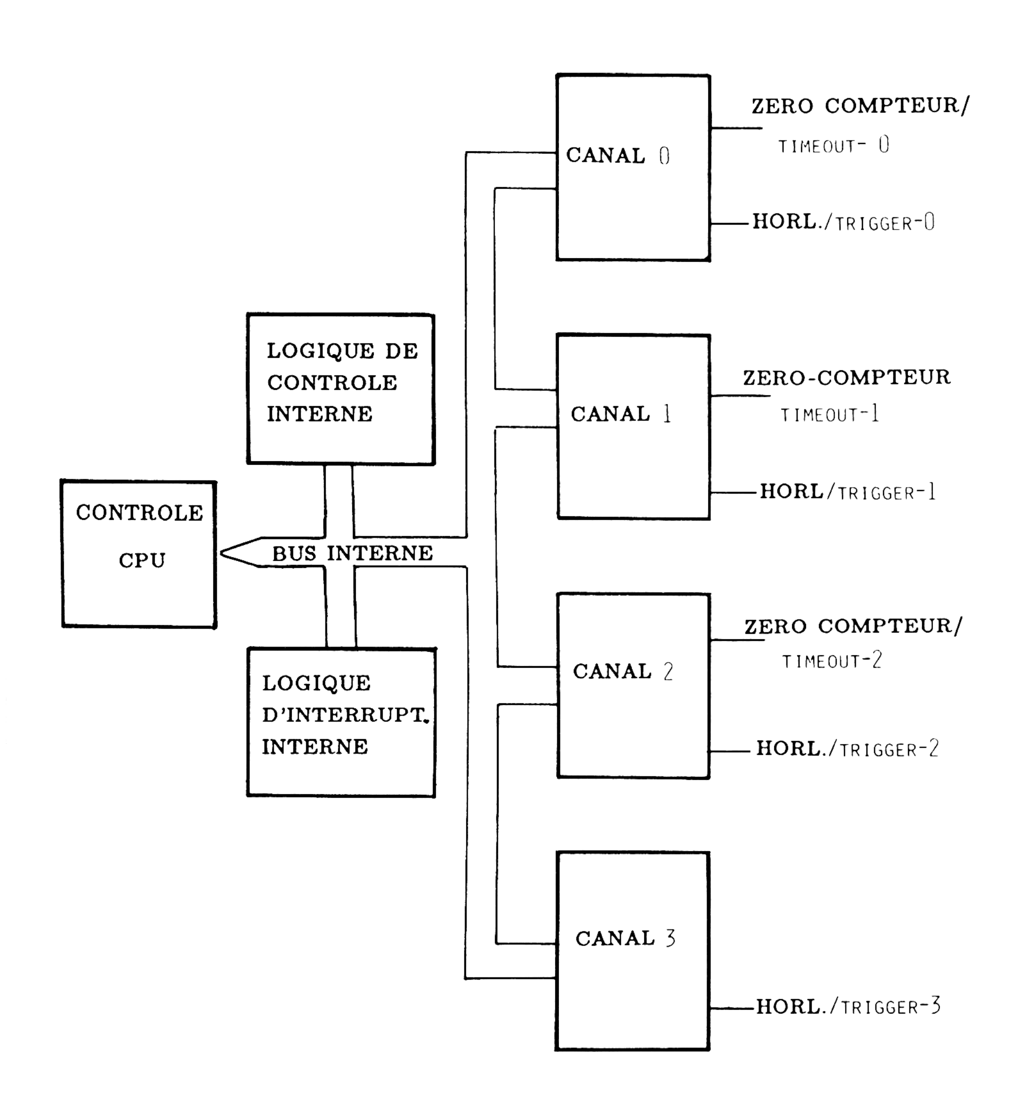
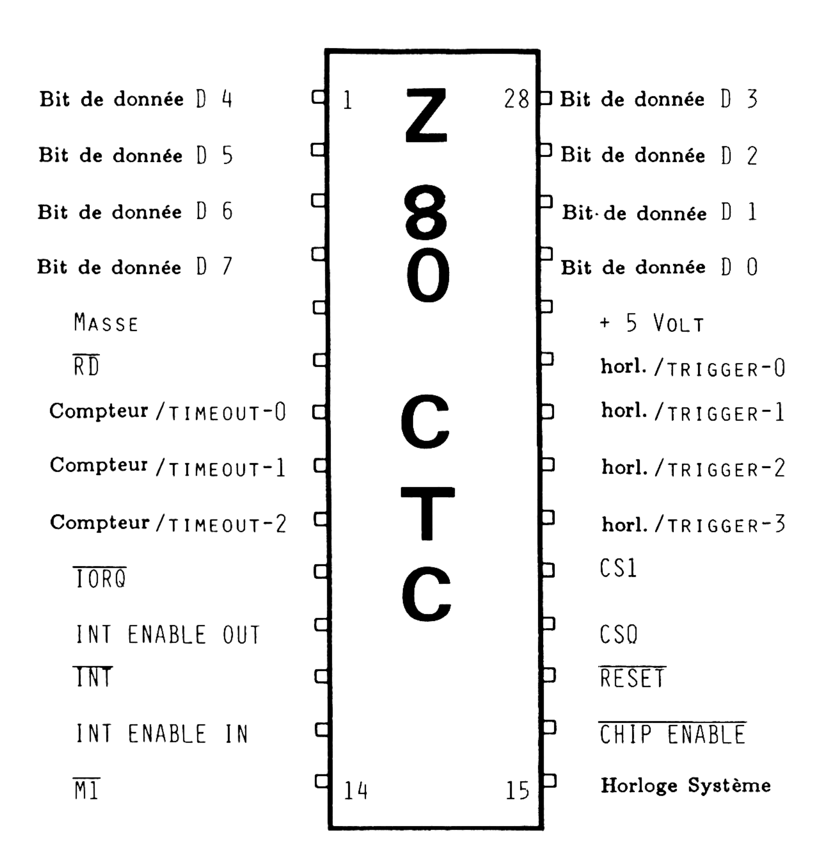


FIGURE 158
ORGANISATION INTERNE DU Z80-CTC



Z
80
CTC
1
28
14
15
Bit de donnée D 4
Bit de donnée D 5
Bit de donnée D 6
Bit de donnée D 7
MASSE
RD
Compteur /TIMEOUT-0
Compteur /TIMEOUT-1
Compteur /TIMEOUT-2
IORQ
INT ENABLE OUT
INT
INT ENABLE IN
MI
Bit de donnée D 3
Bit de donnée D 2
Bit de donnée D 1
Bit de donnée D 0
+ 5 VOLT
horl. /TRIGGER-0
horl. /TRIGGER-1
horl. /TRIGGER-2
horl. /TRIGGER-3
CS1
CS0
RESET
CHIP ENABLE
Horloge Système

FIGURE 159

DETAIL DES BROCHES DU Z80-CTC

CS1 (broche 9) CS2 (broche 18), actifs à H

C'est avec ces lignes que l'on sélectionne les canaux, elles seront reliées aux bits A1 et A0 du BUS système.

CHIP-ENABLE (broche 16), actif à L

Cette entrée sera directement reliée à la sortie décodeur d'adresse.

M1 (broche 14) cycle machine, actif à L

Relié à la broche du même nom sur le BUS système, ce signal servira à reconnaître les opérations de lecture.

IORQ(broche 10) RD(broche 6) demande de lect/mém, actif à L

Les deux signaux sont directement reliés au BUS système. Comme le CTC ne possède pas d'entrée écriture (WR), il faudra le cas échéant mettre à L les entrées CE et IORQ, et à H la ligne RD.

CLOCK (broche 15) Horloge

L'horloge est nécessaire à la synchronisation et à la commande du BUS interne.

IEI, IEO, INT (broches 13-11)

Ces signaux servent à la logique d'interruption. Si vous vous intéressez à la programmation des interruptions procurez-vous la documentation technique du Z80-CTC auprès d'un grand distributeur.

CLOCK/TRIGGER 0-3 (broches 23,22,21,20) actifs à H

Ce sont les quatre entrées horloge/trigger des quatre compteurs.

COUNTER/TIMEOUT 0-2 (broches 7,8,9) actifs à H

Il s'agit ici des sorties des Timers.

FONCTIONNEMENT DU MONTAGE:

Le compteur d'un CTC ne peut se mettre en route que si auparavant une valeur de départ à été chargée. Et avant cela il faut écrire un octet dans lequel le bit D2 est à 1: il est ensuite possible d'envoyer une valeur comprise entre 0 et 255.
Si on écrit une nouvelle constante de temps pendant le comptage, il n'en sera tenu compte qu'une fois le Timer arrivé à zéro. La sortie passe alors à H pour la durée d'une période d'horloge. Il est intéressant de noter que l'on peut programmer le déclenchement du compteur soit sur un front montant, soit sur un front descendant du signal d'horloge.

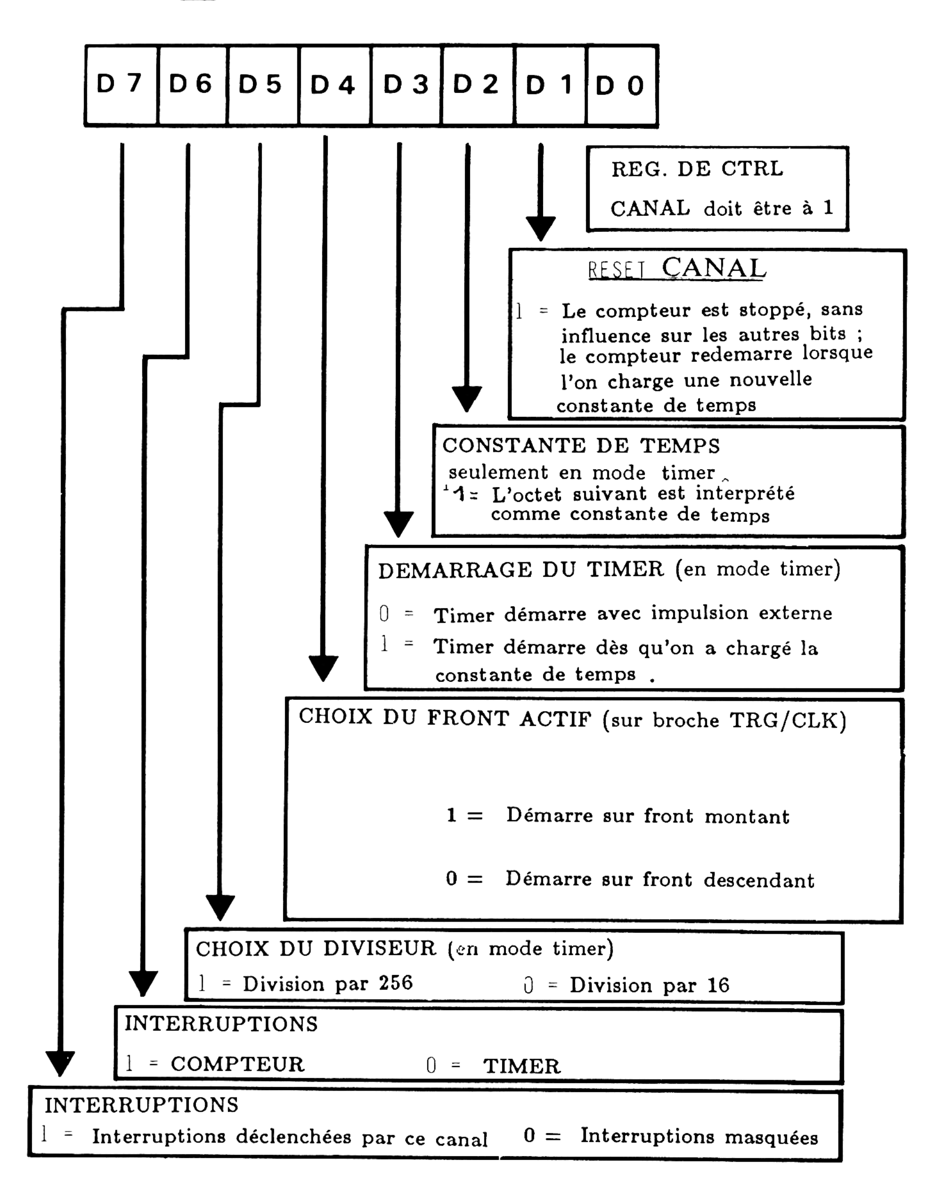
La fréquence de cette horloge ne devra jamais être supérieure à la fréquence de l'horloge système, présente sur la broche 15. Il est possible, comme au chapitre 22, de réaliser un générateur d'horloge à quartz.

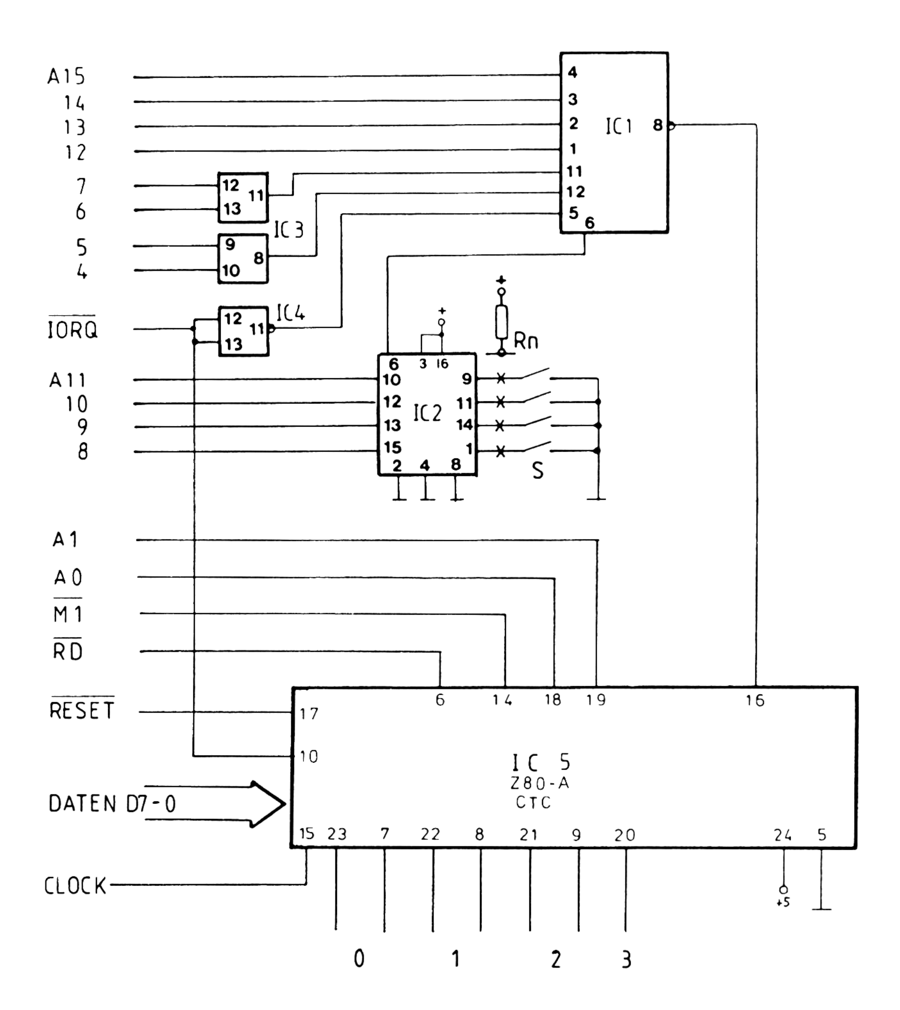
La figure 160 montre l'organisation du registre de commande.

Le CTC peut également travailler dans ce que l'on appelle le mode Timer, il faut pour cela que le bit D6 soit à 0. Un diviseur de fréquence interne peut effectuer une division par 16 ou 256.

La figure 161 montre un schéma utilisant le Z80-CTC. Contrairement au chapitre 22, on a ici un décodeur d'adresses simple. Le CTC est directement relié aux signaux A1, A0, M1, RD, IORQ, CLOCK et au BUS de données du BUS système.

FIGURE 160 : REGISTRE DE CONTROLE




A15
14
13
12
7
6
5
4
IORQ
A11
10
9
8
A1
A0
M1
RD
RESET
DATEN D7-0
CLOCK
IC1
IC2
IC3
IC4
Rn
S
IC 5
Z80-A
CTC
+5
0
1
2
3

Dans ce mode de transmission les données sont apprêtées de manière à ce qu'elles soient envoyées les unes après les autres, et non plus par paquets de huit. Cette forme est la plus répandue car elle nécessite beaucoup moins de lignes pour véhiculer les informations, elle est également plus appropriée à la transmission sur de grandes distances.

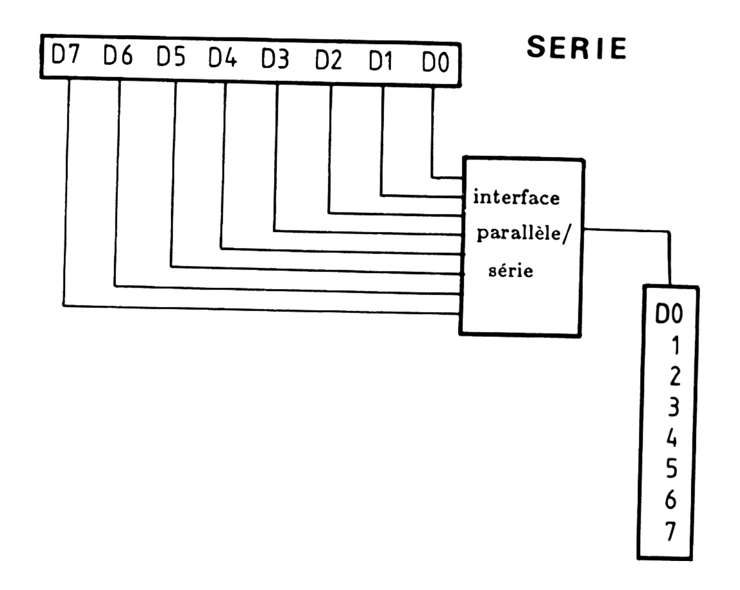
La figure 162 présente le principe d'une interface parallèle et d'une interface série.

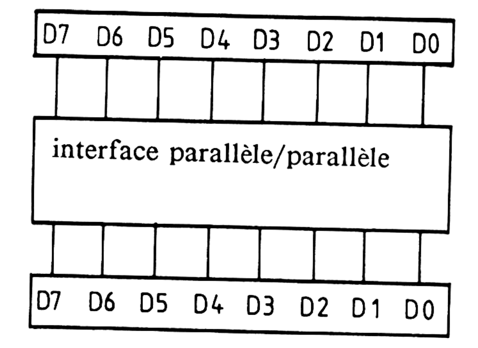
La synchronisation joue un rôle très important lors de la transmission sérielle des données, le récepteur devant recevoir les données au même rythme que l'émetteur les envoie.

****
**   **
** La vitesse de transmission est exprimée en BAUD,   **
** un BAUD valant un bit par seconde.   **
** Pour une vitesse typique de 1200 BAUD, un bit est **
** transmis en 1/1200 secondes = 833 microsecondes.   **
** Par conséquent un mot de 8 bits nécessiterait 6666 **
** microsecondes. En comparaison une interface paral- **
** lèle mettrait moins de 1 microseconde.   **
**   **
****

FIGURE 162

MISE EN REGARD D'UNE INTERFACE PARALLELE ET D'UNE INTERFACE SERIE





On a développé diverses méthodes pour assurer une bonne coordination entre l'émetteur et le récepteur. Il y a tout d'abord ce que l'on appelle les bits de start et de stop.
Tant que l'émetteur est au repos il présente sur sa sortie un niveau H. Lorsque commence la transmission, et avant que le premier bit ne soit envoyé, la sortie passe au niveau L; c'est cela le bit de start. Le récepteur est donc en mesure de détecter le début de la transmission.
A ce moment démarre un compteur interne au récepteur, enjoignant ce dernier à lire à la bonne vitesse les données qui arrivent.

La fin de la transmission d'un mot est en général marquée par deux bits de stop ayant un niveau H. Ces derniers sont absolument nécessaire car si par exemple le dernier bit d'un mot valait L, le récepteur ne pourrait le distinguer du prochain bit de start (également au niveau L).

A côté de cela il existe un moyen simple de vérifier s'il y a eu ou non erreur de transmission. On a inventé pour cela le bit de parité qui est rajouté au mot transmis. Si on travaille par exemple en parité paire, l'émetteur positionnera lui-même ce bit de telle manière que le nombre de bits, y compris le bit de parité, au niveau H soit pair. Ainsi si le mot contient 3 bits à H le bit de parité sera également mis à H.
Le récepteur de son côté est capable d'extraire le bit de parité qu'il compare aux autres bits du mot. Si une erreur est survenue, il le signal dans un registre spécial.
Les différentes utilisations qui existent du bit de parité sont montrées dans le tableau suivant:

TYPE DE LA VERIFICATION	ETAT DU BIT DE PARITE
PAIRE , Parity even	0 si nombre pair de bits à 1
	1 si nbre impair de bits à 1
IMPAIRE , Parity odd	0 si nbre impair de bits à 1
	1 si nombre pair de bits à 1
ZERO , Parity zero	toujours 0
UN , Parity one	toujours 1
PAS DE P., Parity none	pas de bit de parité

Beaucoup d'appareils n'utilisent pas de bit de parité.
La figure 163 résume encore une fois le format de transmission dans une interface série.

FONCTIONNEMENT DE L'INTERFACE RS232/V.24

Déjà en 1969, une conférence de l'ELECTRONIC INDUSTRIES ASSOCIATION décida qu'en matière de transmission sérielle le standard serait la norme EIA RS 232, dont elle définissait les propriétés physiques et électriques.

Depuis, cette norme, appelée maintenant RS 232, n'a subie que peu de modifications et s'est largement imposée.

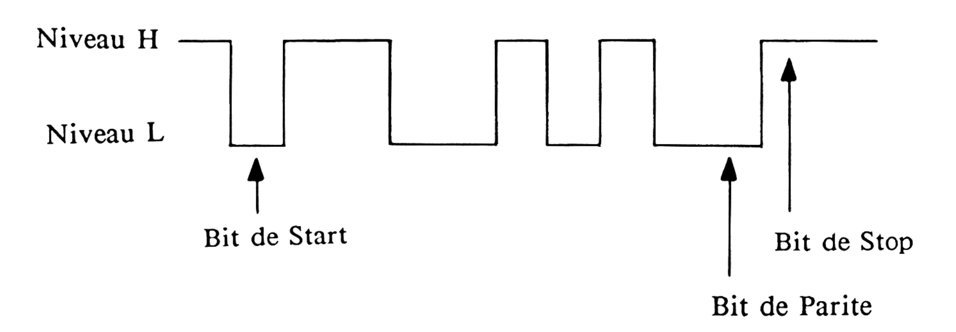
FIGURE 163

REPRESENTATION SCHEMATIQUE D'UNE TRANSMISSION SERIELLE

D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	0	0	1	1

DONNEES A TRANSMETTRE





En Europe le C.C.I.T.T. (Comité Consultatif Internationnal en Télégraphie et Téléphonie) reprit cette norme américaine, lui apporta quelques modifications et lui donna en 1974 le nom de norme V.24.

```
**********************************************************
**                                                      **
** DEFINITION DE L'INTERFACE RS232                      **
** -------------------------------                      **
**                                                      **
** L'interface RS232 est bidirectionnelle et travaille **
** en logique négative.                                 **
** Un ZERO logique est représenté par une tension       **
** comprise entre + 3 Volt et + 15 Volt, un UN logique **
** est représenté par une tension comprise entre - 3    **
** Volt et - 15 Volt.                                   **
** La transmission des données est asynchrone, elle     **
** comporte un bit de start et un ou deux bits de stop **
** La vitesse de transmission est comprise entre 50 et **
** 19200 BAUD. L'interface RS232 N'EST PAS compatible  **
** TTL.                                                 **
**                                                      **
**********************************************************
```

La complexité de l'interface vient des nombreuses combinaisons possibles: vitesse de transmission, nombre de bits de stop, nombre de bits de données, parité, transmission synchrone ou asynchrone.

L'interface RS232 utilise en général un connecteur du type Canon (ou D-SUB) à 25 broches. La figure 164 en présente le brochage.

Les données sérielles sont transmises sur les lignes 2 et 3. Les lignes 4, 5, 6 et 20 servent au HANDSHAKING.

Il ne faudra pas oublier de croiser les lignes 2 et 3, c.à.d que les données émises par une interface (broche 2) devront être reçues par l'autre interface (broche 3) et inversement. Il faut également croiser les lignes 6 et 20.

Pour une meilleure clarté nous allons distinguer un DISPOSITIF de TRANSMISSION des DONNEES (DTD) qui gère le flux des données, et un DISPOSITIF de RECEPTION des DONNEES (DRD) commandé par le précédent.

Toujours dans un souci de clarté nous utiliserons pour le DTD un connecteur mâle et pour le DRD un connecteur femelle.

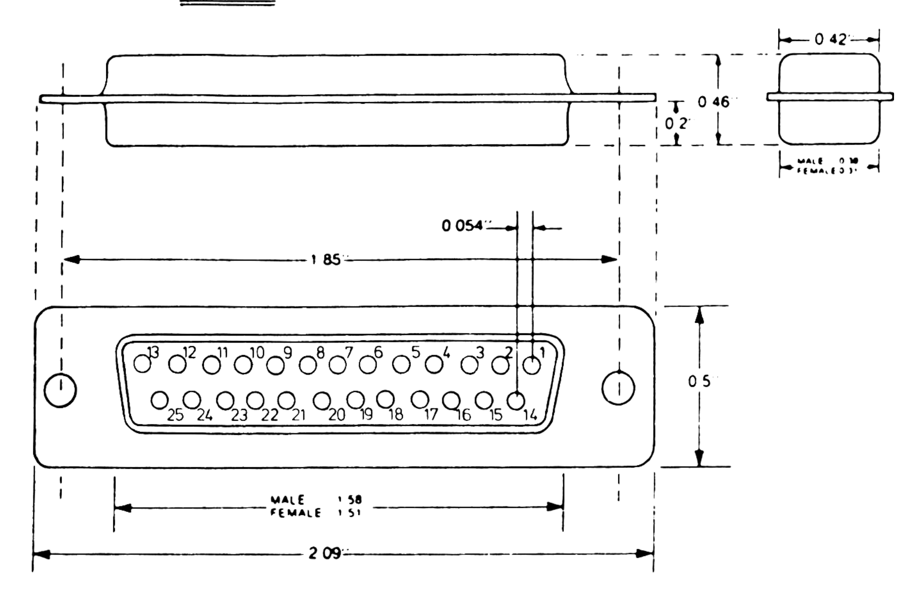
En général on n'utilise pas tous les signaux disponibles sur le connecteur RS232; pour une imprimante par exemple il suffit de trois lignes:

données reçues	broche 3
masse utilisateur	broche 7
terminal prêt	broche 20

La figure 165 montre comment relier les unités DRD et DTD.

FIGURE 164

V 24 BROCHAGE DU CONNECTEUR RS 232



1 = TERRE

2 = DONNEES EMISES

3 = DONNES RECUES

4 = DEMANDE D'EMISSION

5 = PRET A EMETTRE (CTS)

6 = DSR

7 = MASSE

8 = DCD

9 = N.C.

10 = N.C.

11 = N.C.

12 = N.C.

13 = N.C.

14 = N.C.

15 = N.C.

16 = N.C.

17 = N.C.

18 = N.C.

19 = N.C.

20 = TERMINAL PRET (DTR)

21 = N.C.

22 = INDICATEUR D'APPEL

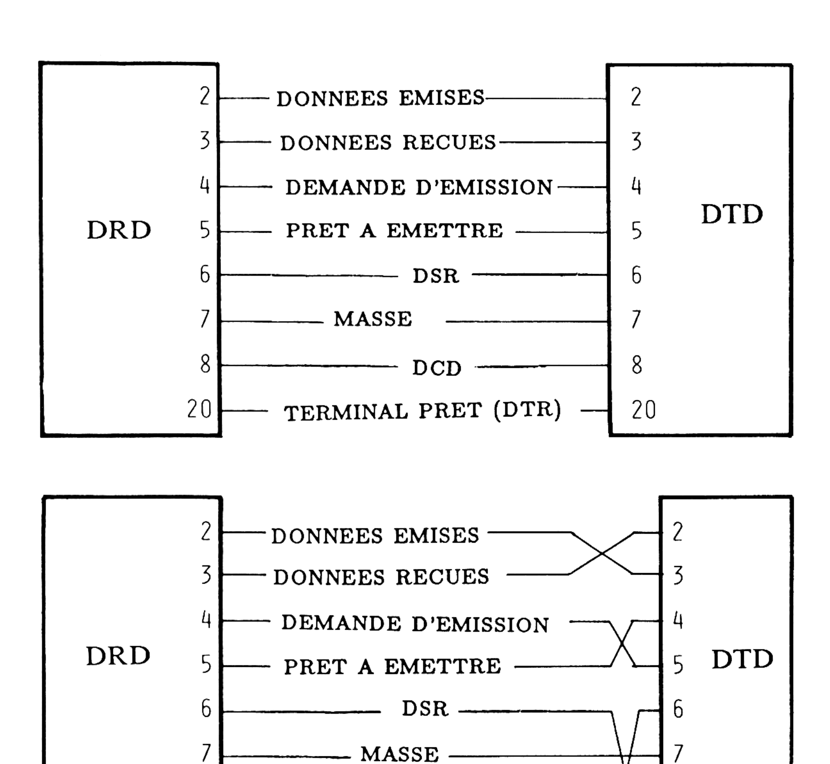
23 = N.C.

24 = N.C.

25 = N.C.

FIGURE 165

LIAISONS RS232C



24.1 APPLICATIONS DU 8251

Le 8251 est un circuit interface entrée/sortie universel pouvant assurer la conversion parallèle-série. Son schéma de principe est représenté à la figure 166 et son brochage à la figure 167.
Le 8251, appartenant à la grande famille des USART (Universal Synchronus/Asynchronus Receiver/Transmitter), est intégré dans un boîtier DIL à 28 broches.

DETAIL DES BROCHES DU 8251, SIGNAUX D'ENTREE

WR, écriture, broche 10, active à L

Dès que cette broche passe au niveau L, il est possible d'écrire des données dans les registres internes du CPU.

RD, lecture, broche 13, active à L

Dès que cette broche passe au niveau L, il est possible de lire des données dans les registres internes du CPU.

CS, Chip-Select, broche 11, active à L

Le 8251 ne pourra être adressé qu'à la condition que cette entrée soit au niveau L.

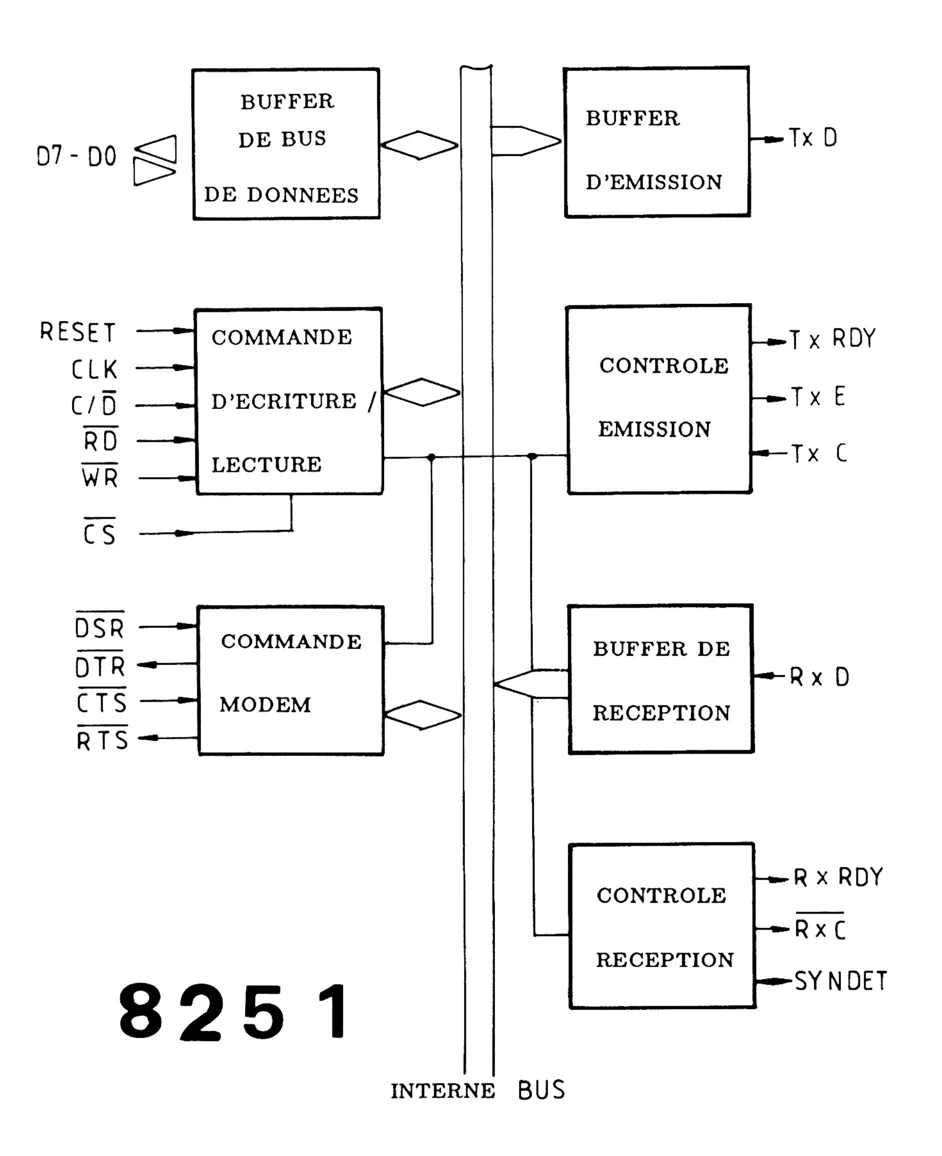

BUFFER
DE BUS
DE DONNEES
D7 - D0
BUFFER
D'EMISSION
Tx D
RESET
CLK
C/$\overline{D}$
$\overline{RD}$
$\overline{WR}$
$\overline{CS}$
COMMANDE
D'ECRITURE /
LECTURE
CONTROLE
EMISSION
T x RDY
T x E
T x C
$\overline{DSR}$
$\overline{DTR}$
$\overline{CTS}$
$\overline{RTS}$
COMMANDE
MODEM
BUFFER DE
RECEPTION
R x D
CONTROLE
RECEPTION
R x RDY
$\overline{R x C}$
SYNDET
8251
INTERNE BUS

FIGURE 166

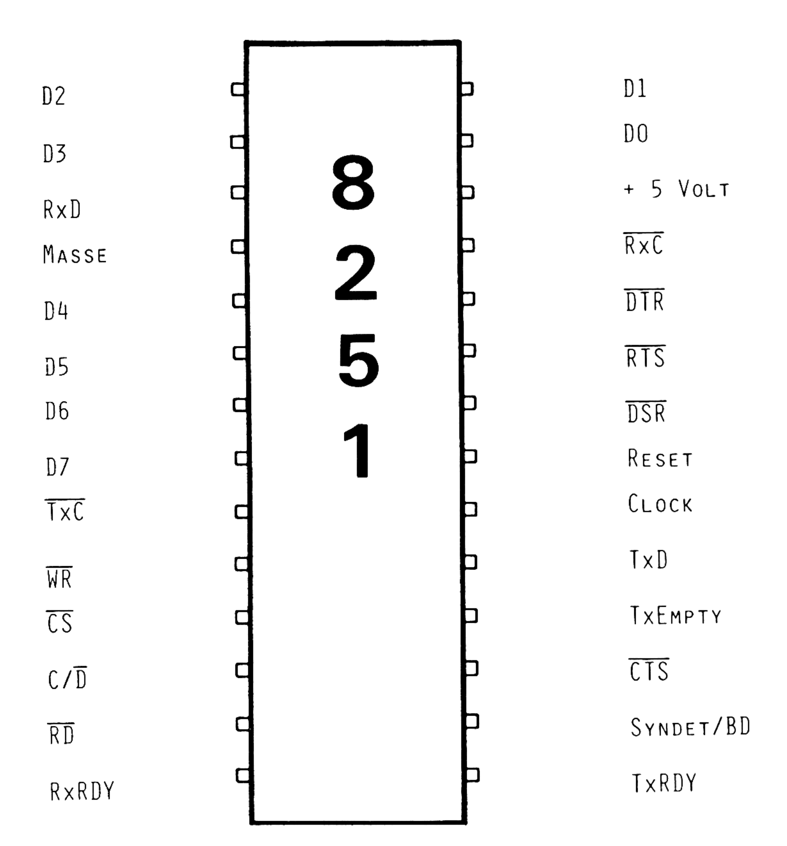

8251
D2
D3
RxD
MASSE
D4
D5
D6
D7
$\overline{TxC}$
$\overline{WR}$
$\overline{CS}$
C/$\overline{D}$
$\overline{RD}$
RxRDY
D1
D0
+ 5 VOLT
$\overline{RxC}$
$\overline{DTR}$
$\overline{RTS}$
$\overline{DSR}$
RESET
CLOCK
TxD
TxEMPTY
$\overline{CTS}$
SYNDET/BD
TxRDY

FIGURE 167

C/D, registre de commande ou données, broche 12

Cette entrée permet de choisir entre le registre de commande et le registre de données. Si la broche 12 se trouve au niveau H alors les informations présentes sur le BUS de données sont destinées au registre de commande. Si par contre l'entrée est au niveau L alors il s'agit de données. Cette broche est en général reliée avec le bit d'adresse de poids faible A0.

RESET, broche 21, active à H

Contrairement à ce qui se fait d'habitude, ici le RESET nécessite un niveau H pour être activé; il faudra donc prévoir un inverseur entre le BUS système et cette broche.

CLOCK, horloge, broche 20

L'horloge est nécessaire à la synchronisation des registres internes, elle est directement prélevée sur l'horloge du CPU.

DETAIL DES BROCHES DU 8251, SIGNAUX DE SORTIE
===

A cause de la conversion parallèle- série, on se trouve en présence de nombreux signaux spécifiques à la transmission sérielle. En règle générale peu de périphériques ne se servent de ces signaux.

Ces signaux travaillent soit en entrée soit en sortie, ils servent au

Handshaking. Seule la commande de synchronisation (SYNDET) peut travailler dans les deux sens.

DSR, Data Set Ready, broche 22, active à L

Cette broche n'a d'utilité qu'en liaison avec un modem. Dans ce cas un niveau L indique que l'appareil est prêt.

DTR, Data Terminal Ready, broche 24, active à L

Ce signal est la contrepartie du premier, en quelque sorte la réponse.

CTS, Clear To Send, broche 17, active à L

Si toutes les conditions de validation sont vérifiées, un niveau L sur la broche 17 demande au CI d'envoyer les données se trouvant dans le buffer d'émission. certains modems utilisent cette ligne pour le handshaking.

RTS, Ready To Send, broche 23, active à L

Par ce signal on demande à l'autre appareil, par exemple un modem, d'envoyer ses données.

SIGNAUX D'EMISSION DU 8251
==========================

TxD, Transmit Data, broche 19

Ceci est la sortie sérielle du 8251.

TxRDY, Transmitter Ready, broche 15, active à H

Ce signal indique au CPU que le buffer d'émission est prêt à recevoir de nouvelles données. Il apparaît toujours lorsque la transmission d'un octet vient de s'achever. Certains systèmes utilisent ce signal comme demande d'interruption.

TxE, Transmitter Empty, broche 18, active à H

Tant que le buffer d'émission est vide, cette broche reste au niveau H. Elle passe au niveau L lorsque le premier caractère a été lu dans le CPU.

SIGNAUX DE RECEPTION DU 8251
============================

RxD, Receive Data, broche 3

Ceci est l'entrée des données sérielles du 8251.

RxRDY, Receiver Ready, broche 14

Tout comme le signal TxRDY, RxRDY signale à l'ordinateur que les données ont été bien reçues. Ici encore ce signal peut déclencher une interruption.

SIGNAUX D'HORLOGE ET DE SYNCHRONISATION DU 8251

TxC, horloge d'émission, broche 9
RxC, horloge de réception, broche 25

C'est sur ces deux entrées que l'on connecte les horloges pour l'émission et pour la réception. Bien entendu le 8251 est en mesure d'émettre et de recevoir à deux fréquences différentes.
On distingue deux procédés relativement au signal d'horloge:

En mode SYNCHRONE la fréquence de transmission est identique à celle présente sur cette broche.
En mode ASYNCHRONE la fréquence sur la broche TxC est supérieure à la fréquence de transmission.
Notez bien que les horloges TxC et RxC doivent TOUJOURS être INFERIEURES au signal CLOCK du BUS système. En mode synchrone l'horloge (CLOCK) doit être au moins 40 fois supérieure, et en mode asynchrone au moins 5 fois supérieure aux signaux TxC et RxC.

CLOCK, horloge, broche 20

Cette broche sera directement reliée à l'horloge du système.

SYNDET, choix de la synchronisation, broche 16

La fonction de cette broche est programmable à l'aide du registre de commande. En mode synchronisation interne cette broche est une sortie. Lors de la synchronisation externe la broche 16 est configurée en entrée, un front montant indiquant le début du caractère reçu.

PROGRAMMATION DU 8251

Le transfert sériel des données est rendu tellement complexe par l'existence de nombreuses variantes qu'un seul registre de commande ne suffit pas à les programmer toutes. Pour cette raison le 8251 comporte 4 registres de commande:

1. pour le mode asynchrone, voir figure 168
2. pour le mode synchrone, voir figure 169
3. registre de commande, voir figure 170
4. registre d'état, voir figure 171

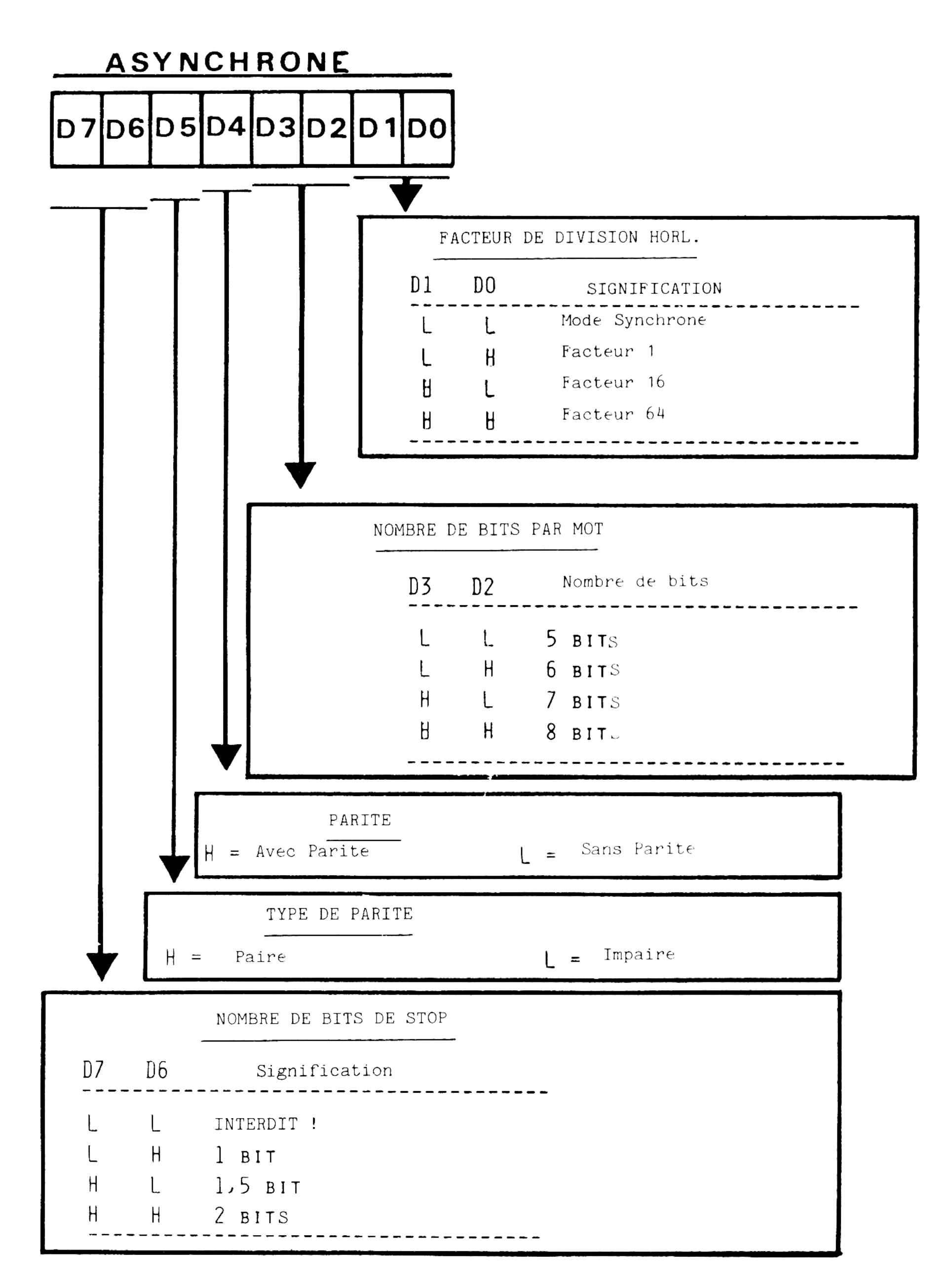


FIGURE 168 : REGISTRE "MODE DE FONCTIONNEMENT" (ASYNC.)

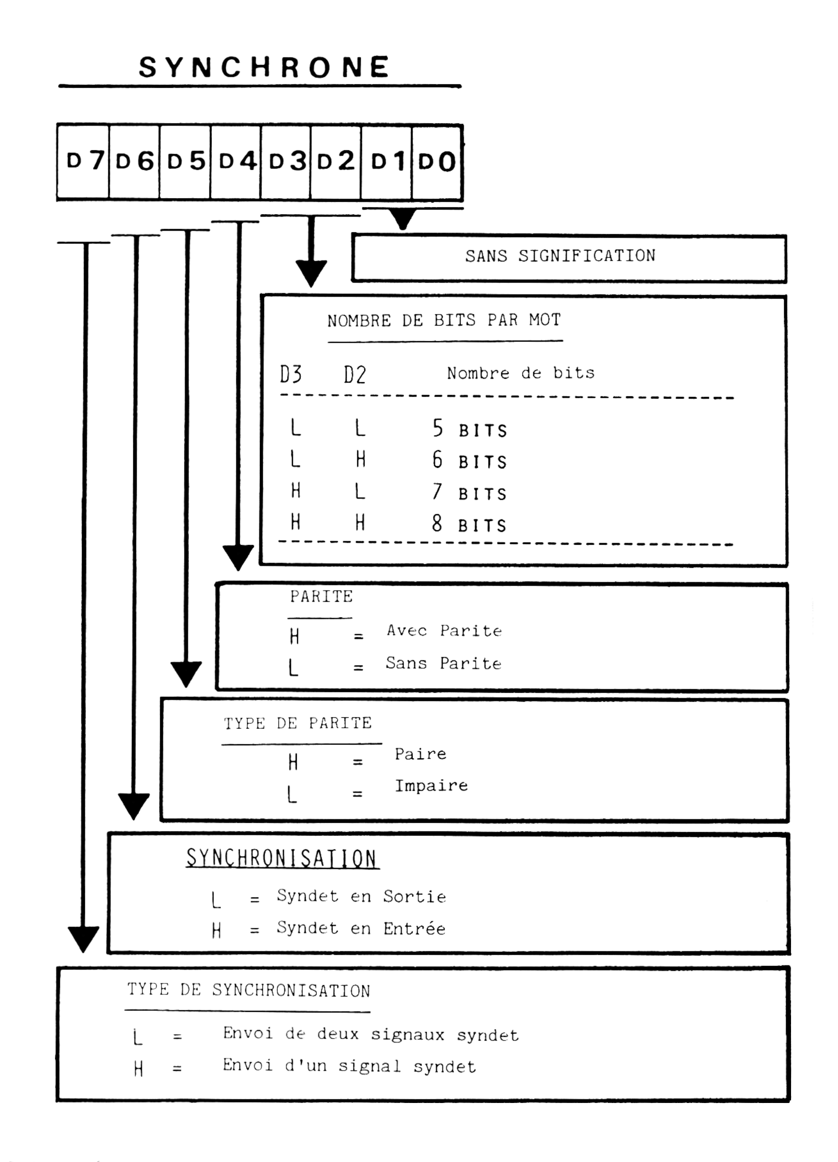
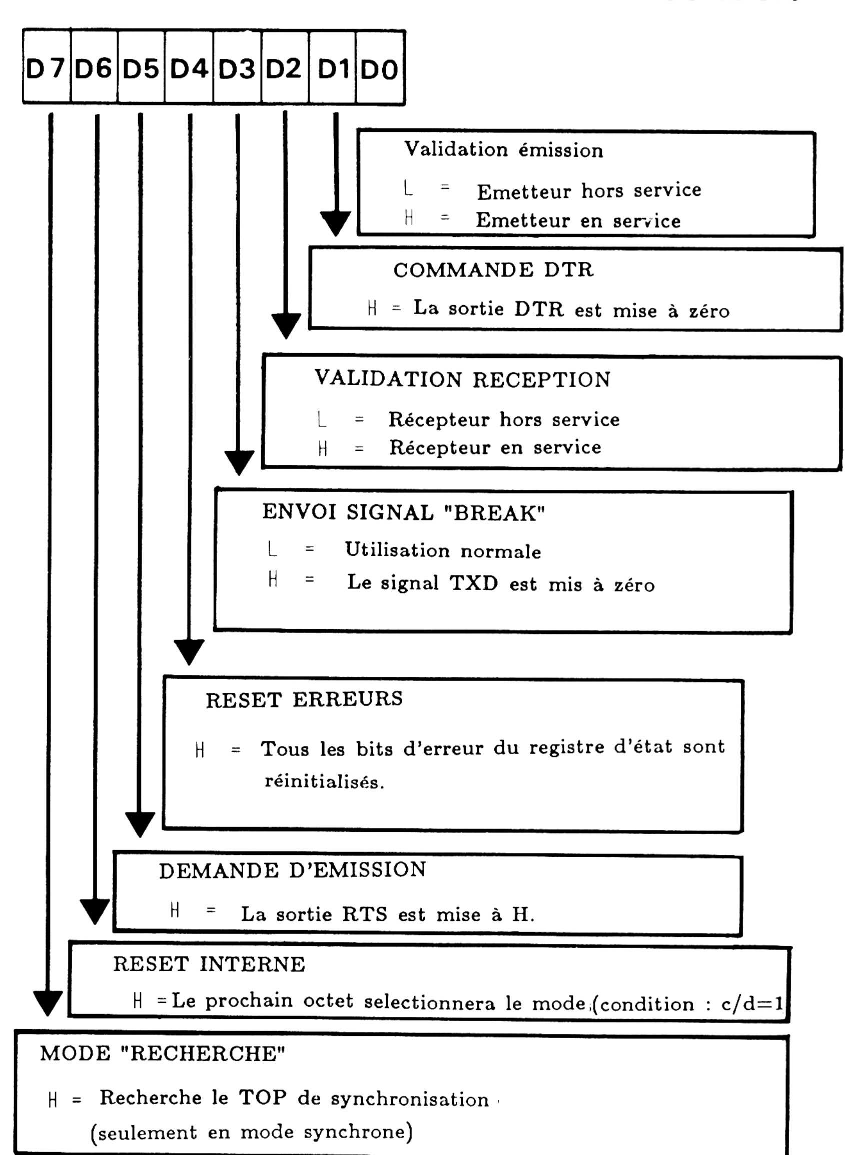


FIGURE 169 : REGISTRE "MODE DE FONCTIONNEMENT" (SYNC.)

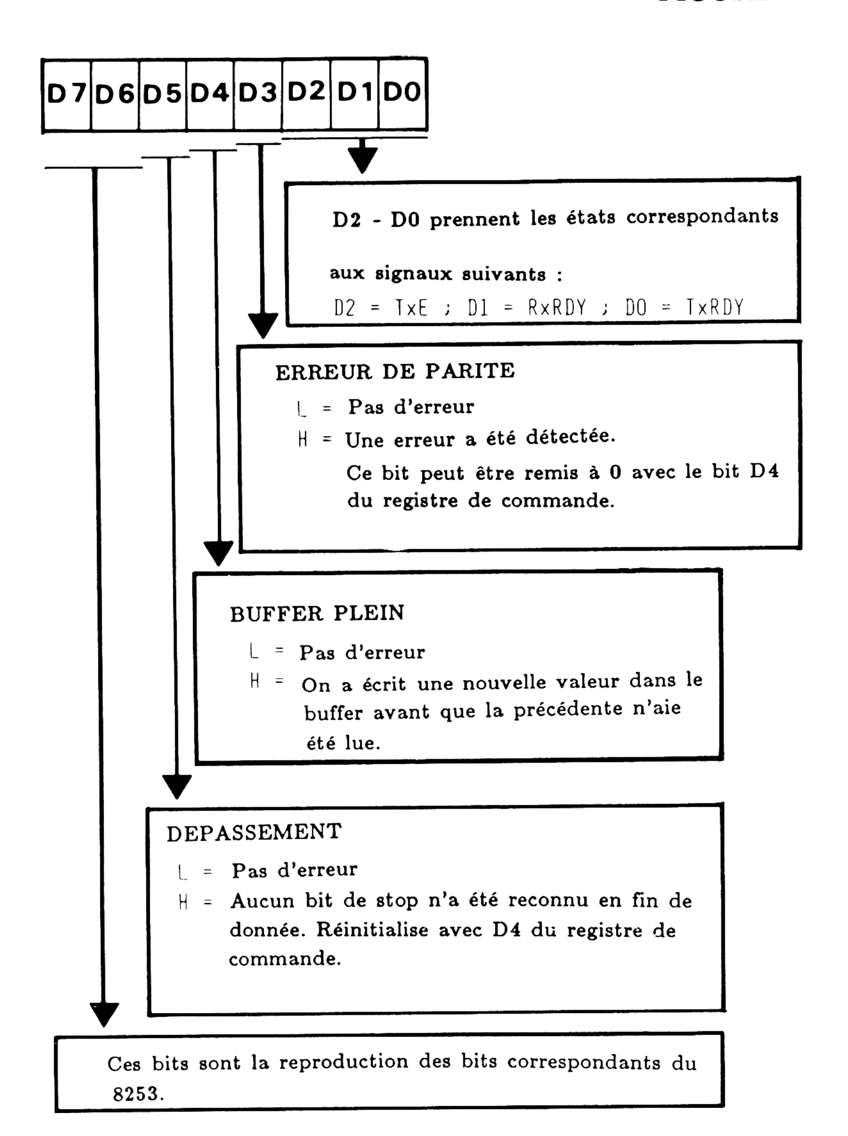
REGISTRE DE COMMANDE

FIGURE 170



REGISTRE D'ETAT

FIGURE 171



MODE ASYNCHRONE

En mode asynchrone les données doivent être précédées d'un bit de start et suivies d'un ou de deux bits de stop pour qu'elles puissent être reconnues comme telles, étant donné qu'il n'y a pas de signal d'horloge auquel on peut se référer.
Le bit de start est automatiquement généré par le 8251; les bits de stop sont également générés, mais il faut programmer leur nombre à l'aide des bits D7,D6 de ce registre. Jusqu'à 300 Baud il est courant d'utiliser deux bits de stop, au dessus un seul. En plus de cela il est possible de définir un bit de parité.

L'émission est démarrée sur un front descendant du signal TxC, les données sérielles sortent par la broche TxD. Une fois l'émission terminée, TxC reprend l'état H.

Inversement les données sont reçues sur l'entrée RxD, au repos cette broche a le niveau H. Le front descendant du bit de start signal le début de la donnée et un compteur interne commence à compter les bits reçus.

Après que le ou les bits de stop aient été détectés, la donnée est écrite dans le buffer d'entrée. Le 8251 confirme la réception en mettant un niveau H sur la broche RxRDY. Il faut maintenant, avant que ne soient reçues les données suivantes, que l'ordinateur lise les données qui se trouvent dans le buffer, car sinon elles seraient effacées par les suivantes.

Le détail du registre de commande en mode asynchrone est donné à la figure 168.

MODE SYNCHRONE

En pratique on rencontre ce mode beaucoup moins souvent que le précédent. La transmission s'effectue de manière synchrone, c.à.d au rythme de l'horloge d'émission ou de réception.
En émission la sortie TxD reste au niveau H jusqu'à ce que le 8251 reçoive un signal de synchronisation de l'ordinateur. Si CTS (Clear To Send) passe à L alors l'émission commence au rythme des fronts descendants du signal TxC.

Pour coordonner l'émetteur et le récepteur, on commence par envoyer des signaux de synchronisation.
Le registre de commande du mode synchrone est représenté à la figure 169.

REGISTRE DE COMMANDE

Les deux registres que nous venons de voir permettent seulement de déterminer le mode de fonctionnement. Le 8251 nécessite en plus que l'on programme la transmission proprement dite.

Pour adresser le registre de commande il faut que l'entrée C/D, broche 12, soit au niveau H. Si cela est le cas un Reset remet le 8251 en situation de recevoir un nouveau mot de commande.
En général on écrit dans le registre de commande juste après avoir programmé le mode de fonctionnement, mais il est également possible de le faire pendant le transfert de données.

Le détail du registre de commande est représenté à la figure 170.

REGISTRE DE D'ETAT

C'est un registre à lecture seule, il renseigne l'utilisateur sur l'état du 8251 et sur la nature d'éventuelles erreurs survenues lors de la transmission.
Pour adresser ce registre il faut programmer une demande de lecture et mettre la broche C/D au niveau H.

24.2 REALISATION D'UNE INTERFACE RS232/V.24

L'adaptation d'une interface RS232 au CPC 464 requiert l'emploi de quelques circuits "hardware".
Deux techniques vous seront présentées dans ce chapitre. En effet on travaille avec des CIs spéciaux, et ceux-ci ne sont peut-être pas disponibles partout.
On peut diviser une interface RS232 en trois sous-groupes:

-- Un convertisseur parallèle-série
-- Un adaptateur de niveau logique
-- Un générateur d'horloge de transmission

La figure 172 montre le schéma d'une interface utilisant le 8251. Le décodage d'adresses n'a pas été représenté, on pourra utiliser indifféremment le décodeur simple ou universel.

IC2 et IC3 sont deux circuits spéciaux adaptateurs de niveaux. L'interface RS232 travaille en effet avec la logique négative.

état logique 1 (niveau H) = - 15 Volt ... - 3 Volt
état logique 0 (niveau L) = + 15 Volt ... + 3 Volt

On utilise pour cela les circuit MOTOROLA MC 1488 et MC 1489, ou bien leurs équivalents 75188 et 75189. Vous trouverez leur organisation interne et leur brochage à la figure 173.

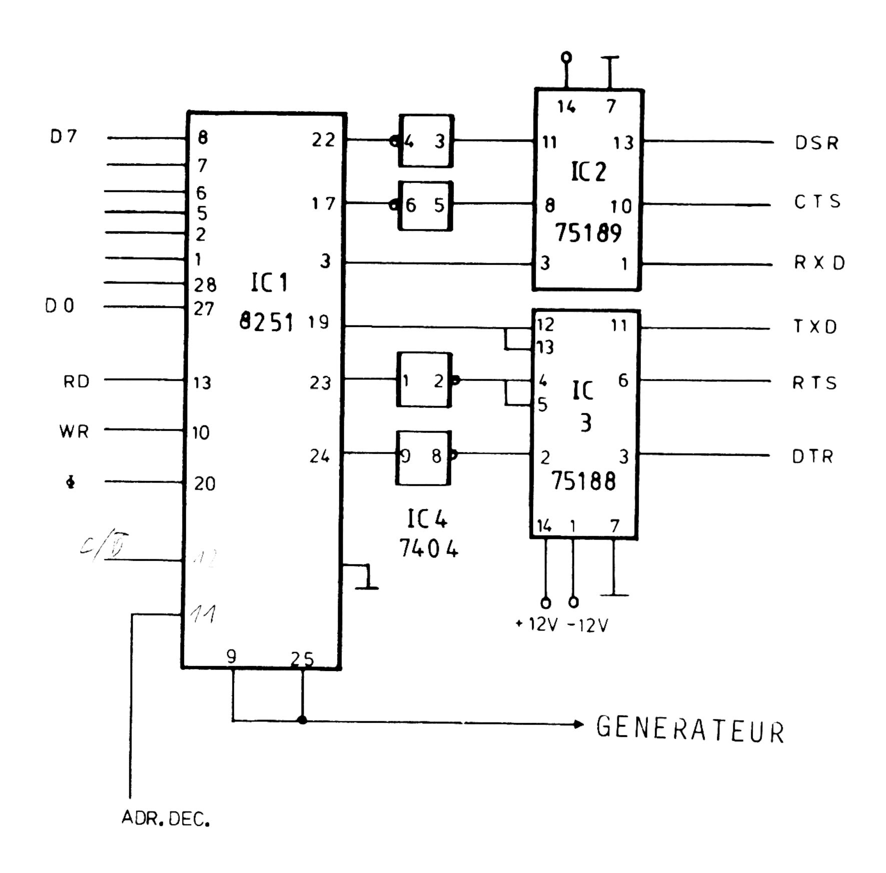
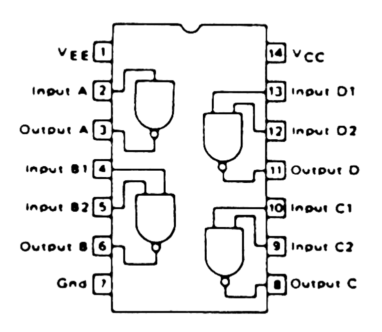


FIGURE 172

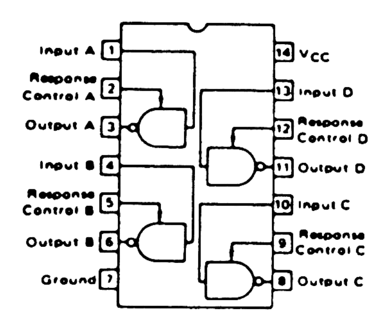
INTERFACE PARALLELE/SERIE AVEC LE 8251

FIGURE 173

BROCHAGE DES ADAPTATEURS DE NIVEAU



75188
MC1488



75189
MC1489

Pour générer les "niveaux RS232" le 1488 nécessite qu'on lui fournisse les tensions +12V (broche 1) et -12V (broche 14).

IC4, un inverseur du type 7404, sert à adapter les niveaux logiques entre le 8251 et les CIs convertisseurs.

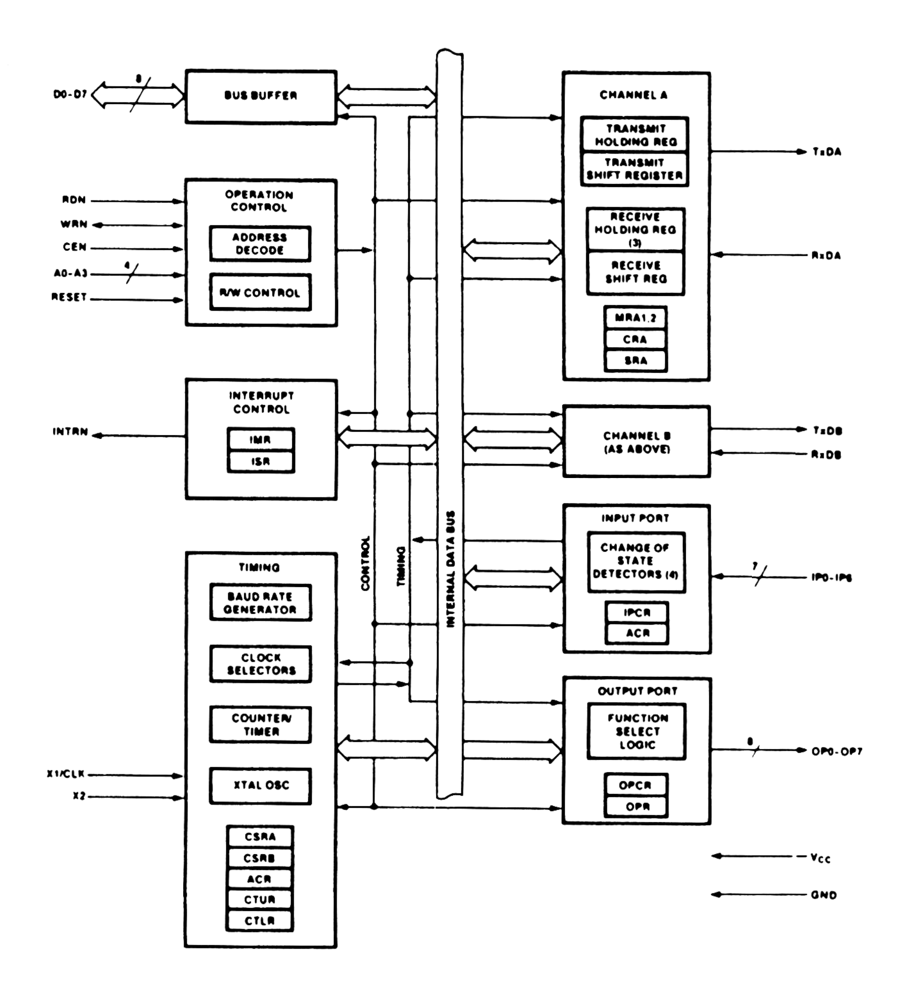
Comme la transmission sérielle des données nécessite son propre signal d'horloge il faut installer un oscillateur. Il existe des circuits spéciaux pour cette application, mais ceux-ci sont encore très chers. On leur préférera le circuit CMOS 4060 qui dispose d'un oscillateur et de plusieurs diviseurs de fréquence.

2681 UN DUART UNIVERSEL

Les constructeurs SIGNETICS et VALVO proposent un circuit DUART (Dual Asynchronus Receiver Transmitter = émetteur récepteur dual asynchrone) sous le nom de SC 2681 ou 2681 qui, à cause de son emploi universel, représente certainement la meilleure solution à l'heure actuelle.
Le circuit existe en boîtiers 24, 28 et 40 broches. Il faudra donc choisir la version qui répondra à vos exigences futures.
Les brochages des trois variantes sont représentées à la figure 174.
L'organisation interne de la version 40 broches est représentée à la figure 175.

	2681				2681			
PIN	24-POLIG	28-POLIG	40-POLIG		40-POLIG	28-POLIG	24-POLIG	PIN
1	A1	A0	A0		INTRN	TXDA	RESET	21
2	A2	A1	IP3		D6	RXDA	CSN	22
3	A3	A2	A1		D4	X2	+UB	23
4	WRITE	A3	IP1		D2	X1/CLK	A0	24
5	READ	WRITE	A2		D0	RESET		25
6	RXDB	READ	A3		OP6	CSN		26
7	TXDB	RXDB	IP0		OP4	IP2		27
8	D1	TXDB	WRITE		OP2	+UB		28
9	D3	OP1	READ		OP0			29
10	D5	D1	RXDB		TXDA			30
11	D7	D3	TXDB		RXDA			31
12	MASSE	D5	OP1		X2			32
13	INTRN	D7	OP3		X1/CLK			33
14	D6	MASSE	OP5		RESET			34
15	D4	INTRN	OP7		CSN			35
16	D2	D6	D1		IP2			36
17	D0	D4	D3		IP6			37
18	TXDA	D2	D5		IP5			38
19	RXDA	D0	D7		IP4			39
20	X1/CLK	OP0	MASSE		+UB			40

FIGURE : 174 : BROCHAGE DES TROIS TYPES DE 2681



VALVO 2681

FIGURE 175

ORGANISATION INTERNE DU DUART 2681

Les caractéristiques les plus importantes peuvent être résumées sous forme d'un tableau:

1. Récepteur/émetteur dual asynchrone, full duplex
2. Registres de réception 4 fois bufferisés
3. Format des données programmable:
   -- 5 à 8 bits par mot
   -- Parité paire, impaire ou sans parité
   -- 1, 1,5 ou 2 bits de stop
4. Contrôle des erreurs
5. Modes de fonctionnement programmables
6. Compteur programmable
7. Port d'entrée à 7 bits
8. Port de sortie à 8 bits
9. Logique d'interruption universelle
10. Générateur intégré pour les vitesses de transmission
11. Entièrement compatible TTL
12. Tension d'alimentation unique + 5 Volt
13. Technologie MOS-LSI

Dans ce qui suit nous allons brièvement faire le tour des broches du 2681.

DO-D7, BUS de données bidirectionnel

CEN, Chip-ENable, validation, actif à L

Un niveau L sur cette broche autorise le transfert de données entre le CPU et le DUART par l'intermédiaire du BUS de données et en fonction de l'état logique des signaux READ, WRITE et A3-AO. Un niveau H sur cette broche déconnecte le BUS de données (il est mis en haute

impédance).

WRN, WRITE, écriture, actif à L

Si CEN et WRN sont tous deux au niveau L alors le contenu du BUS de données est chargé dans le registre adressé du DUART. Le processus est déclenché sur le front montant du signal.

RDN, READ, lecture, actif à L

La lecture s'opère de la même manière que l'écriture, à la différence que le processus démarre sur un front descendant.

A3-A0, lignes d'adresses

C'est avec ces lignes que l'on adresse les registres internes du DUART; nous y reviendrons à l'occasion de la description des registres de contrôle.

RESET, initialisation, actif à H

Avec un niveau H tous les registres internes sont réinitialisés et le compteur est désactivé.

INTRN, INTerrupt Request, actif à L

On peut directement relier cette broche au BUS du CPU.

X1 / CLK X2, horloge

On peut y connecter soit un générateur externe, soit un quartz de 3,6864 MHz pour le générateur intégré.

RxDA, CHANNEL A RECEIVER SERIAL DATA INPUT

Entrée des données séries. Le bit de poids faible arrive en premier, on définit "MARK" comme état logique H et "SPACE" comme état logique L.

RxDB, CHANNEL B RECEIVER SERIAL DATA INPUT

Mêmes remarques que pour RxDA, mais pour le canal B.

TxDA, CHANNEL A TRANSMITTER SERIAL DATA INPUT

Sortie des données sérielles, le bit de poids faible est émis en premier.

TxDB, CHANNEL B TRANSMITTER SERIAL DATA INPUT

Mêmes remarques que pour TxDA, mais pour le canal B.

OP7-OP0, OUTPUT, sorties à fonctions multiples

Attention: + OP7-OP0 n'existent au complet que dans la

version à 40 broches

+ OP2-OPO dans la version à 24 broches

+ n'existent pas dans le boîtier à 24 broches

Voici comment sont, en règle générale, utilisées ces sorties:

OPO.................Request To Send, canal A
OP1.................Request To Send, canal B
OP2.................DTR, canal A
OP3.................DTR, canal B
OP4.................RxRDY, canal A
OP5.................RxRDY, canal B
OP6.................TxRDY, canal A
OP7.................TxRDY, canal B

IP6-IPO, INPUT, entrées à fonctions multiples

Attention: + IP6-OPO n'existent au complet que dans la version à 40 broches

+ IP2 dans la version à 24 broches

+ n'existent pas dans le boîtier à 24 broches

Ces entrées sont en général utilisées de la manière suivante:

IP0.................Clear To Send, canal A

IP1.................Clear To Send, canal B

IP2.................Horloge externe pour le compteur

IP3.................TxC, canal A

IP4.................RxC, canal A

IP5.................TxC, canal B

IP6.................RxC, canal B

La partie du schéma de principe marquée "TIMING" inclue un générateur de fréquence de transmission (baud rate generator), un oscillateur et un compteur 16 bits programmable. L'oscillateur travaille avec un quartz de 3,6864 MHz que l'on connecte aux broches X1/CLK et X2.
Il est également possible de connecter sur la broche X1/CLK un oscillateur externe. Le générateur de baud interne est capable de fournir un signal allant de 50 à 38,4 k. Notez tout de même que la fréquence de sortie est 16 fois supérieure au nombre de baud par seconde.

PROGRAMMATION DES REGISTRES DE CONTROLE

Quatre lignes d'adresses servent à écrire dans les registres de contrôle, on utilisera les bits A3-A0.
Les différents registres sont présentés dans le tableau suivant:

A3	A2	A1	A0	RDN = 0	WRN = 0
0	0	0	0	reg. de mode de fonctionnement MR1A, MR2A	
0	0	0	1	reg. d'état SRA	vitesse de transm. CSRA
0	0	1	0	réservé	reg. de commande
0	0	1	1	reg. de récept.A (reg. RHRA)	reg. d'émission A (reg. THRA)
0	1	0	0	reg. de sélect. de de port d'ent.IPCR	reg. de contr. auxil. (reg. ACR)
0	1	0	1	interrupt status (reg. ISR)	masque d'interruption (reg. IMR)
0	1	1	0	Counter/timer MSB (reg. CTU)	reg. counter/timer MSB (reg. CTUR)
0	1	1	0	Counter/timer LSB (reg. CTL)	reg. counter/timer LSB (reg. CTLR)
1	0	0	0	reg. de mode de fonctionnement MR1B, MR2B	
1	0	0	1	reg. d'état SRB	vitesse de transm. CSRB
1	0	1	0	réservé	reg. de commande
1	0	1	1	reg. de récept.B (reg. RHRB)	reg. d'émission B (reg. THRB)
1	1	0	0	réservé	réservé
1	1	0	1	port d'entrée	reg. de contr. du port de sortie (reg. OPCR)
1	1	1	0	démar. compteur	position. bits de sort.
1	1	1	1	stoppe compteur	réinit. bits de sortie

La programmation du 2681 s'effectue également par l'intermédiaire de registres, voir figure 176 1-2 (doc. technique VALVO).

Preview

Table 2. REGISTER BIT FORMATS

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
	RX RTS CONTROL	RX INT SELECT	ERROR MODE	PARITY MODE		PARITY TYPE	BITS PER CHAR.	
MR1A MR1B	0 = no 1 = yes	0 = RXRDY 1 = FFULL	0 = char 1 = block	00 = with parity 01 = force parity 10 = no parity 11 = special mode		0 = even 1 = odd	00 = 5 01 = 6 10 = 7 11 = 8	

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
	CHANNEL MODE		Tx RTS CONTROL	CTS ENABLE Tx	STOP BIT LENGTH*			
MR2A MR2B	00 = Normal 01 = Auto echo 10 = Local loop 11 = Remote loop		0 = no 1 = yes	0 = no 1 = yes	0 = 0.563 1 = 0.625 2 = 0.688 3 = 0.750	4 = 0.813 5 = 0.875 6 = 0.938 7 = 1.000	8 = 1.563 9 = 1.625 A = 1.688 B = 1.750	C = 1.813 D = 1.875 E = 1.938 F = 2.000

*Add 0.5 to values shown for 0-7 if channel is programmed for 5 bits/char.

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
	RECEIVER CLOCK SELECT				TRANSMITTER CLOCK SELECT			
CSRA CSRB	See text				See text			

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
	not used — must be 0	MISCELLANEOUS COMMANDS			DISABLE Tx	ENABLE Tx	DISABLE Rx	ENABLE Rx
CRA CRB		See text			0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
	RECEIVED BREAK	FRAMING ERROR	PARITY ERROR	OVERRUN ERROR	TxEMT	TxRDY	FFULL	RxRDY
SRA SRB	0 = no 1 = yes *	0 = no 1 = yes *	0 = no 1 = yes *	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes

*These status bits are appended to the corresponding data character in the receive FIFO. A read of the status register provides these bits (7:5) from the top of the FIFO together with bits 4:0. These bits are cleared by a "reset error status" command. In character mode they are discarded when the corresponding data character is read from the FIFO.

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
	OP7	OP6	OP5	OP4	OP3		OP2	
OPCR	0 = OPR[7] 1 = TxRDYB	0 = OPR[6] 1 = TxRDYA	0 = OPR[5] 1 = RxRDY/FFULLB	0 = OPR[4] 1 = RxRDY/FFULLA	00 = OPR[3] 01 = C/T OUTPUT 10 = TxCB (1X) 11 = RxCB (1X)		00 = OPR[2] 01 = TxCA (16X) 10 = TxCA (1X) 11 = RxCA (1X)	

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
	BRG SET SELECT	COUNTER/TIMER MODE AND SOURCE			DELTA IP3 INT	DELTA IP2 INT	DELTA IP1 INT	DELTA IP0 INT
ACR	0 = set1 1 = set2	See table 4			0 = off 1 = on	0 = off 1 = on	0 = off 1 = on	0 = off 1 = on

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
	DELTA IP3	DELTA IP2	DELTA IP1	DELTA IP0	IP3	IP2	IP1	IP0
IPCR	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes	0 = low 1 = high	0 = low 1 = high	0 = low 1 = high	0 = low 1 = high



176 — 1

Preview

Table 2. REGISTER BIT FORMATS (continued)

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
ISR	INPUT PORT CHANGE	DELTA BREAK B	RxRDY/ FFULLB	TxRDYB	COUNTER READY	DELTA BREAK A	RxRDY/ FFULLA	TxRDYA
	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes	0 = no 1 = yes

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
IMR	IN. PORT CHANGE INT	DELTA BREAK B INT	RxRDY/ FFULLB INT	TxRDYB INT	COUNTER READY INT	DELTA BREAK A INT	RxRDY/ FFULLA INT	TxRDYA INT
	0 = off 1 = on	0 = off 1 = on	0 = off 1 = on	0 = off 1 = on	0 = off 1 = on	0 = off 1 = on	0 = off 1 = on	0 = off 1 = on

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
CTUR	C/T[15]	C/T[14]	C/T[13]	C/T[12]	C/T[11]	C/T[10]	C/T[9]	C/T[8]

	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
CTLR	C/T[7]	C/T[6]	C/T[5]	C/T[4]	C/T[3]	C/T[2]	C/T[1]	C/T[0]

176 -- 2

Par manque de place nous ne présenterons pas ici tous les registres en détail, veuillez pour cela consulter une documentation technique du 2681. Voici néanmoins les principaux d'entre eux:

Registres CSRA, CSRB CLOCK SELECT CHANNEL A (OU B)

C'est grâce à ce registre que l'on programme la "baudrate", la vitesse de transmission du canal A en réception, voir tableau suivant.

bits de CSRA 7 6 5 4	ACR bit 7 = 0	bit 7 = 1	
0 0 0 0	50	75	BAUD
0 0 0 1	110	110	
0 0 1 0	134,5	134,5	
0 0 1 1	200	150	
0 1 0 0	300	300	
0 1 0 1	600	600	
0 1 1 0	1200	1200	
0 1 1 1	1050	1800	
1 0 0 0	2400	2000	
1 0 0 1	4800	2400	
1 0 1 0	7200	4800	
1 0 1 1	9600	9600	
1 1 0 0	38,4 k	19,2 k	
1 1 0 1	Timer	Timer	
1 1 1 0	IP4 x 16	IP4 x 16	
1 1 1 1	IP4 x 1	IP4 x 1	

La fréquence de l'horloge de réception est toujours 16 fois inférieure à celle de la vitesse de transmission, excepté avec la combinaison "1111".

Les bits 3 à 0 des registres CSRA et CSRB définissent le facteur de division de la fréquence d'horloge sur le bit d'entrée 3:

bits de CSRA/B 3 2 1 0	ACR bit 7 = 0	bit 7 = 1
1 1 1 0	IP3 x 16	IP3 x 16
1 1 1 1	IP3 x 1	IP3 x 1

Le registre ACR (AUXILIARY CONTROL REGISTER) détermine le mode de fonctionnement:

bits de ACR 6 5 4	Mode	Provenance de l'horloge
0 0 0	Compteur	Externe par la broche IP2
0 0 1	Compteur	TxC canal A, facteur 1
0 1 0	Compteur	TxC canal B, facteur 1
0 1 1	Compteur	Quartz ou externe :16
1 0 0	Timer	Externe par la broche IP2
1 0 1	Timer	Externe par IP2 :16
1 1 0	Timer	Quartz ou externe
1 1 1	Timer	idem mais :16

Le bit 7 de ACR permet de choisir, indépendamment pour les canaux A et B, entre les deux familles de fréquences de transmissions (voir tableau CSRA).

Registre ISR, INTERRUPT STATUS REGISTER

Ce registre renseigne sur l'état des interruptions et ne présente que peu d'intérêt pour le débutant.

La figure 177 montre le schéma d'une double interface série utilisant le 2681.
IC2 et IC3 (resp. IC4 et IC5) sont des adaptateurs de niveaux du type 75188 (resp. 75189). Dans cette application on se sert des trois bits de sortie OP7-OP5 pour des signaux de commande lors de la transmission sérielle:

OP7 Transmitter Ready canal B
OP6 Transmitter Ready canal A
OP5 Receiver Ready

Ces sorties étant actives au niveau L, on a prévu des inverseurs (IC6). Les résistances R4-R6 ont pour fonction de limiter à 20 mA le courant traversant les diodes LED.
Un autre inverseur est utilisé pour le RESET, l'entrée du 2681 étant active à H, contrairement au signal en provenance de l'ordinateur. La broche 25 sera reliée à la sortie du décodeur d'adresses du chapitre 6.1. On ne peut pas utiliser le décodeur d'adresses universel, le 2681 nécessitant 4 bits pour l'adressage de ses registres.

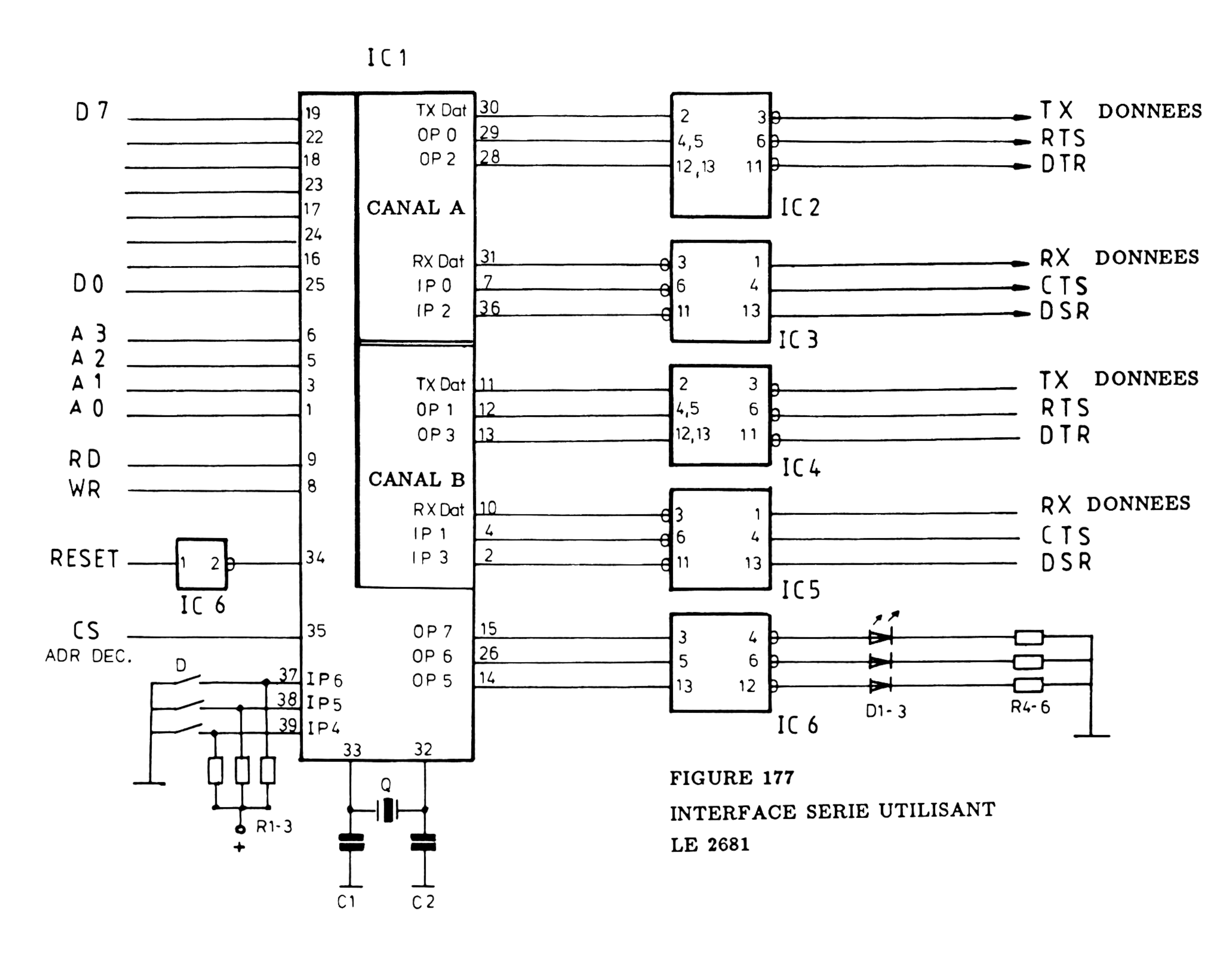


FIGURE 177
INTERFACE SERIE UTILISANT
LE 2681

L'oscillateur interne est stabilisé par le quartz branché entre les broches 33 et 32.

Une autre propriété agréable du 2681 consiste en la possibilité de programmer directement, comme cela a été fait ici avec les trois inters DIL, les bits d'entrée; avant de vous lancer dans cette programmation "hardware" il vous faudra soigneusement étudier les nombreuses applications du 2681.

Comme tensions d'alimentation on nécessite du + 5 Volt pour le 2681 et du +/- 12 Volt pour les adaptateurs de niveau.

Disons pour terminer sur le sujet qu'il existe un autre circuit interface, que l'on rencontre également très souvent, il s'agit du AY 3-1015 de chez GENERAL INSTRUMENTS.

LISTE DES COMPOSANTS:

IC 1 = 2681 (VALVO, SIGNETICS)
IC 2,4= MC 1488 ou 75188
IC 3,5= MC 1489 ou 75189
IC 6 = 7404
R 1-3 = 3 x 4,7 kOhm R 4-6 = 3 x 270 Ohm
C 1,2 = 20 pF
Q = Quartz 3,6864 MHz
D 1-3 = Diodes LED

25. TESTEUR PERIPHERIQUE STATIQUE (TPS)

Lorsque l'on vient de réaliser avec beaucoup de minutie un montage, il est rageant de constater que celui-ci ne fonctionne pas. Et combien d'entre nous disposent d'un appareillage complet de mise au point, y compris l'oscilloscope ?
Les fréquences d'horloge élevées qui font la loi dans notre ordinateur excluent totalement l'emploi d'un testeur logique ou d'un multimètre.
Ce chapitre va démontrer qu'il n'est point besoin de posséder un oscilloscope pour mener à bon terme la mise au point de nos montages périphériques.

Tout ordinateur ne connaît que deux états logiques différents, état 0 ou L et état 1 ou H. Les variations entre ces deux états s'effectuent très rapidement pour assurer la vitesse d'exécution désirée. La limite supérieure de ces variations est liée aux propriétés physiques des circuits logiques qui ne fonctionnent plus correctement passée une certaine fréquence. Par contre il n'existe pas de limite inférieure.
En tenant compte de cette dernière propriété il devrait être possible de ralentir suffisamment les événements pour que l'on aie le temps de suivre leurs évolutions à l'aide d'un multimètre et de pouvoir ainsi plus facilement détecter l'éventuelle source d'ennuis.
Tous les événements d'un microprocesseur sont en principe statiques, c.à.d qu'à un instant donné un certain signal doit se trouver dans un état donné, et ceci pour une durée déterminée.

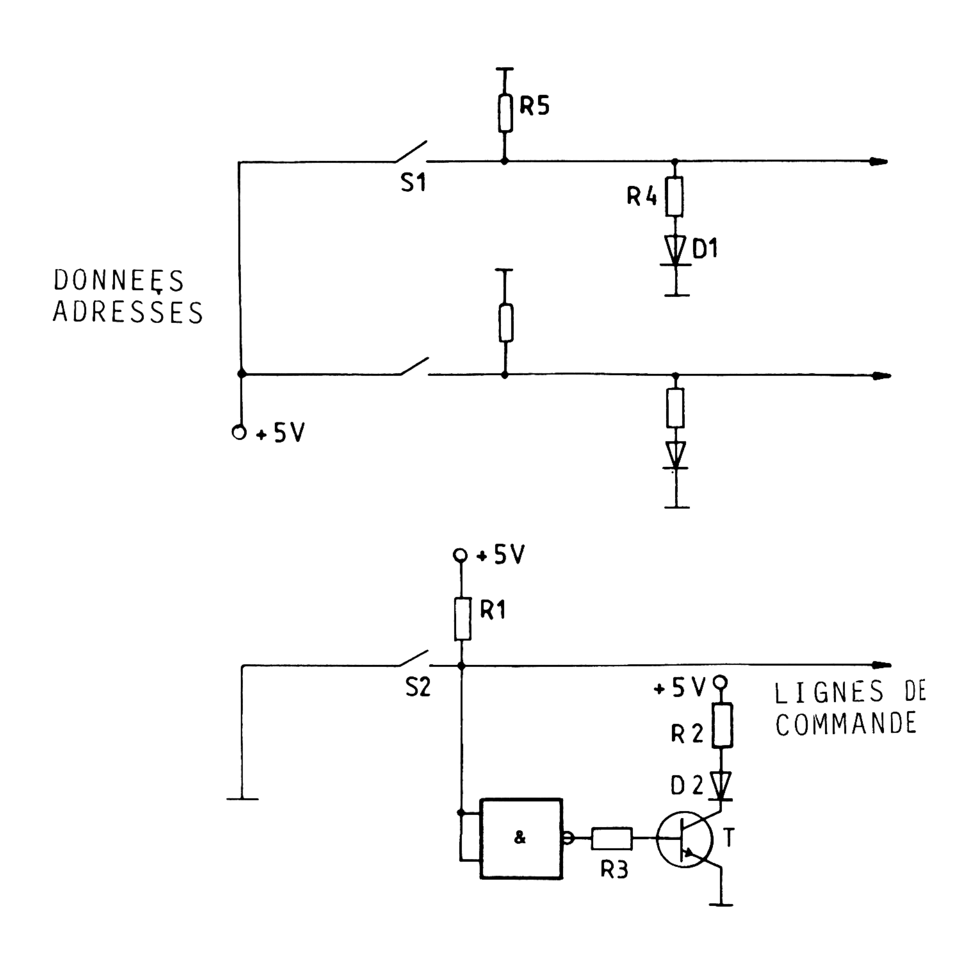


FIGURE 178

TESTEUR PERIPHERIQUE STATIQUE

Le testeur statique de périphérique décrit dans ce chapitre permet, à l'aide d'interrupteurs, de fixer ces événements aussi longtemps qu'on le désire.

Le schéma de la figure 178 vous montre ce testeur statique. La partie supérieure commande les 8 bits de données et les 16 bits d'adresses, il faut donc au total 24 montages identiques. Pour une meilleure clarté, seuls deux étages ont été représentés.
Pour les interrupteurs on peut prendre des modèles courants, mais des inters DIL sont préférables car ils prennent moins de place et reviennent moins cher.
En position ouverte de l'interrupteur la sortie est au niveau L, elle passe à H et la LED s'allume quand on le ferme.

A côté des bits d'adresses et de données on a fait figurer d'autres signaux:

-MREQ-	Memory request
-IORQ-	I/O request
-WR-	Write
-RD-	Read

Vous pouvez bien sûr ajouter d'autres lignes, mais en pratique celles qui vous sont présentées ici suffisent amplement.
Comme tous ces signaux sont actifs à L on a du avoir recours à un montage utilisant un inverseur et un transistor pour commander les LEDs, le bas de la figure 178 en montre une voie. Il en faut donc quatre comme cela pour les 4 signaux de commande. La LED s'allumera lorsque l'interrupteur sera fermé et on aura un niveau L en sortie.

Le tracé du circuit imprimé est représenté à la figure 179.

Vous trouverez le schéma d'implantation correspondant à la figure 180.

LISTE DES COMPOSANTS:

IC 1	=	7400	R 2	=	4 x 470 Ohm
R 1	=	4 x 470 Ohm	R 3	=	4 x 4,7 k
R 4	=	24 x 470 Ohm	R 5	=	24 x 470 Ohm,1/8Watt
D 1	=	24 x LED vertes 1,8mm	D 2	=	4 x LED jaunes 3mm
S 1	=	3 x inters DIL 8 circuits			
S 2	=	1 x quadruple inter DIL			
X 1	=	connecteur 32 broches type a+c			
X 2	=	connecteur 32 broche, coudé, type a+c			

REALISATION DU MONTAGE:

Avant de commencer l'implantation des composants, il faut absolument, et avec beaucoup de soin, vérifier les pistes du circuit imprimé, très proches les unes des autres. Si de plus vous tenez compte des recommandations qui vont suivre, tout devrait fonctionner correctement.

Les quatre inters DIL devront être montés sur des supports de CI pour d'une part permettre de les remplacer facilement quand il seront usés et d'autre part pour les surélever un peu et faciliter ainsi leur accès.

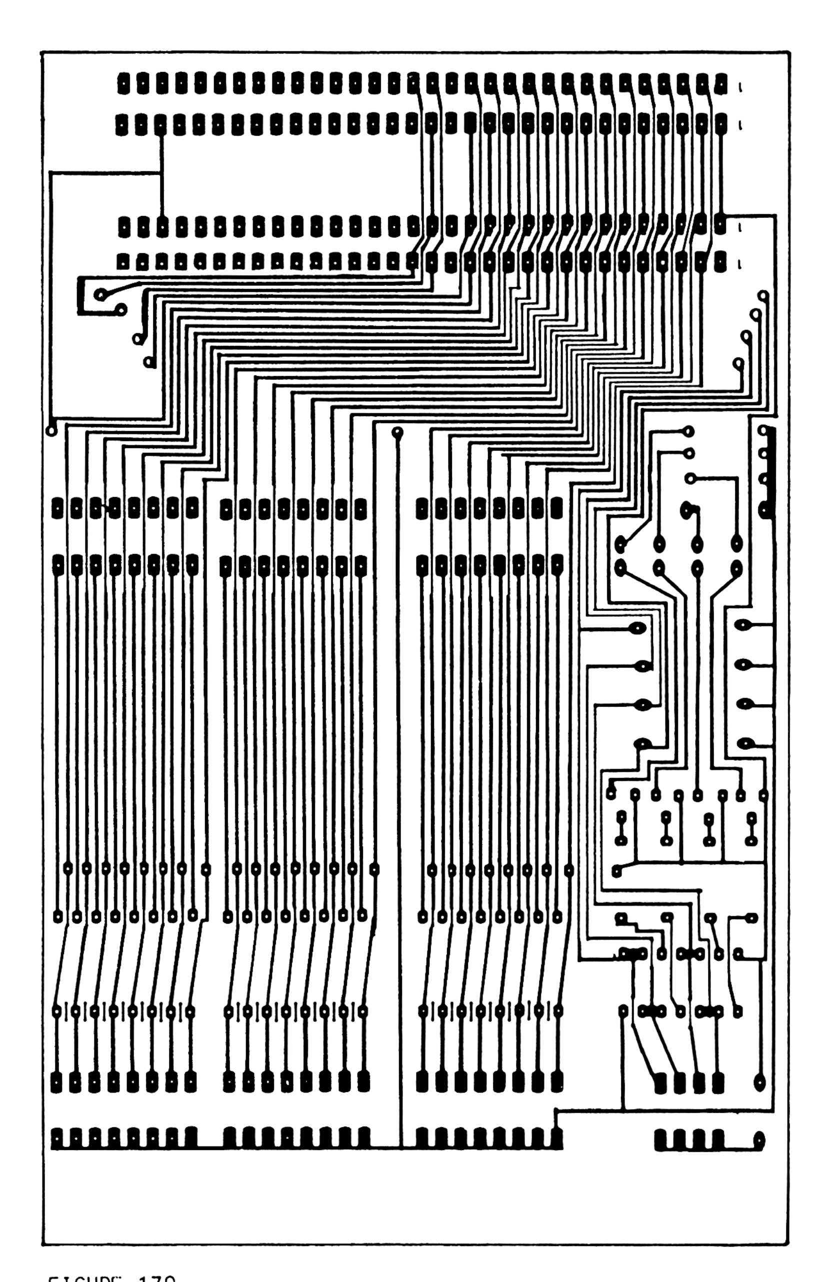


FIGURE 179

CIRCUIT IMPRIME DU TESTEUR PERIPHERIQUE STATIQUE

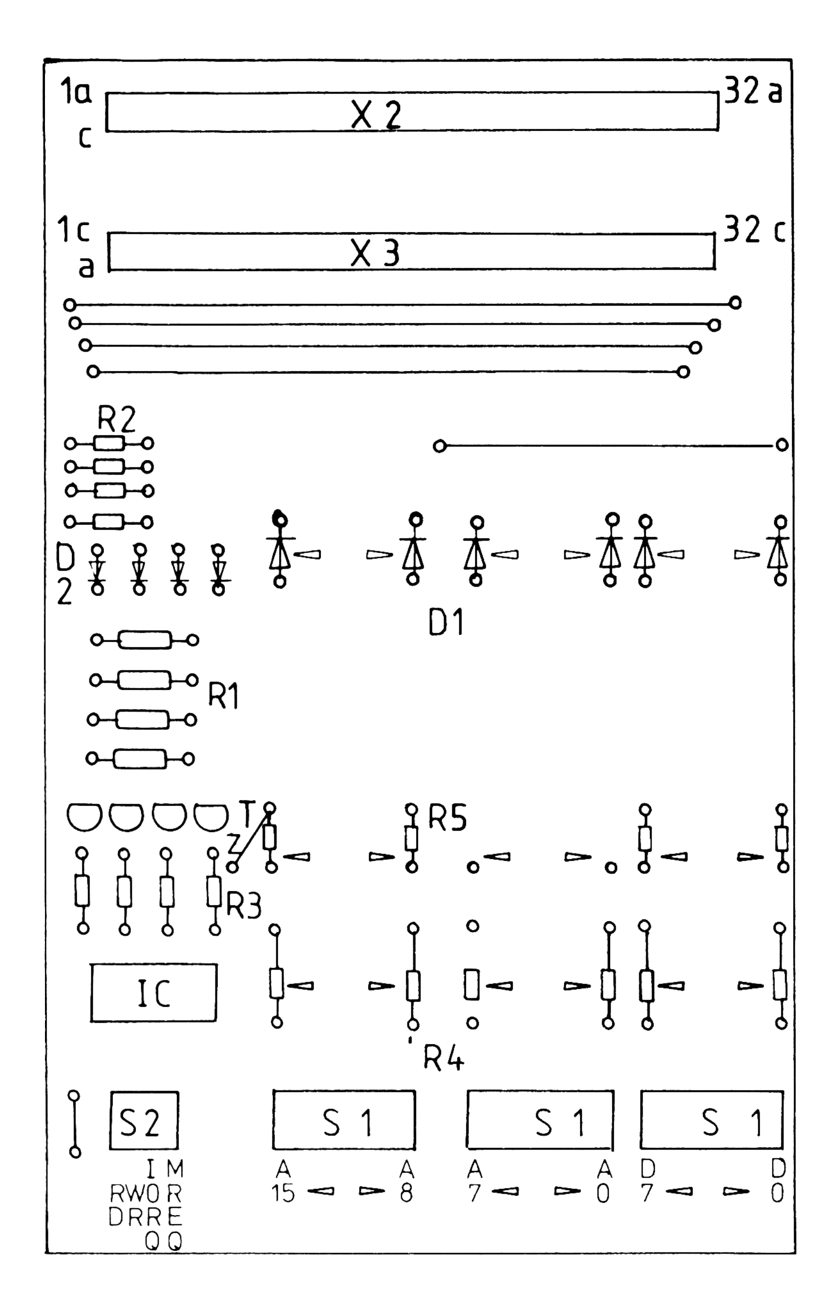


FIGURE 180

SCHEMA D'IMPLANTATION DES COMPOSANTS

On soudera ensuite les 6 straps.
Les 24 résistances de polarisation R5 devront impérativement être des modèles 1/8 Watt et seront montées debout, les extrémités supérieures étant reliées ensemble par un fil, lui-même connecté au +5V (ce point est marqué "z" sur le schéma d'implantation de la figure 180); des résistances plus grosses ne tiendraient plus sur la carte.
Pour les LED on dispose également de peu de place et deux possibilités s'offrent à vous en ce qui concerne leur choix. Soit vous utilisez trois rangées de 8 LEDs en boîtier DIL comme on en fait pour les vu-mètres des appareils BF, soit vous prenez 24 LEDs qui, en raison du manque de place, devront avoir un diamètre de 1,8 mm. Si vous optez pour la première solution il vous faudra utiliser des supports. Sur la carte, seules les anodes des LEDs sont reliées aux signaux respectifs. Après les avoir soudées il faudra par conséquent relier ensemble toutes les cathodes des 24 LEDs et les mettre à la masse, ceci côté cuivre; attention aux court-circuits !
Pour une meilleure stabilité de l'ensemble il est conseillé d'équiper le carte de 4 pieds en caoutchouc.

Avant de souder les connecteurs VG, vérifiez soigneusement que vous les avez insérés correctement: la broche 1c de X1 par exemple doit se trouver en haut à gauche.

Presque toutes les cartes décrites dans ce livre pourront être testées en les enfichant dans le connecteur X1, le côté cuivre vous faisant face.
Pour les cas où ceci ne serait pas possible vous pouvez vous fabriquer un câble que vous équiperez d'une fiche VG qui viendra se placer sur le connecteur X2.

Bien entendu le testeur statique devra être relié à une alimentation 5

Volt séparée pouvant délivrer au moins 0,5 A. En effet, c'est également elle qui alimentera la carte à tester, par l'intermédiaire de la broche 14a ou de la broche 30c.

Un chapitre spécifique sera consacré à la manipulation du testeur périphérique statique.

FIGURE 181
DETAIL DE LA CARTE TPS. ON Y VOIT LES LEDS 1,8 mm INDIQUANT L'ETAT DES BUS D'ADRESSES ET DE DONNEES.

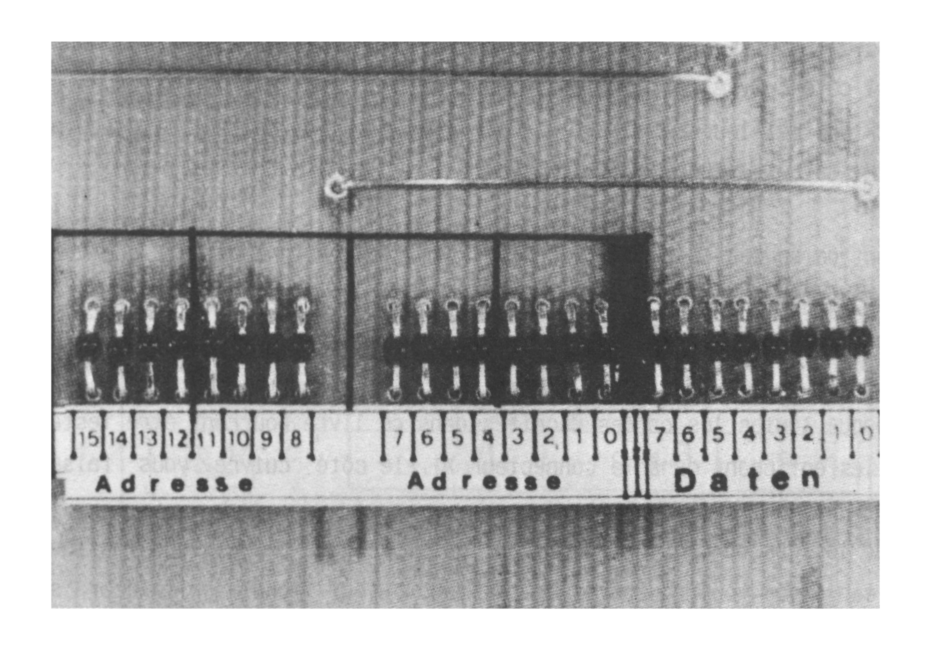


FIGURE 182

DETAIL DE LA CARTE TPS MONTRANT LA PARTIE INVERSION DES SIGNAUX DE COMMANDE

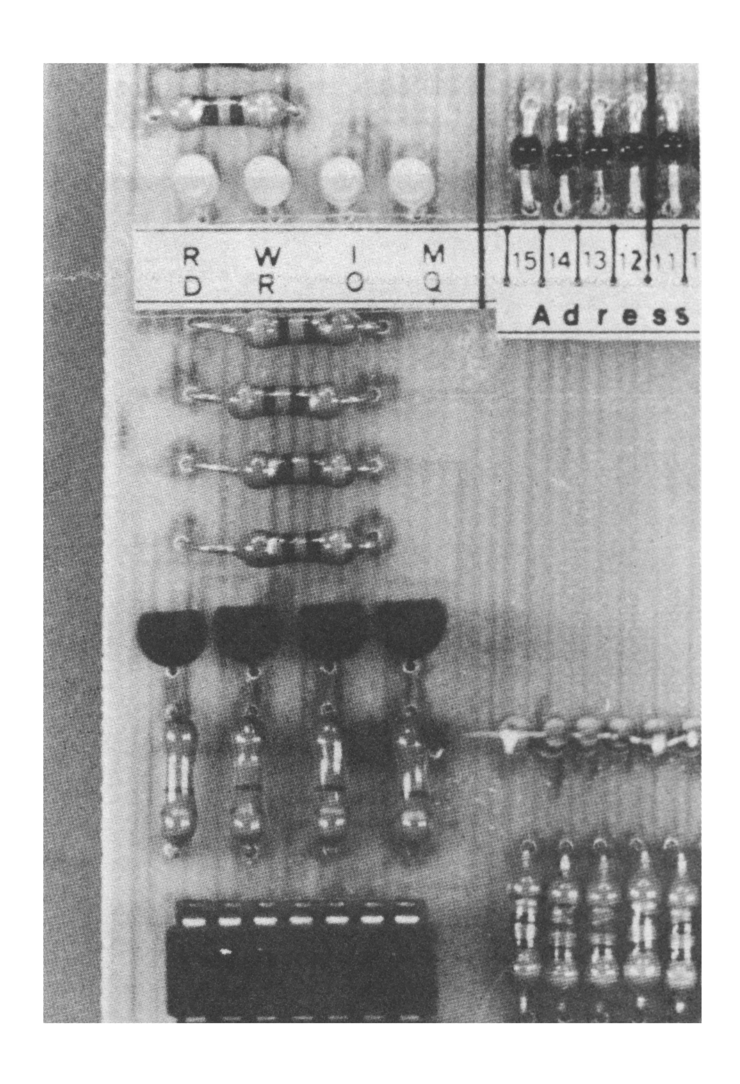
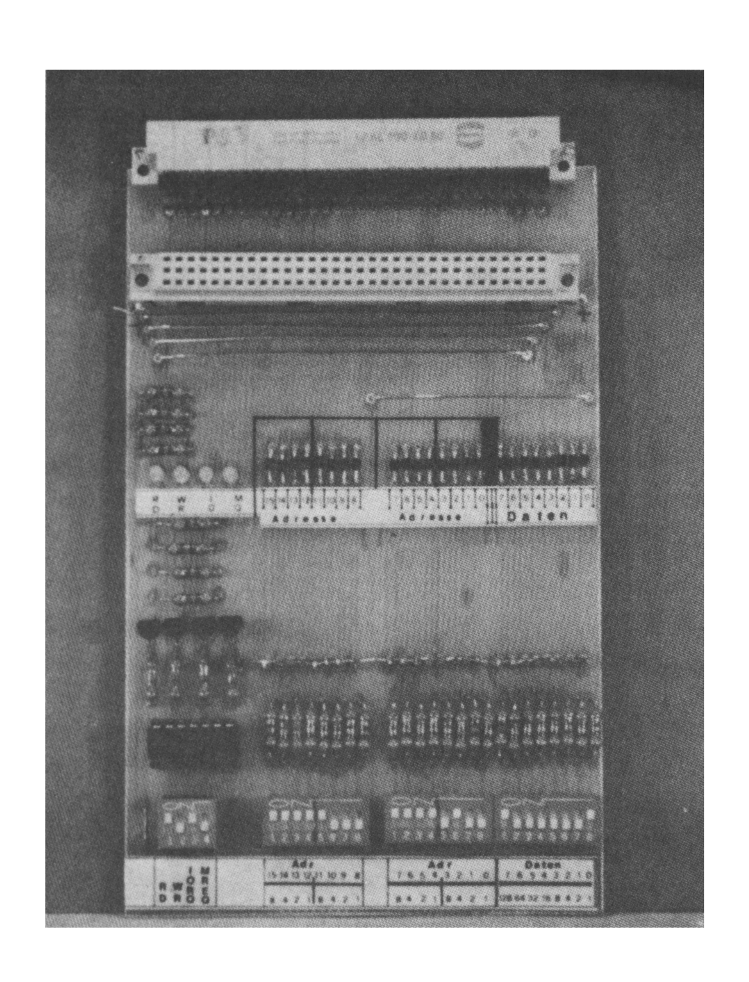


FIGURE 183

TESTEUR PERIPHERIQUE STATIQUE

ON RECONNAIT LES 24 LEDS 1,8mm ET LES 4 LEDS 3mm POUR LES SIGNAUX DE COMMANDE. LES 24 RESISTANCES DE POLARISATION SONT MONTEES VERTICALEMENT. EN BAS LES DIL REGLES SUR L'ADRESSE F8F4 ET ACTIVANT LES BITS D7 ET DO.



26. TESTEUR LOGIQUE

Ce petit appareil de mesure bon marché est un instrument idéal pour vérifier les états logiques d'un circuit digital. Un afficheur 7 segments indiquera en clair l'état logique, "H" ou "L".

Le coeur du montage est une quadruple porte NAND du type 7400. Rappelons la table de vérité d'une porte NAND:

ENTREE		SORTIE
E1	E2	S
L	L	H
H	L	H
L	H	H
H	H	L

Le schéma du testeur logique vous est proposé à la figure 184, le circuit imprimé correspondant se trouve en figure 185.

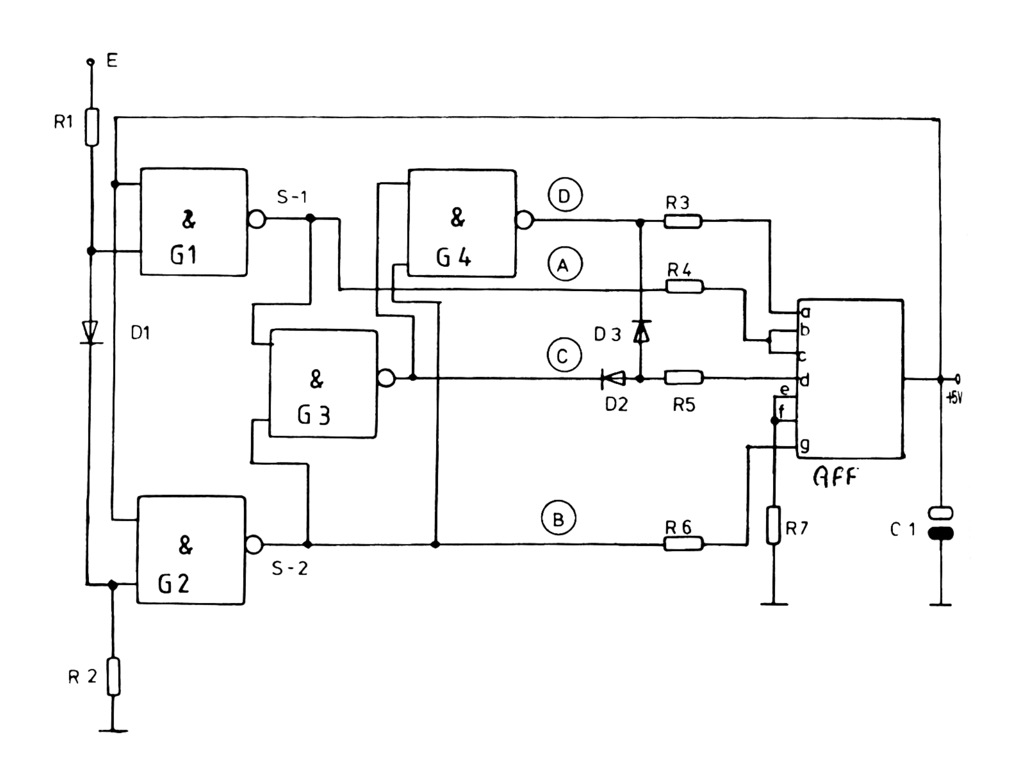


FIGURE 184

TESTEUR LOGIQUE

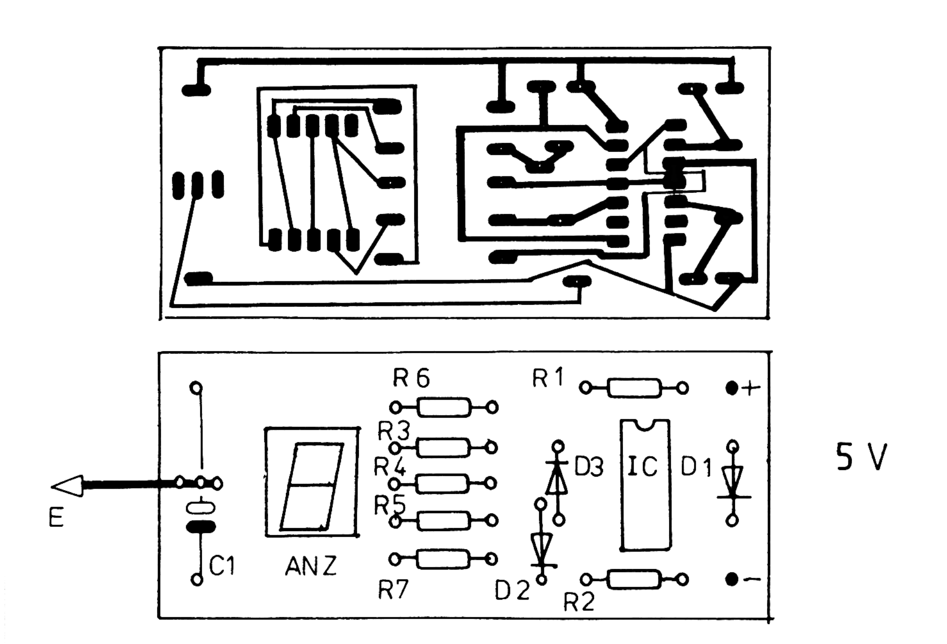


FIGURE 185

TESTEUR LOGIQUE

Les portes NAND 1 et 2 sont montées en détecteurs de niveau dont les deux sorties varient comme suit en fonction de l'entrée:

ENTREE	S1	S2
L	H	H
H	L	L
ouvert	L	H

Les deux sorties suffisent donc à différencier les trois états possibles pour l'entrée, Low, High et ouvert. Chacune des deux portes NAND voit une de ces entrées reliée au + 5 Volt, donc au niveau H. Les deux autres entrées sont mises à la masse à travers R2. La valeur de cette résistance doit être choisie de manière à ce que la chute de tension puisse être considérée comme de niveau L.
La tension de seuil de 0,7 Volt sur la diode ajoutée à la tension sur la résistance R2 constituera dans tous les cas une valeur reconnue comme H par le porte 1.

Si par exemple à l'entrée se trouve un niveau L, alors l'entrée de la porte 1 sera au niveau L et la sortie (voir table de vérité) au niveau H; la même chose est valable pour la porte 2.
Un niveau H sur l'entrée se répercute sur les deux entrées des portes NAND, les deux sorties présentent donc un niveau L.
Si enfin l'entrée reste "en l'air", la sortie de G1 vaudra L et la sortie de G2 vaudra H.

Pour visualiser les états logiques on utilise un afficheur 7 segments à anode commune. Comme on ne veut représenter que les symboles "L" (=Low), "H" (=High) et "O" (=Ouvert) on s'aperçoit que les segments e

et f sont toujours illuminés, ils sont donc reliés en permanence à la masse à travers la résistance R7. Les segments b et c s'allument toujours ensemble, ils sont donc reliés. Il reste donc 4 groupes de segments à commander, cette tâche est assurée par les deux portes NAND G3 et G4. Voyez pour cela le tableau suivant:

ENTREE:	LOW	HIGH	OUVERT
A	H	L	L
B	H	L	H
C	L	H	H
D	H	H	L
Segm.	d	bcg	abcd

Le segment g ne devra s'allumer que lorsque le signal d'entrée sera an niveau H. Après avoir examiné le schéma et le tableau ci-dessus nous en déduisons que ce segment doit être relié au point B, celui-ci valant toujours L lorsque l'entrée est au niveau H.
Les segments b et c ne devront s'allumer que si l'entrée vaut H ou su elle est en l'air, ce qui correspond au point A.
C'est le segment d qui présente la plus grande difficulté, il sera activé lorsque se trouve un niveau L à l'entrée, ou si celle-ci ne reçoit pas de signal. Aucun des quatre points de sortie ne satisfait à cette condition. La solution a été de prélever à l'aide de deux diodes (voir schéma) les signaux C et D. Le segment d s'allumera donc en présence d'un niveau L, ou sans signal.

Si lors de mesures vous constatez que les caractères "H" et "L" s'allument simultanément, cela signifie que vous avez à faire à un signal alternatif, en général un signal carré, où les variations sont si rapides qu'elles ne sont plus visibles à l'oeil.

LISTE DES COMPOSANTS:

R 1 =	100 Ohm	R 2 =	1 k
R 3-7=	220 Ohm	C 1 =	220 uF/16 V
IC =	7400		
D 1-3=	1N4148		
AFF =	Afficheur 7 segments, anode commune par exemple CQY 91A, FND 507 ou équ. sur support		

REALISATION DU MONTAGE:

L'implantation des composants ne devrait poser aucun problème. Installez des supports sous l'afficheur, la visibilité n'en sera que meilleure. Le circuit imprimé étant de dimension raisonnable on pourra le loger avantageusement dans une boîte transparente.
On prélèvera la tension d'alimentation de 5 Volt sur le circuit à tester. On pourra réaliser une sonde en prenant un fil de cuivre rigide isolé; pour éviter tout risque de court-circuit on ne dénudera le fil que sur une toute petite longueur à son extrémité.

27. AFFICHAGE HEXADECIMAL POUR LE TPS

Pour la majorité des cas l'affichage binaire du testeur statique suffit amplement, sans compter que cela constitue un bon exercice de calcul binaire.
Mais celui qui préfère le confort d'un affichage hexadécimal sera satisfait par ce chapitre.

Pour ce faire on se trouve confronté à un problème particulier, en effet il n'est pas aisé de trouver un décodeur capable de transformer le nombre binaire obtenu avec les inters DIL en une valeur hexa, et qui puisse en même temps commander des afficheurs 7 segments.

Dans toute la famille des circuits TTL il n'existe aucun modèle satisfaisant à cette condition, pas plus qu'il n'y en a en technologie CMOS.
Pourtant il existe de nombreux circuits décodeurs, mais jamais de binaire en hexadécimal.

Le 7447 par exemple a la fâcheuse propriété de représenter les valeurs plus grandes que 9 par des "bâtonnets". D'autres circuits convertissent dans le système décimal.

Le circuit intégré 9368 de FAIRCHILD constitue l'exception et répond en tout point aux conditions requises. A côté d'un "vrai" décodeur on peut directement brancher un afficheur 7 segments sur les sorties à collecteur ouvert.

La figure 186 vous montre le schéma du circuit complet.

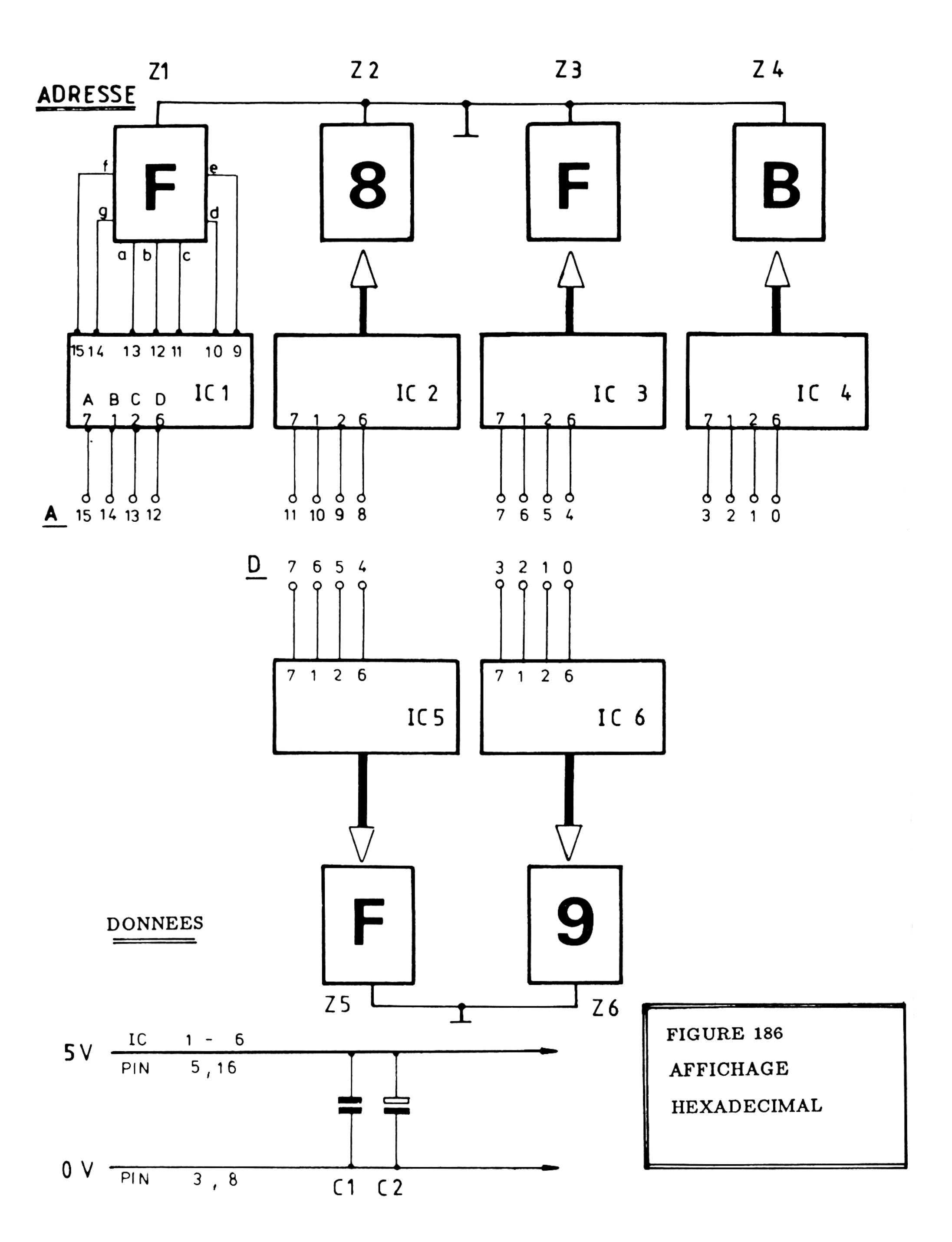


FIGURE 186
AFFICHAGE
HEXADECIMAL

On utilise 4 décodeurs pour les adresses et 2 décodeurs pour les données, chacun commandant un afficheur. Les valeurs binaires sont appliquées aux entrées A, B, C et D, A constituant le bit de poids fort. Pour une meilleure clarté, seul le premier circuit a été représenté avec toutes ses connexions, les autres sont bien sûr identiques. Le 9368 possède une entrée ENABLE qui, sans utilité ici, a été reliée au niveau 0 (masse).

L'afficheur sera un quelconque modèle à cathode commune. Le montage doit obligatoirement disposer de sa propre alimentation 5 Volt, puisqu'il consomme un courant d'environ 700 mA.
Aucun tracé de circuit imprimé ne vous est proposé, celui-ci dépend du type d'afficheur utilisé. Vous pourrez relier l'afficheur hexadécimal directement, ou par l'intermédiaire d'un câble, à la carte TPS, sur le deuxième connecteur.
Une autre solution consisterait à monter le TPS, l'affichage hexadécimal et une alimentation 5 Volt dans un même boîtier.

28. RECHERCHE METHODIQUE DES ERREURS AVEC LE TPS

Tout bricoleur possède chez lui un tiroir rempli de montages qui n'ont jamais fonctionné.

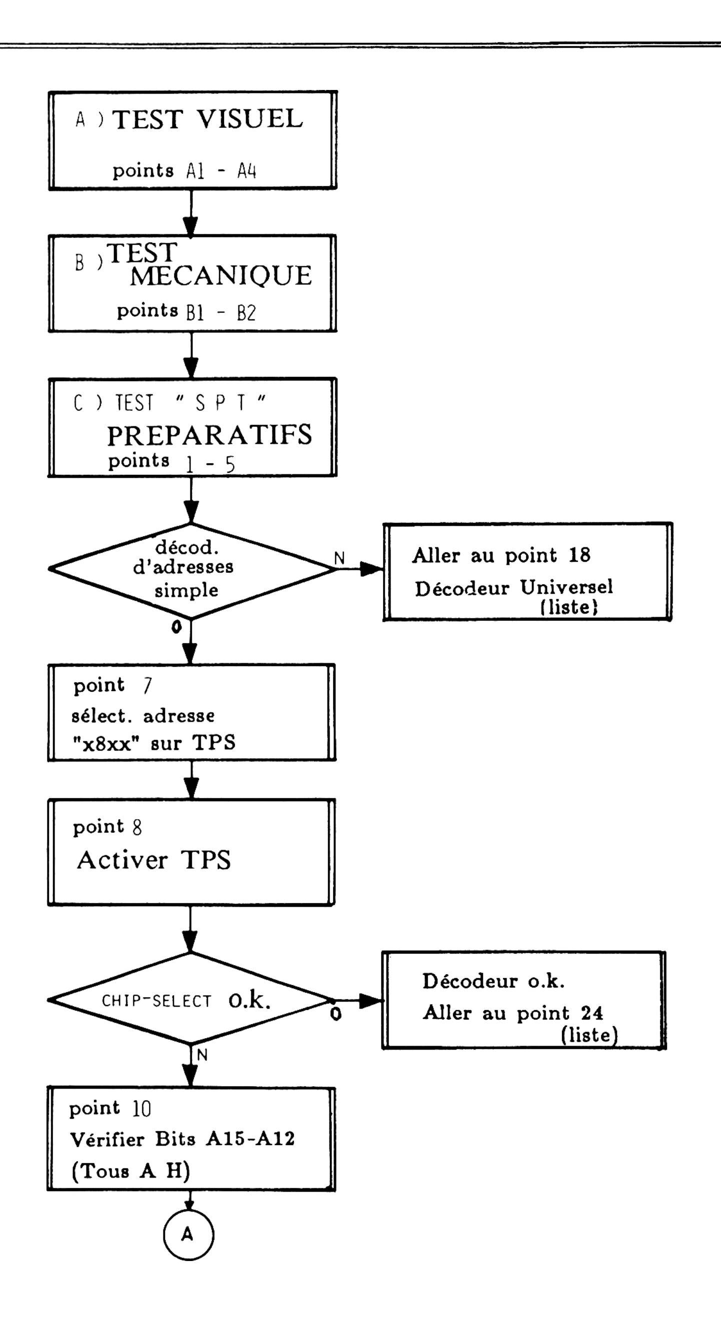
La conséquence de telles mésaventures est presque toujours que l'on recommence le même montage sans avoir trouvé l'erreur, ou alors on se procure un autre schéma et l'on retourne à l'ouvrage, rempli d'un nouvel enthousiasme.

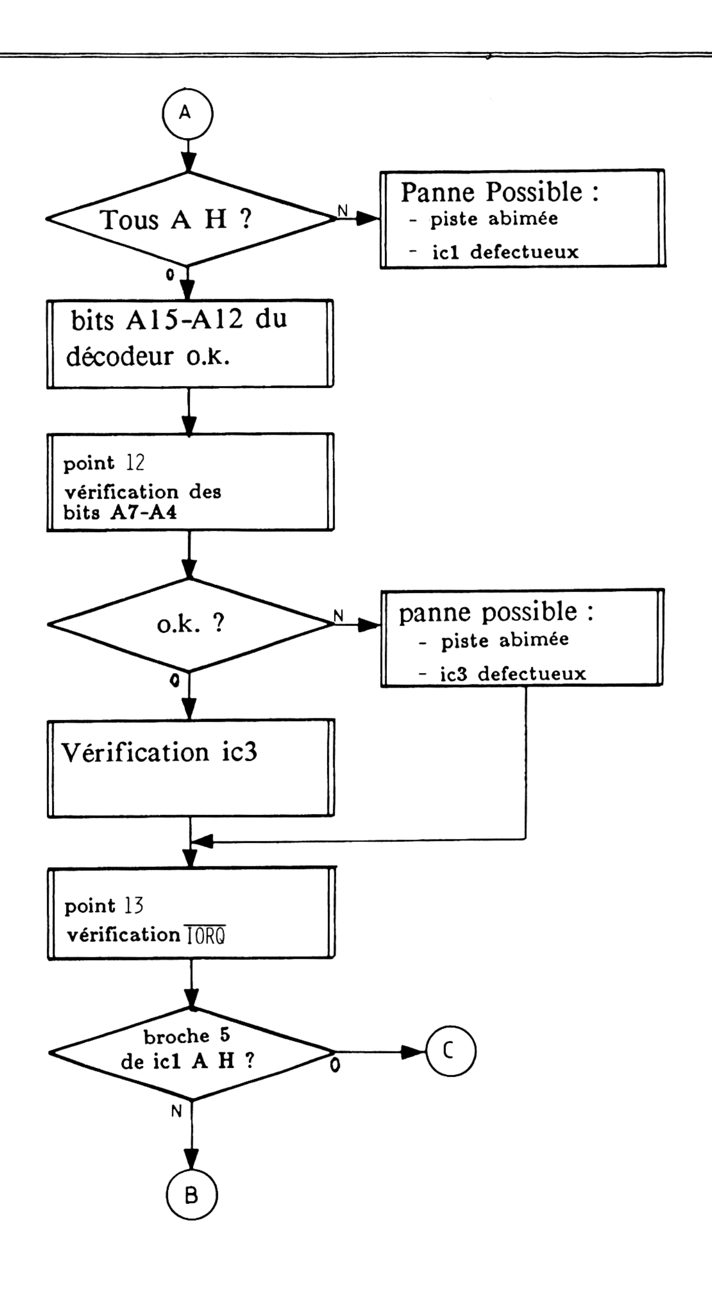
Bien entendu aucune de ces deux solution n'est satisfaisante.
En fait il s'agit bien souvent que d'un tout petit détail que l'on a oublié, et en général on se tirera parfaitement d'affaire avec comme seuls outils le testeur périphérique statique (TPS), une alimentation externe et un multimètre ou un testeur logique.

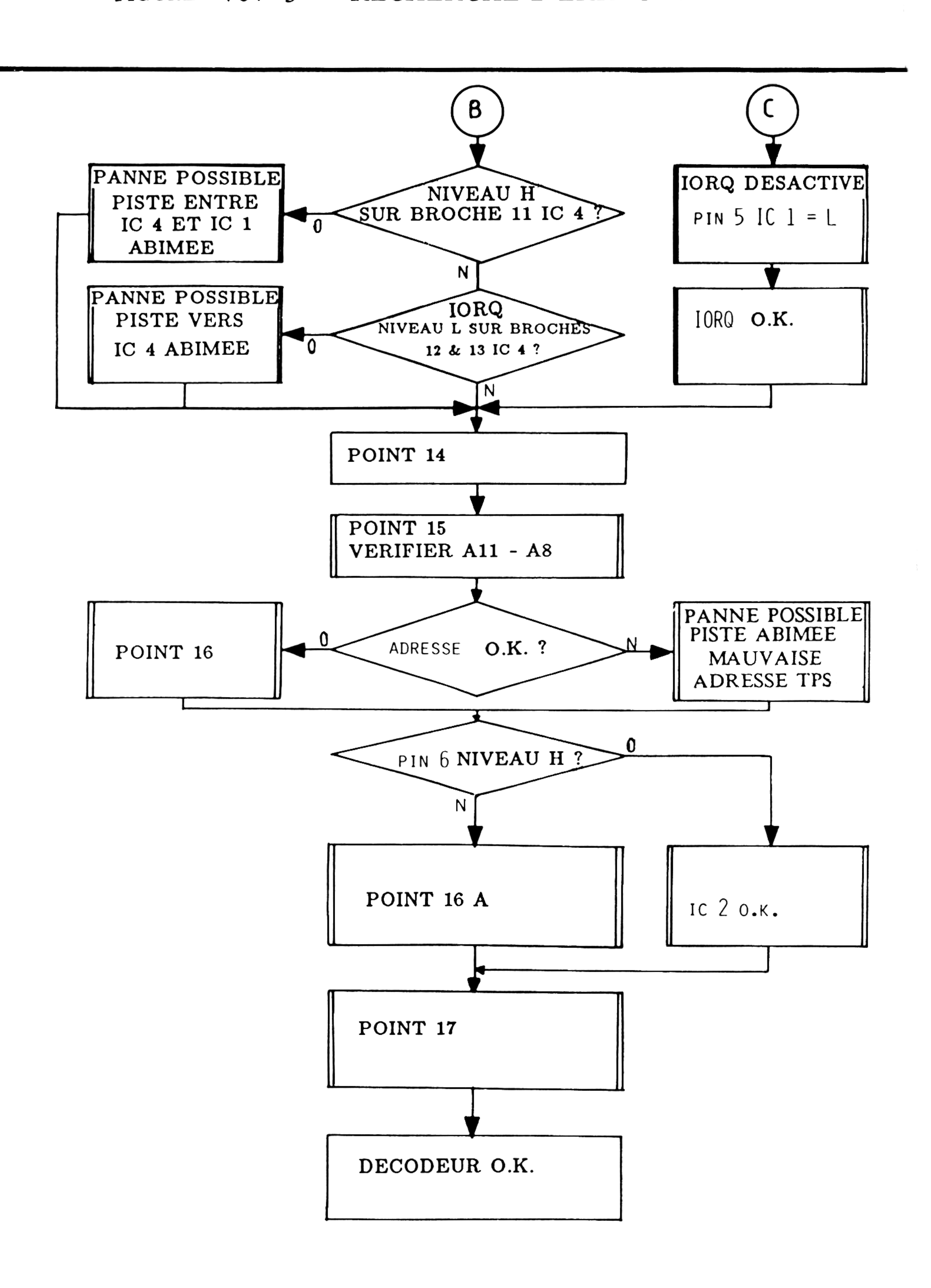
```
*******************************************************
*                                                     *
* Il faut prendre pour habitude de SYSTEMATIQUEMENT   *
* tester toutes les réalisations avec le TPS.         *
*                                                     *
* Une petite erreur de câblage peut être fatale au    *
* CPC 464, alors que celle-ci aurait pu aisément être *
* détectée avec le testeur statique.                  *
*                                                     *
*******************************************************
```

Vous trouverez un peu plus loin une liste de points à cocher à l'aide de laquelle vous pourrez tester méthodiquement vos circuits.
Le mieux serait que vous vous fassiez une photocopie de la liste et que ensuite, au fur et à mesure que vous avancez dans les tests, vous notiez les résultats obtenus.
A ce propos il faut attirer l'attention sur une erreur souvent commise. Beaucoup de personnes, en particulier les débutants, ne savent pas ce que c'est que de travailler méthodiquement. On mesure par ci, on tape nerveusement sur un circuit intégré par là, sans aucun but précis ni aucune rigueur.
Ne prenez pas cette mauvaise habitude ! Vous perdriez inutilement du temps et le circuit ne marchera toujours pas.
Certains points de la liste peuvent paraître triviaux et on pourrait être tenté de les négliger. N'en faites rien. La liste a servi à tester avec succès bon nombre de montages décrits dans ce livre, et si vous la suivez scrupuleusement vous aurez vous aussi la satisfaction de voir fonctionner vos montages.

Pour vous aider, un organigramme a été représenté aux figures 187 1-3, il vous guidera à travers les différents points de la liste.


A) TEST VISUEL
points A1 - A4
B) TEST MECANIQUE
points B1 - B2
C) TEST "SPT"
PREPARATIFS
points 1 - 5
décod. d'adresses simple
N
Aller au point 18
Décodeur Universel (liste)
0
point 7
sélect. adresse "x8xx" sur TPS
point 8
Activer TPS
CHIP-SELECT o.k.
0
Décodeur o.k.
Aller au point 24 (liste)
N
point 10
Vérifier Bits A15-A12
(Tous A H)
A


A
Tous A H ?
N
Panne Possible :
- piste abimée
- ic1 defectueux
0
bits A15-A12 du
décodeur o.k.
point 12
vérification des
bits A7-A4
o.k. ?
N
panne possible :
- piste abimée
- ic3 defectueux
0
Vérification ic3
point 13
vérification IORQ
broche 5
de ic1 A H ?
0
C
N
B


B
C
NIVEAU H SUR BROCHE 11 IC 4 ?
0
PANNE POSSIBLE PISTE ENTRE IC 4 ET IC 1 ABIMEE
N
IORQ NIVEAU L SUR BROCHES 12 & 13 IC 4 ?
0
PANNE POSSIBLE PISTE VERS IC 4 ABIMEE
N
IORQ DESACTIVE
PIN 5 IC 1 = L
IORQ O.K.
POINT 14
POINT 15
VERIFIER A11 - A8
ADRESSE O.K. ?
0
POINT 16
N
PANNE POSSIBLE PISTE ABIMEE MAUVAISE ADRESSE TPS
PIN 6 NIVEAU H ?
0
N
POINT 16 A
IC 2 O.K.
POINT 17
DECODEUR O.K.

A. TEST VISUEL
==============

1. Comparez le plan d'implantation avec votre carte. Vérifiez en particulier que les circuits intégrés, les diodes et autres condensateurs chimiques sont insérés dans le bon sens.

2. Regardez bien si vous n'avez pas oublié un composant, un connecteur.

3. Marquez tous les composants qui proviennent d'une récupération sur une autre carte.

4. Etudiez soigneusement les pistes de votre circuit imprimé, et comparez le tracé avec celui du document. Cochez sur ce dernier les pistes au fur et à mesure que celles-ci sont vérifiées.

B. TEST MECANIQUE
=================

1. Vérifiez que les pistes ne comportent pas de micro-coupures et qu'elles ne se touchent pas malencontreusement. Si vous ne disposez pas d'une loupe, il faudra au moins regarder le circuit imprimé en le plaçant devant une forte source de lumière.

2. Vérifiez qu'il n'y a pas de soudure "sèche", n'hésitez pas à remuer les composants pour voir s'ils sont bien fixés.

C. VERIFICATION AVEC LE TESTEUR PERIPHERIQUE STATIQUE

1. Branchez une alimentation externe sur le TPS en insérant un milliampèremètre (calibre 500 mA). Il vous faut également un voltmètre (multimètre sur calibre 6 - 10 Volt) ou bien un testeur logique qui fera également parfaitement l'affaire.
   NE mettez PAS encore sous tension !!
   Enfichez la carte à tester dans le premier connecteur de telle manière que les pistes de cuivre vous font face.
   Le cordon négatif du multimètre (ou la masse du testeur logique) doit maintenant être relié à la masse commune.
   C'est le cordon "plus" du multimètre (ou l'entrée du testeur logique) que vous allez promener en divers points du circuit à tester. Il est indispensable qu'il soit terminé par une sonde (pointe fine). Les fiches banane et autres pinces crocodile sont à proscrire: Un petit dérapage et c'est le court-circuit fatal.

2. Avec un feutre fin marquez les numéros des CIs sur le côté cuivre, repérez également la broche No.1 de chaque CI, ceci vous évitera d'avoir à retourner sans cesse la carte. Tous les circuits imprimés de ce livre comportent déjà ces notations.

3. Ayez à portée de main le schéma du montage, le plan d'implantation et le tracé du circuit imprimé.

4. Mettez tous les interrupteurs du TPS en position de repos c.à.d qu'aucune ligne d'adresse, de donnée ou de commande ne doit être activée. Toutes les LEDs doivent être éteintes.

5. Alimentez maintenant avec le + 5 Volt et observez l'ampèremètre.

Si celui-ci indique plus de 150 mA alors il y a un court-circuit quelque part dans le circuit. Il se peut également qu'un composant soit défectueux.

6. La suite des opérations dépend du décodeur d'adresses dont est équipée la carte à tester. S'il s'agit du décodeur simple du chapitre 6.1 alors poursuivez au point 7. Si par contre vous avez utilisé le décodeur universel (chapitre 6.2) alors vous pouvez sauter ce qui suit et vous reporter directement au point 18.

7. Il faut d'abord vérifier que le circuit est correctement adressé. Réglez le décodeur sur "8", seul l'inter correspondant au bit A11 doit se trouver sur la position "OFF" les autres restant sur "ON".

8. Sur le TPS sélectionnez l'adresse "F8F0", activez également la ligne IORQ.

9. Placez vous sur la sortie Chip-Select et vérifiez qu'il s'y trouve bien un niveau L. Modifiez maintenant l'adresse en "F9F0", ou désactivez IORQ. Le décodeur n'étant plus adressé, la sortie Chip-Select doit se trouver dans l'état H.
Si tout c'est bien passé, cela veut dire que le décodeur d'adresses fonctionne correctement et que la panne se situe ailleurs. Reportez-vous au point 24.

10. La sortie CS reste en permanence au niveau, le décodeur ne fonctionne pas. Assurez-vous encore une fois que:
-- La bonne adresse a été sélectionnée.
-- Toutes les broches des CIs 1-4 sont correctement soudées.
-- Les résistances de polarisation ont été soudées à leurs emplacements respectifs.

11. Sélectionnez à nouveau l'adresse F8F0 sur le TPS, et vérifiez que vous avez bien les états suivants:

Broche 4, IC1: H

Broche 3, IC1: H

Broche 2, IC1: H

Broche 1, IC1: H

Si c'est ce que vous obtenez alors la partie de poids fort du décodeur (A15-A12) fonctionne bien.

Si ce N'est PAS ce que vous obtenez alors la panne peut avoir les causes suivantes:

-- Coupure(s) dans les pistes véhiculant les bits d'adresse de poids fort vers IC1.

-- IC1 est défectueux.

12. Testez les broches suivantes:

Broche 11, IC3: H

Broche 8, IC3: H

a. Si c'est ce que vous obtenez alors les bits A7-A4 ("F") sont correctement décodés. Testez maintenant les broches correspondantes de IC1, à savoir broches 11 et 12. Si celles-ci ne sont pas au niveau H alors IC1 pourrait être défectueux. Il se pourrait également que la piste reliant la broche 11 de IC3 à la broche 11 de IC1 ou bien la broche 8 de IC3 à la broche 12 de IC1 soit interrompue.

b. Si ce N'est PAS ce que vous obtenez alors soit IC3 est défectueux soit il y a une coupure dans une des pistes allant du connecteur aux broches 9, 10, 12 et 13 de IC3.

13. Vérification du signal IORQ. Assurez-vous que la LED correspondant à ce signal soit allumée.

Test de la broche 5 de IC1; il doit s'y trouver un niveau H.
Si c'est le cas mettez l'inter "IORQ" du TPS sur OFF. Vous devez maintenant avoir un niveau L. Le signal IORQ travaille comme il faut, passez au point 14.
Si vous N'avez PAS le niveau H requis après avoir activé le signal IORQ, il pourrait s'agir d'une erreur dans les pistes reliant IC4 à IC1.
Voyez également si vous avez bien un niveau L sur les broches 12 et 13 de IC4 (avec toujours le signal IORQ activé). Sinon IC4 pourrait être défectueux, à moins qu'il ne s'agisse de pistes en mauvais état entre le connecteur et IC4.

14. Le signal IORQ remplit correctement sa fonction. Cela veut dire que lorsqu'on l'active on doit avoir un niveau L sur les pattes 12 et 13 de IC4 et un niveau H sur les pattes 11 et 5 de IC1.

15. Vérifiez maintenant que vous avez bien les états suivants pour les bits A11-A8 de IC2:
Broche 10, IC2: H
Broche 12, IC2: L
Broche 13, IC2: L
Broche 15, IC2: L
Dans l'affirmative poursuivez au point 16.
Sinon la cause de la panne peut être soit une mauvaise adresse sélectionnée sur le TPS, soit une interruption dans une des pistes reliant le connecteur aux broches 10, 12, 13 et 15 de IC2.

16. Contrôlez qu'il se trouve bien un niveau H sur la broche 6 de IC2,

à condition d'avoir bien sélectionné l'adresse "8" sur le décodeur. En modifiant cette adresse (à l'aide des inters DIL du décodeur) la sortie broche 6 de IC2 doit passer à l'état L. Dans ce cas le circuit IC2 est HORS DE CAUSE.
Testez les niveaux logiques des broches 9, 11, 14 et 1 en vous rappelant qu'un interrupteur ouvert (ici celui qui correspond à A11) entraîne un niveau H, et inversement. Si vous n'obtenez pas ce qu'il faut, vérifiez que vous avez bien monté le réseau de résistances. Il pourrait également s'agir d'une défectuosité des inters DIL ou de IC2.

17. A ce stade de la vérification toutes les entrées de IC1 doivent être au niveau H. Par conséquent la sortie chip-Select de la porte NAND doit se trouver à l'état L. Si ce n'est pas le cas, changez IC1.

18. Vérification du décodeur d'adresses universel.

19. Vérification du demi-octet de poids fort (A15-A12) comme au point 10.

20. Vérification du signal IORQ comme au point 13.

21. Sur le décodeur universel les bits A11-A4 doivent sélectionner l'adresse x9Ax, de même on sélectionnera l'adresse "F9A0" sur le TPS.

22. Ceci fait les broches 6 de IC3 et IC4 doivent présenter un niveau H. Si ce n'est pas ce que vous obtenez, voyez si vous avez les états suivants:
Broche 10, IC3: H   Broche 10, IC4: H

Broche 12, IC3:	L	Broche 12, IC4:	L
Broche 13, IC3:	L	Broche 13, IC4:	H
Broche 15, IC3:	H	Broche 15, IC4:	L

Si oui, testez maintenant si l'adresse sélectionnée est bien celle que vous pensez, pour cela il faut avoir:

Broche 9, IC3:	H	Broche 9, IC4:	H
Broche 11, IC3:	L	Broche 11, IC4:	L
Broche 14, IC3:	L	Broche 14, IC4:	H
Broche 1, IC3:	H	Broche 1, IC4:	L

Si vous obtenez bien cela alors le CI dont la broche 6 ne présente pas de niveau H est défectueux.

23. Vérification des signaux Chip-Select. Vous devez maintenant avoir un niveau L sur la sortie 8 de IC1 qui sert de validation à IC5. Activez le bit d'adresse A3, la sortie broche 15 de IC5 doit avoir un niveau L alors que toutes les autres, c.à.d 14, 13 et 12 restent à l'état H.
    Revoyez pour cela le chapitre 6.2.
    A ce stade de la vérification, le montage fonctionne correctement au niveau du décodage d'adresses.

24. Vérification des des signaux de commande CPU ainsi que des bits d'adresses de poids faible et des bits de données.
    Suivant l'extension décrite dans ce livre que vous testez, vous aurez à activer les signaux RD et/ou WR. Vérifiez que la broche correspondante sur le circuit intégré est bien au niveau L. Les signaux de commande non activés restent à l'état H. Si vous constatez une anomalie, il s'agit très certainement d'une coupure dans une piste du circuit imprimé. Effectuez les mêmes tests avec les bits A3-A0, notez qu'un niveau activé vaut ici H. Même chose pour les lignes de données. Sélectionnez à l'aide des inters du

TPS un octet quelconque de donnée et vérifiez que vous retrouvez la même combinaison à la sortie du circuit à tester (par exemple un PIO, une interface...). En cas d'insuccès il s'agira vraisemblablement d'une mauvaise liaison entre les deux faces du circuit imprimé, ou d'une microcoupure dans une piste.

25. Si votre montage ne fonctionne toujours pas, alors il comporte des composants défectueux, résistances ou transistors. Mais dans 90% des cas la cause de la panne aura pu être détectée et supprimée à l'aide de la présente liste. Au besoin reprenez la liste au début et parcourez-la à nouveau avec une attention accrue. Sinon il ne vous restera plus qu'à allez trouver un ami technicien possédant une expérience et un outillage plus importants.

29. SCHEMA ELECTRONIQUE DU CPC 464 ET EXPLICATIONS

Il n'y en a certainement que peu d'entre vous qui connaissent la vie interne de leur CPC 464. Le dernier chapitre de ce livre va vous présenter les principaux constituants de l'ordinateur, ainsi que leur fonctionnement.
Les explications sont accompagnées du schéma complet du CPC 464, que vous trouverez aux figures 188 1-4.
Nous remercions ici encore une fois la maison SCHNEIDER (distributeur du CPC 464 en Allemagne) qui en a autorisé la publication.

Sur la première partie du circuit on rencontre deux "vieilles connaissances", puisqu'il s'agit du générateur de son (IC 102) et du PIO (IC 107).
Il n'est donc pas besoin de nous étendre à leur sujet, veuillez vous reporter aux chapitres correspondants.
Dans la partie inférieure on trouve le Z80-CPU, pièce maîtresse de l'ordinateur. Vous trouverez son brochage à la figure 189, et l'organisation de ses registres internes à la figure 190.

Dans la deuxième partie on trouve, à côté du driver pour le connecteur Centronics (IC 106), un circuit très important: la ROM de 32 KO (IC 103).
La troisième partie comporte le circuit contrôleur vidéo HD 6845 de chez Hitachi (IC 108).
C'est lui qui génère le signal vidéo et qui transforme les données venant de la RAM vidéo en caractères visibles à l'écran.
Toutes les mémoires RAM ont été représentées par un seul bloc (IC 117-124).

Les CIs 104, 105, 109 et 113 ont pour tâche d'effectuer la commutation entre les deux parties de mémoire (le "bank switching"). La répartition de la mémoire du CPC 464 est visible à la figure 191.

Dans la dernière partie du schéma on trouve la GATE ARRAY du type 20RA043 spécialement programmée pour le CPC (tout comme la ROM).
Les schémas et descriptifs de ces circuits restent propriété du fabriquant qui ne les divulgue pas.

FIGURE 188.1 SCHEMA CPC 464 1ère partie

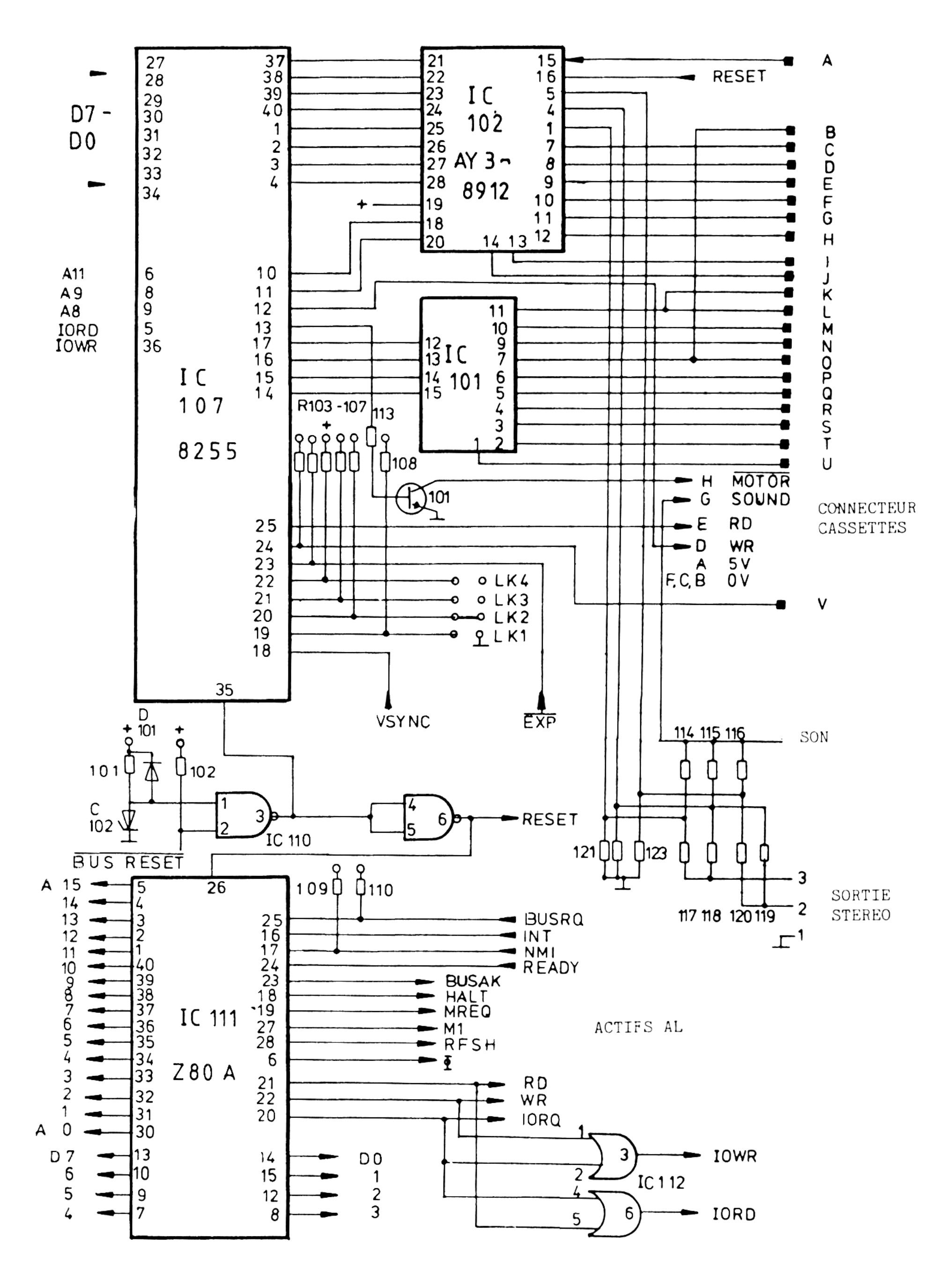


FIGURE 188.2 SCHEMA CPC 464 2ème partie

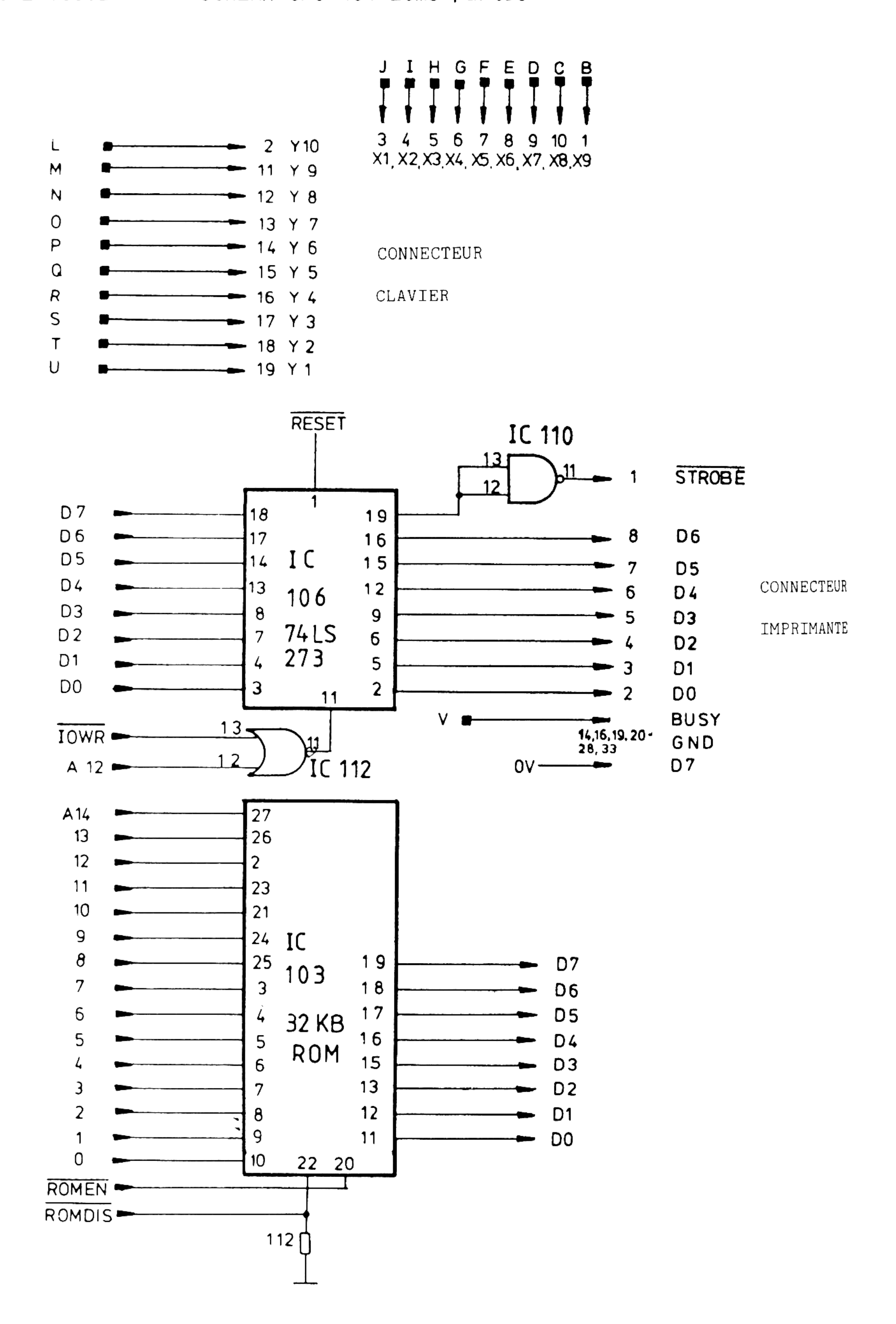


FIGURE 188.3 SCHEMA CPC 464 3ème partie

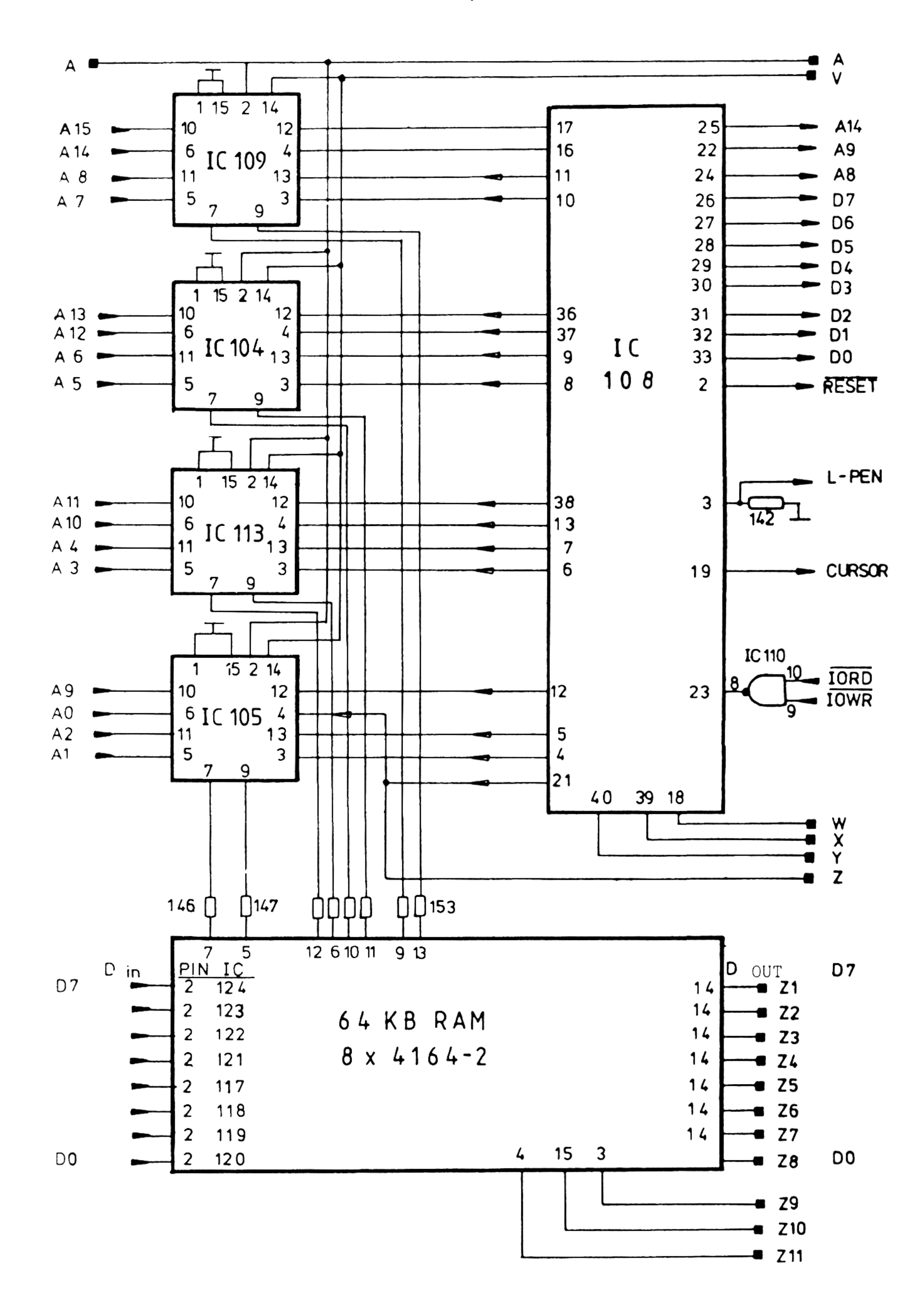
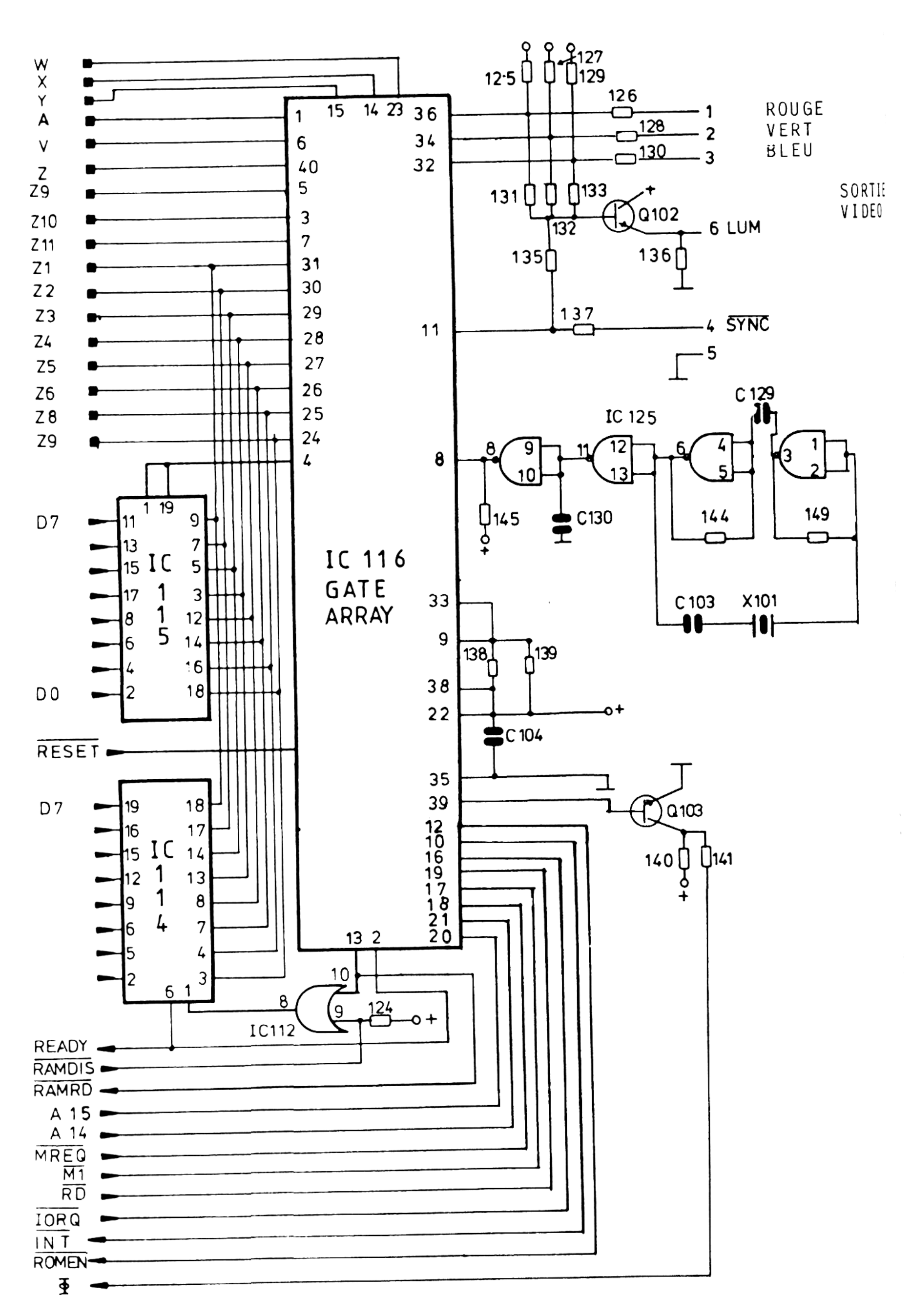


FIGURE 188.4 SCHEMA CPC 464 4ème partie



LISTE DES COMPOSANTS DE LA FIGURE 188

Circuits intégrés:			Résistances:		
IC 101	=	HD 74LS145	R 101	=	22 k
IC 102	=	AY 3-8912	R 102	=	2,2 k
IC 103	=	TMM 23256P-1950	R 103-		
IC 104	=	HD 74LS153	R 112	=	1 k
IC 105	=	HD 74LS153	R 114-		
IC 106	=	HD 74LS273	R 117	=	10 k
IC 107	=	D 8255 AC-5	R 118	=	22 k
IC 108	=	HD 6845 SP	R 119	=	22 k
IC 109	=	HD 74LS153	R 120	=	10 k
IC 110	=	HD 74LS132	R 121-		
IC 111	=	Z 80A CPU	R 123	=	1 k
IC 112	=	HD 74LS132	R 124	=	2,2 k
IC 113	=	HD 74LS153	R 125-		
IC 114	=	HD 74LS373	R 127	=	680
IC 115	=	HD 74LS244	R 128	=	220
IC 116	=	20RA043	R 129	=	680
IC 117-			R 130	=	220
IC 124	=	8 x HM 4164C-2	R 131	=	3,3 k
IC 125	=	SN 7400	R 132	=	1 k
			R 133	=	10 k
Q 101	=	KTC 2120Y	R 134	=	100
Q 102	=	KTC 1815Y	R 135	=	680
Q 103	=	ZTX 312L	R 136	=	220
			R 137	=	220
X 101	=	Quartz 16MHz HC18U	R 138	=	12 / 0,5 W
			R 139	=	12 / 0,5 W

C 1	=	47 uF/10 V	R 140	=	100
C 102	=	47 uF/10 V	R 141	=	68
C 103	=	22 pF	R 142	=	10 k
C 104-			R 143	=	330
C 128	=	100 nF	R 144	=	330
C 129	=	100 pF	R 145	=	470
C 130	=	150 pF	R 146-		
			R 153	=	120
			R 154	=	560
			R 155	=	10 k

A ceux qui veulent aller plus loin dans l'étude du fonctionnement interne du CPC 464 je conseille le manuel "Firmware" d'Amstrad ainsi que "La Bible de l'Amstrad CPC" parue chez Micro Application.

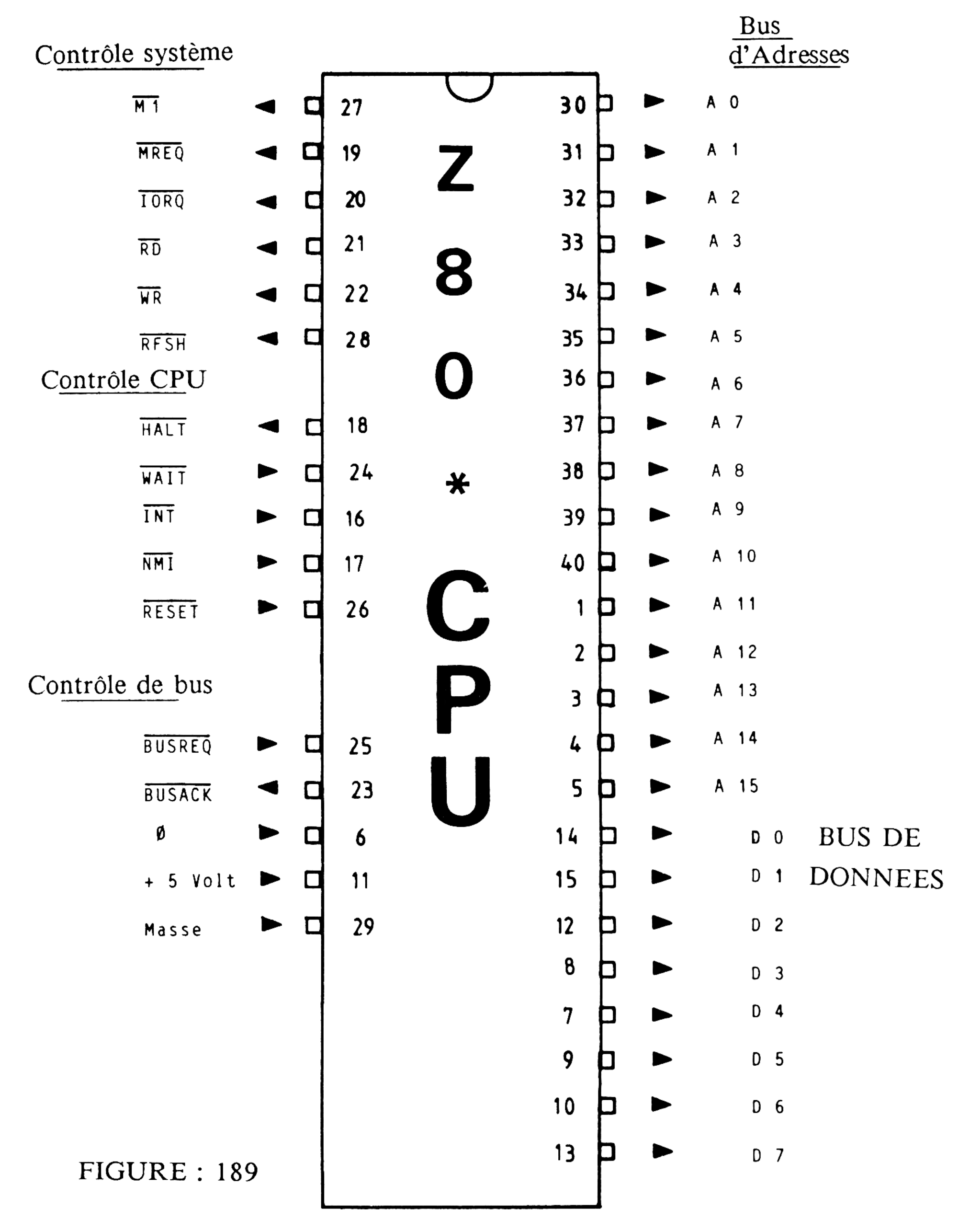
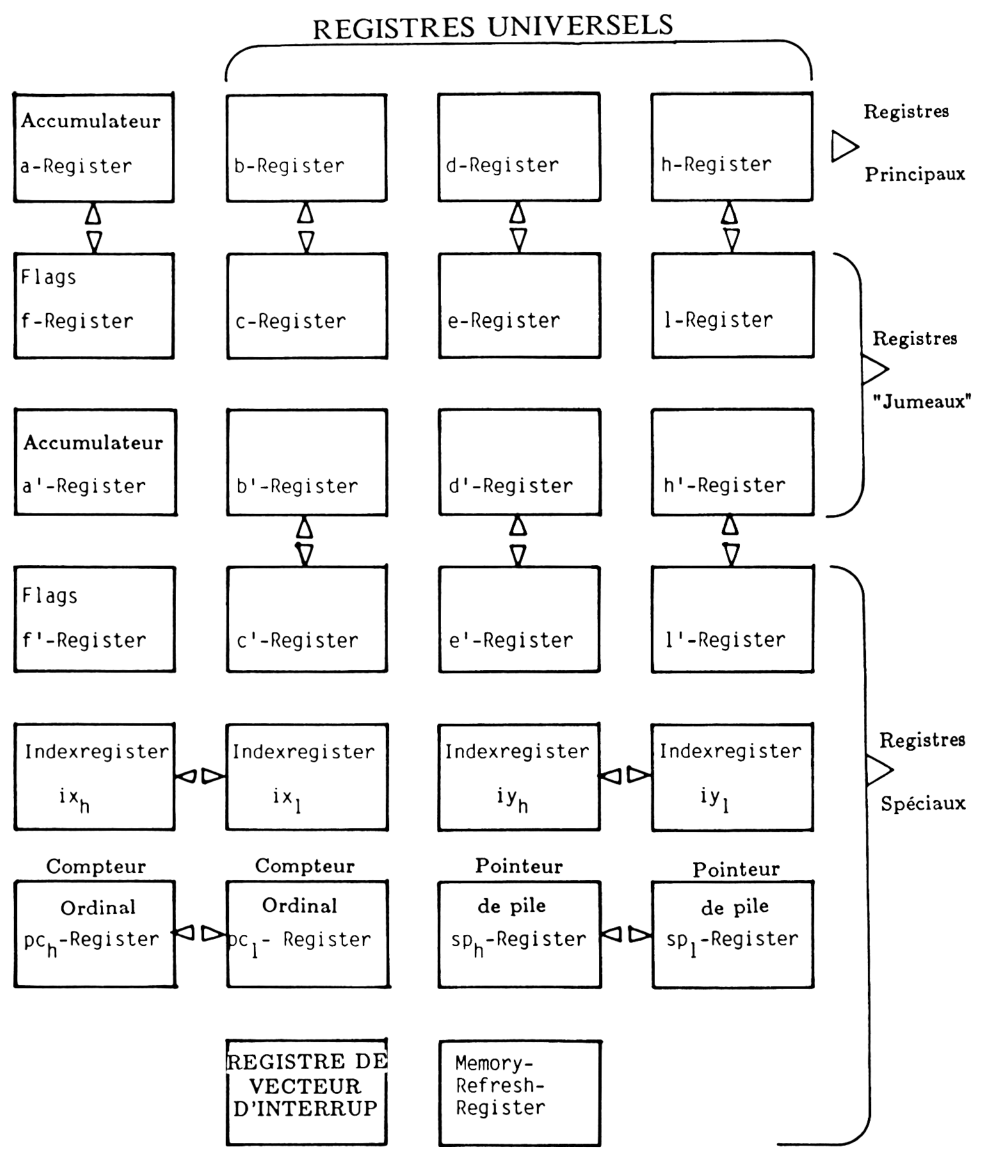


FIGURE : 189

BROCHAGE DU Z80

FIGURE 190
REGISTRES INTERNES DU Z80-CPU



CONFIGURATION MEMOIRE

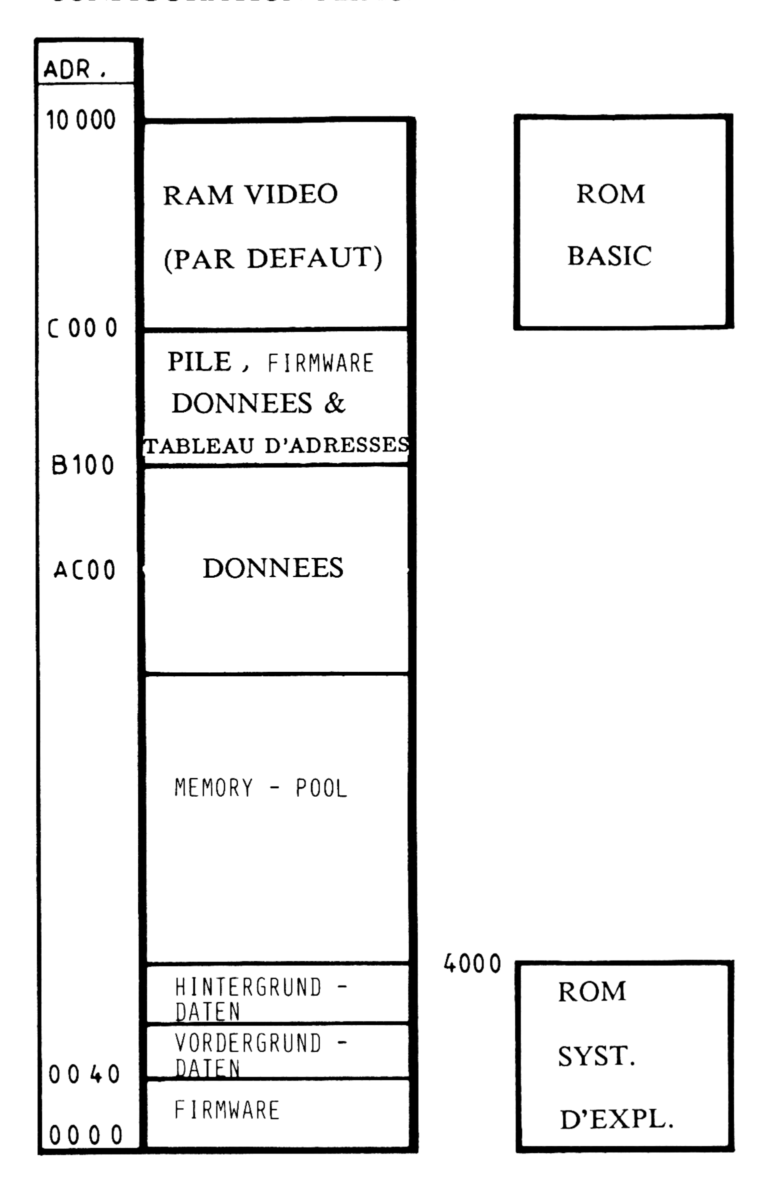
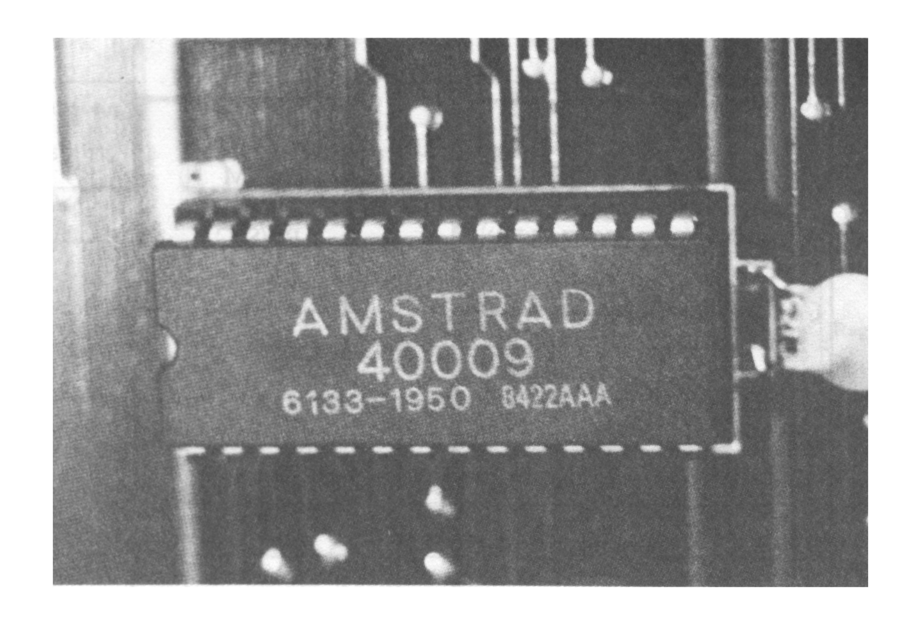


FIGURE : 191

FIGURE : 192



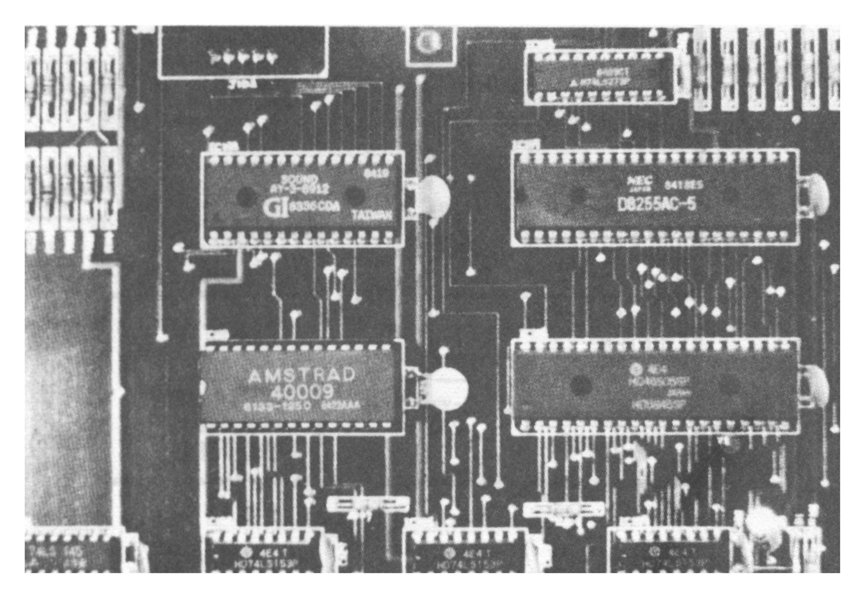


FIGURE : 193

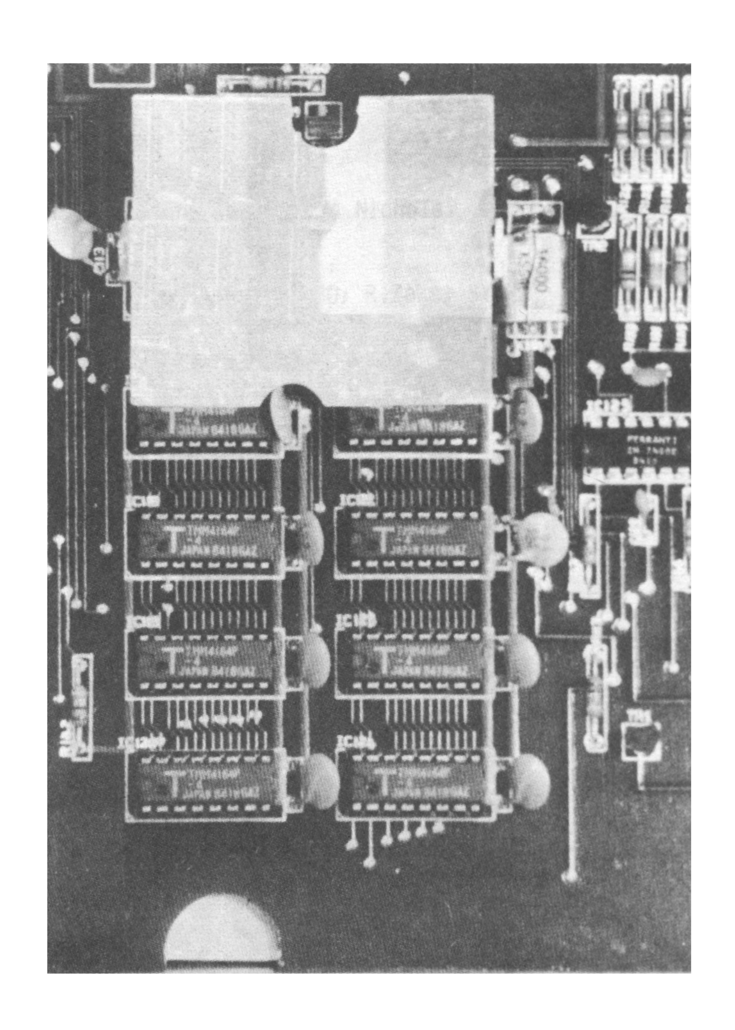
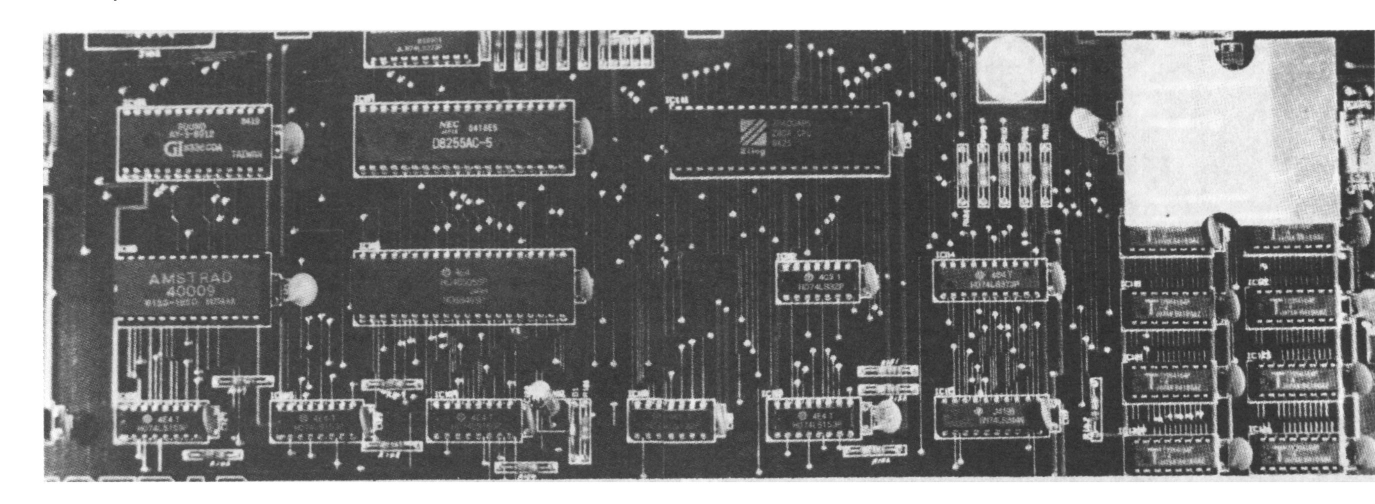


FIGURE 194

LES CIRCUITS RAM 8 x 64 KBIT

FIGURE 195

VUE SUR L'INTERIEUR DU CPC 464



ANNEXE A

BIBLIOGRAPHIE

1. Z80 Interfaçage; E.A.Nichols, J.C.Nichols, P.R.Rony, PUBLITRONIC

2. Programmation du Z80; R.Zaks, SYBEX

3. 8255 Programmable Peripheral Interface, National Semiconductor, déc. 1976

4. Datenverarbeitung mit Mikroprocessoren, Teil 1 Hardware, B.Richard, HANSER Verlag

5. Valvo, Professionelle integrierte Spezialschaltungen, VALVO

6. ZX Spektrum Hardware Erweiterungen, L.Schuessler, DATA BECKER

7. Der Commodore 64 und der Rest der Welt, Brueckmann, DATA BECKER

8. Praxis mit Mikroprocessoren, Pelka, FRANZIS Verlag

9. Z80 Applications, J.W.Coffron, SYBEX

10. TTL Taschenbuch Teil 1 & 2, IWT Verlag

11. Siemens Schaltbeispiele 1978-1979, SIEMENS

12. Siemens Datenbuch Integrierte Schaltungen fuer die Unterhaltungselektronik, 1980-81, SIEMENS

13. Ferranti Semiconductor A/D Converter ZN 427E-8, J-8, FERRANTI

14. La bible de l'Amstrad CPC, Brueckmann, English, Gerits, Micro Application

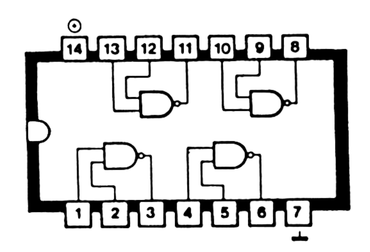
15. Schneider CPC 464 Firmware-Handbuch, SCHNEIDER (RFA)

16. Mikroprocessoren, Mikrocomputer und PeripherieSchaltungen 1982, VALVO

ANNEXE B

BROCHAGE DES CIRCUITS INTEGRES UTILISES

Dans ce qui suit vous trouverez le brochage, accompagné d'une explication sommaire de leur fonction, des principaux circuits TTL et CMOS employés dans les montages décrits dans ce livre.

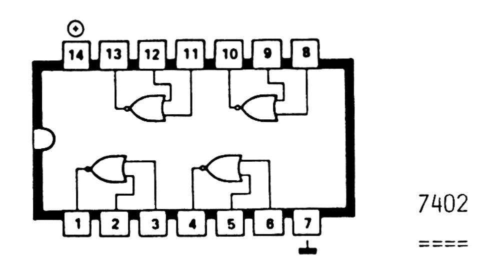


7400
====

FONCTION: 4 portes NAND à 2 entrées

MODE DE FONCTIONNEMENT:

Chacune des 4 portes peut être employée indépendamment des autres. La sortie d'une porte NAND vaut H si une entrée, ou les deux, est (sont) au niveau L. Si les deux entrées sont au niveau H alors la sortie vaut L.

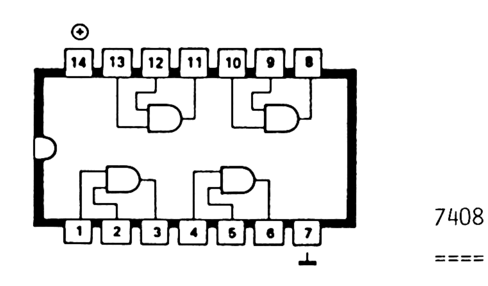


7402
====

FONCTION: 4 portes NOR à 2 entrées

MODE DE FONCTIONNEMENT:

Chacune des 4 portes peut être employée indépendamment des autres. La sortie d'une porte NOR ne vaut H que si toutes les entrées sont à l'état L.

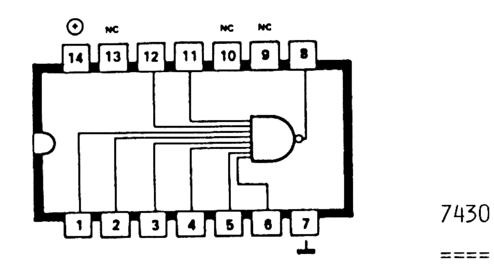


7408
====

FONCTION: 4 portes AND à 2 entrées

MODE DE FONCTIONNEMENT:

Chacune des 4 portes peut être employée indépendamment des autres. La sortie d'une porte AND ne vaut H que si toutes les entrées sont à l'état H.

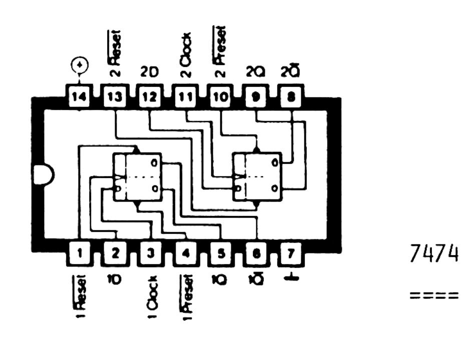


7430
====

FONCTION: Une porte NAND à 8 entrées

MODE DE FONCTIONNEMENT:

La sortie ne vaut H que si toutes les entrées sont à l'état H. Si une ou plusieurs entrées sont à l'état L alors la sortie vaut également L.



7474
====

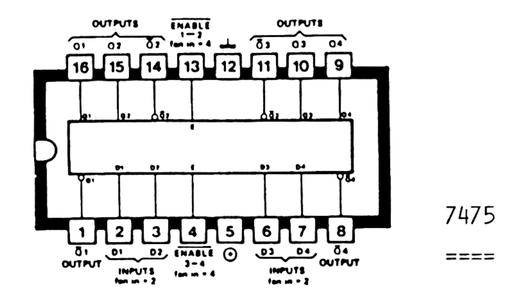
FONCTION: Double bascule D avec entrées RESET et PRESET

MODE DE FONCTIONNEMENT:

Les deux bascules peuvent être employées indépendamment l'une de l'autre. Lors du passage du signal d'horloge (CLOCK) de l'état L à l'état H, l'information présente sur l'entrée D est transmise vers la sortie, directement sur Q et sous forme inversée sur non-Q.
En fonctionnement normal il faut relier les entrées RESET et PRESET à un niveau H. Si l'on met l'entrée RESET à la masse alors la sortie Q est initialisée à L et non-Q à H. Si on met l'entrée PRESET à la masse, c'est le contraire qui se produit.
Ne mettez jamais RESET et PRESET à la masse ensemble, la bascule se trouverait dans un état indéterminé.

QUELQUES DONNEES IMPORTANTES:

	TTL	LS	S	L	Unité
Fréquence d'horloge maximale	15	25	75	2,5	MHz
Temps de réponse	17	29	6	65	ns
Consommation de courant	16	4	30	2	mA



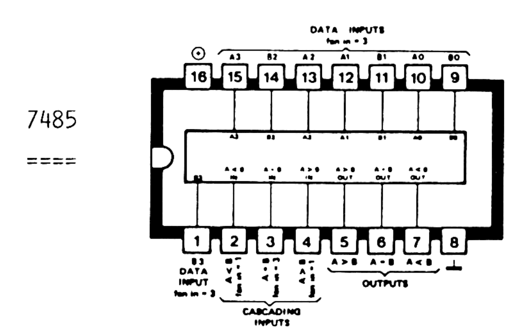
7475
====

FONCTION: Quadruple bascule D

MODE DE FONCTIONNEMENT:

Ce CI contient 4 bascules du type D. Si l'entrée ENABLE se trouve dans l'état H alors la sortie Q prend l'état de l'entrée D correspondante. Si par contre ENABLE est à l'état L, la valeur de l'entrée D est stockée jusqu'à ce qu'un signal H vienne la "délivrer".
REMARQUE: Il ne s'agit pas ici d'une bascule synchrone, le 7475 ne peut donc pas assurer la fonction de registre à décalage. Notez en outre que les broches d'alimentations ne sont pas placées aux emplacements habituels.

7485
====



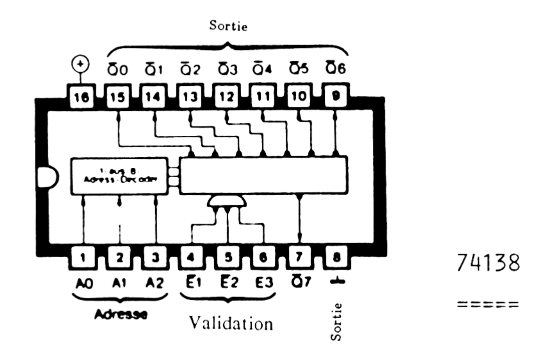
FONCTION: Comparateur 4 bits

MODE DE FONCTIONNEMENT:

Le 7485 compare deux mots de 4 bits et indique s'ils sont égaux, ou lequel des deux est le plus grand. Les mots à comparer sont appliqués aux broches A3-A0 d'une part, et B3-B0 d'autre part. Si ces mots ne sont pas plus grands que 4 bits on connectera l'ENTREE A=B à un niveau H et les ENTREES A B et A B à un niveau L.
En fonction du résultat de la comparaison une des trois sorties A=A, A B ou A B passera à l'état H, alors que les deux autres resteront à L.

Si l'on travaille avec des mots de 8 bits les trois sorties du comparateur chargé des 4 bits de poids faible seront reliées aux trois entrées correspondantes du comparateur chargé des 4 bits de poids fort, et on lira le résultat de la comparaison complète sur les sorties de ce dernier comparateur.

REMARQUE:
Notez bien que la version Low-Power (74L85) n'a pas le même brochage que la version standard ou LS.



74138

=====

FONCTION: Convertisseur 3 à 8 avec 3 entrées validation

MODE DE FONCTIONNEMENT:

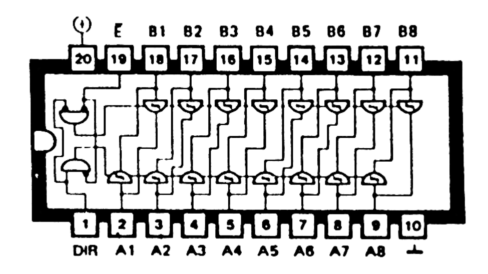
Si l'on applique un code de 3 bits sur les entrées A0, A1, A2, la sortie dont le numéro correspond au code binaire d'entrée passe à L, toutes les autres sorties restant à H. Mais tout ceci ne fonctionne que si les entrées validation E1 et E2 sont à L et si l'entrée E3 est à H.

74245

FONCTION: 8 buffers bidirectionnels

MODE DE FONCTIONNEMENT:

Avec l'entrée DIR on détermine le sens de transfert des données. Pour le sens A vers B il faut appliquer un niveau H sur DIR. Pour autoriser le transfert il faut mettre l'entrée E à L. Un niveau H met toutes les sorties en haute impédance. Les buffers possèdent la propriété "trigger de Schmitt". Les sorties peuvent fournir un courant de 15mA à l'état H et de 24mA à l'état L (version LS).

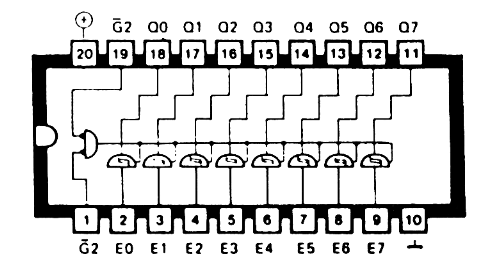


74541

FONCTION: 8 buffers

MODE DE FONCTIONNEMENT:

Alors que le 74245 était bidirectionnel, celui-ci ne travaille que dans un seul sens. Le transfert de données n'a lieu que si les entrées validation G1 et G2 sont au niveau L. Les sorties peuvent fournir le même courant que le 74245.

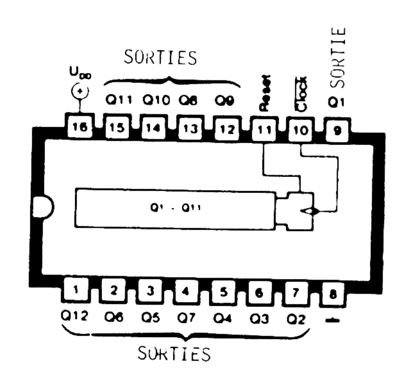


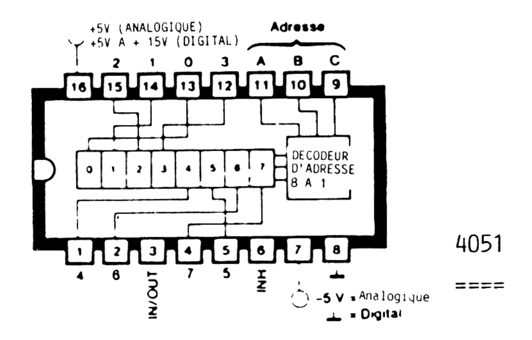
4040
====

FONCTION: Compteur binaire par 12, asynchrone

MODE DE FONCTIONNEMENT:

A chaque front descendant du signal d'horloge, le compteur avance d'une position. La position du compteur est reproduite sur les sorties Q1-Q12. Un niveau H sur la broche RESET remet toutes les sorties à zéro.





4051
====

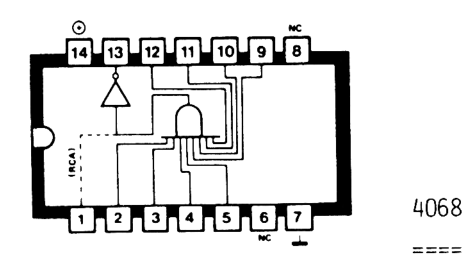
FONCTION: Multiplexeur/démultiplexeur 1 à 8

MODE DE FONCTIONNEMENT:

Le 4051 est un interrupteur analogique commandé digitalement, ayant une résistance particulièrement faible (120 Ohm) en position passante. Un signal anologique pouvant atteindre 15Vss peut être commandé par des signaux digitaux variants entre 3 et 15 Volt.

En mode analogique la broche 7 reçoit du -5 Volt.
Les entrées A, B et C détermine le canal choisi et un niveau L sur la broche INH valide l'opération.

En mode digital la broche 7 doit être reliée à la masse.
La broche 3 peut travailler en entrée ou en sortie, cela dépend si l'on collecte 8 sources pour former une sortie ou si au contraire on répartit une entrée sur 8 sorties.



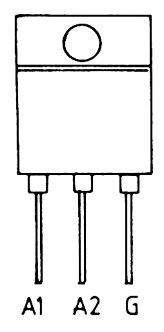
4068
====

FONCTION: Une porte NAND à 8 entrées

MODE DE FONCTIONNEMENT:

Même fonction que le 7430, mais en technologie CMOS (ce circuit est relativement lent et ne convient pas aux applications rapides) et avec un brochage différent. Certaines versions disposent en plus d'une sortie AND sur la broche 1.

TRIACS



T O 2 2 0
BOITIER

Type	tension	courant max.	fabriquant
TIC 226D	400 V	8 A	TIX
BS 7-04A	400 V	6 A	BBC
BS 9-04A	400 V	8 A	BBC
BS10-04A	400 V	10 A	BBC
T 2500 D	400 V	6 A	RCA
T 2800 D	400-600 V	8 A	RCA
TW8N 400	400 V	16 A	AEG
TIC 246 D	400 V	16 A	TIX
TIC 263 D	400 V	25 A	TIX
TIC 253 D	400 V	20 A	TIX



Attention

MICRO APPLICATION lance sa nouvelle gamme entièrement en français de logiciel utilitaire et professionnel.

Demandez notre catalogue gratuit :

NOM : ....

Prénom : ....

Adresse : ....

Code Postal : ....

NUMÉRO 1 - MAI 85 - Prix 15 F. Belgique 120 FB. Suisse 4 FS.

MICRO INFO

ENQUÊTE :

LES PIRATES, CES GÉNIES MÉCONNUS !

A AFFICHER :

LES PEEKS ET LES POKES DU COMMODORE 64

AVANT-PREMIÈRE :

LE COMMODORE PC



DU NOUVEAU POUR L'AMSTRAD CPC 464

DOSSIER : TOUT, TOUT, TOUT SUR LE COMMODORE 128

EXCLUSIF ! L'ATARI ST n'est plus qu'à 800 KM.

CONCOURS AMSTRAD

50 PRIX À GAGNER

Le programme le plus drôle !

Cher Client,

Nous avons le plaisir de vous annoncer le lancement de notre revue « MICRO INFO ».

Ce magazine comprend des trucs, des astuces, des conseils, des programmes, des concours, des enquêtes et études.

Dans le premier numéro (84 pages) vous trouverez notamment une enquête sur les pirates, un dossier sur le nouveau Commodore 128 et sur l'unité de disquettes AMSTRAD, un poster des Peeks et Pokes du COMMODORE 64...

Pour recevoir le numéro 1 de MICRO INFO retournez-nous, par chèque ou CCP, la somme de 15 FF + 5 FF de port c'est-à-dire un total de 20 FF à

MICRO APPLICATION
13, rue Sainte-Cécile
75009 PARIS

NOM : ....

Prénom : .... *Signature :*

Adresse : ....

Ville : .... ☐ Chèque ☐ CCP

Code Postal : .... à l'ordre de
MICRO APPLICATION

Date

Achevé d'imprimer en décembre 1985
sur les presses de l'imprimerie Laballery et Cie
58500 Clamecy
Dépôt légal : décembre 1985
N° d'imprimeur : 512024

IMPRIMÉ EN FRANCE

Ce livre passionnera tous les amateurs d'électronique possédant un CPC. Les débutants pourront s'initier et les confirmés trouveront dans cet ouvrage de nombreuses idées, conseils et réalisations. Il contient également une foule de schémas et de tracés de circuits imprimés.

Extrait du contenu :

- **— Décodeurs d'adresses**
- **— Carte d'adaptation entièrement bufferisée**
- **— Carte d'extension**
- **— Carte d'alimentation**
- **— Z80-P10 avec décodage d'adresses universel**
- **— Convertisseur analogique/digital**
- **— Commande de moteur**
- **— Amplificateur BF avec correction de tonalité**
- **— Programmateur d'EPROM avec son alimentation**
- **— Timer programmable à 8253**
- **— Transmission sérielle des données**
- **— Réalisation d'une interface RS 232**
- **— Testeur logique...**

Prix : 199 FF
ISBN : 2-86899-024-X
Réf. : ML 131

AMSTRAD

MONTAGES, EXTENSIONS
ET PÉRIPHÉRIQUES DU CPC



MONTAGES, EXTENSIONS ET PERIPHERIQUES AMSTRAD CPC (Tome 11)

Pour tous les amateurs d'électronique, ce livre montre ce que l'on peut réaliser avec un CPC. De nombreux schémas et exemples illustrent les thèmes et applications abordés comme les interfaces, programmateur d'EPROM... Un très beau livre de 450 pages.

Réf. : ML 131
Prix : **199** FF





Document numérisé avec amour par

AMSTRAD CPC

MÉMOIRE ÉCRITE



https://acpc.me/